

HITAC L-700シリーズ オフィスプロセッサのハードウェア技術

Hardware Technology for HITAC L-700 Office Processors

オフィスプロセッサは、従来の伝票処理を中心とした基幹業務処理からネットワークによって結合されたオフィスの情報処理の中核マシンとして位置づけられてきており、小形化の要求とともにより高性能・高機能が求められている。

日立製作所はこうした要望にこたえ、最先端半導体・実装技術を適用しHITAC L-700シリーズ オフィスプロセッサを開発した。

上位機には世界初のBiCMOS (Bipolar Complementary Metal Oxide Semiconductor) 技術を採用した1チップVLSIプロセッサを開発し小形・低消費電力で汎(はん)用計算機に並ぶ高性能を実現した。下位機では10万ゲートVLSIをはじめとした徹底したLSI化によって小形卓上化を実現した。

足立 茂美* *Shigemi Adachi*
中野 哲夫** *Tetsuo Nakano*
小出 一夫** *Kazuo Koide*
堀田多加志*** *Takashi Hotta*
青津 廣明**** *Hiroaki Aotsu*

1 緒 言

近年のオフィスプロセッサは、従来の伝票処理などの基幹業務に加え、ネットワークによる垂直・水平分散処理、リレーショナルデータベース、総合OA機能を備え、オフィスでの情報処理の中核マシンとして位置づけられてきている。しかも、こうした高度な機能を優れた使い勝手でユーザーに提供できることが大きな特長となっている。

HITAC L-700(以下、L-700と略す。)シリーズはこうしたニーズにこたえるように開発され、最先端半導体・実装技術を駆使した小形・高性能オフィスプロセッサである。

サイドキャビネットタイプのL-780から卓上タイプのL-750まで一貫したアーキテクチャで統一し、さらに従来のL-70/8ESシリーズのソフトウェア財産もそのまま継承することができる。

L-700シリーズは、4プロセッサグループ13モデルから成り、いずれも新開発の最新鋭32ビットプロセッサを装備しており、オフィスでの多様なニーズにこたえることができる。

L-780は、日立製作所がリードしてきたBiCMOS (Bipolar Complementary Metal Oxide Semiconductor) 技術¹⁾による世界初のフルカスタムVLSIプロセッサを装備した省スペース高性能機である。L-770, 760, 750はCMOS10万ゲートのスタンダードセルVLSIの採用によって高集積化し、さらに小形・低消費電力を実現している。

上記4プロセッサグループのワークステーションとしてL-

730, 720, 710を開発した。

L-730, 720は80386SXの採用によって32ビット化、高性能化を実現している。L-710はL-750専用のノンインテリジェント オフィスステーションである。

以下、L-780, 770, 760, 750プロセッサグループを中心に述べる。

2 ハードウェアの特長と諸元

(1) 一貫したアーキテクチャ

L-700シリーズは、従来のL-70/8ESシリーズに対し上位互換を維持した一貫したアーキテクチャであり、従来のアプリケーションソフトウェア財産をそのまま継承しながら機能・性能の拡張を図っている。

L-700シリーズの性能位置づけを図1に示す。

(2) 世界初の32ビットBiCMOSプロセッサ

L-780では、世界で初めて開発に成功した32ビットBiCMOSフルカスタムVLSIプロセッサ²⁾を採用している。これによって、CMOS並みの低消費電力で汎(はん)用機に並ぶ高性能を実現している。従来の最上位機L-70/78ESに比べ2倍以上の性能向上を図っている。

(3) 小形化

L-770, 760, 750では10万ゲートのCMOSスタンダードセルVLSIをはじめとし、最先端のVLSI技術を駆使して高集積化

* 日立製作所 旭工場 ** 日立製作所 デバイス開発センタ *** 日立製作所 日立研究所 **** 日立製作所 マイクロエレクトロニクス機器開発研究所

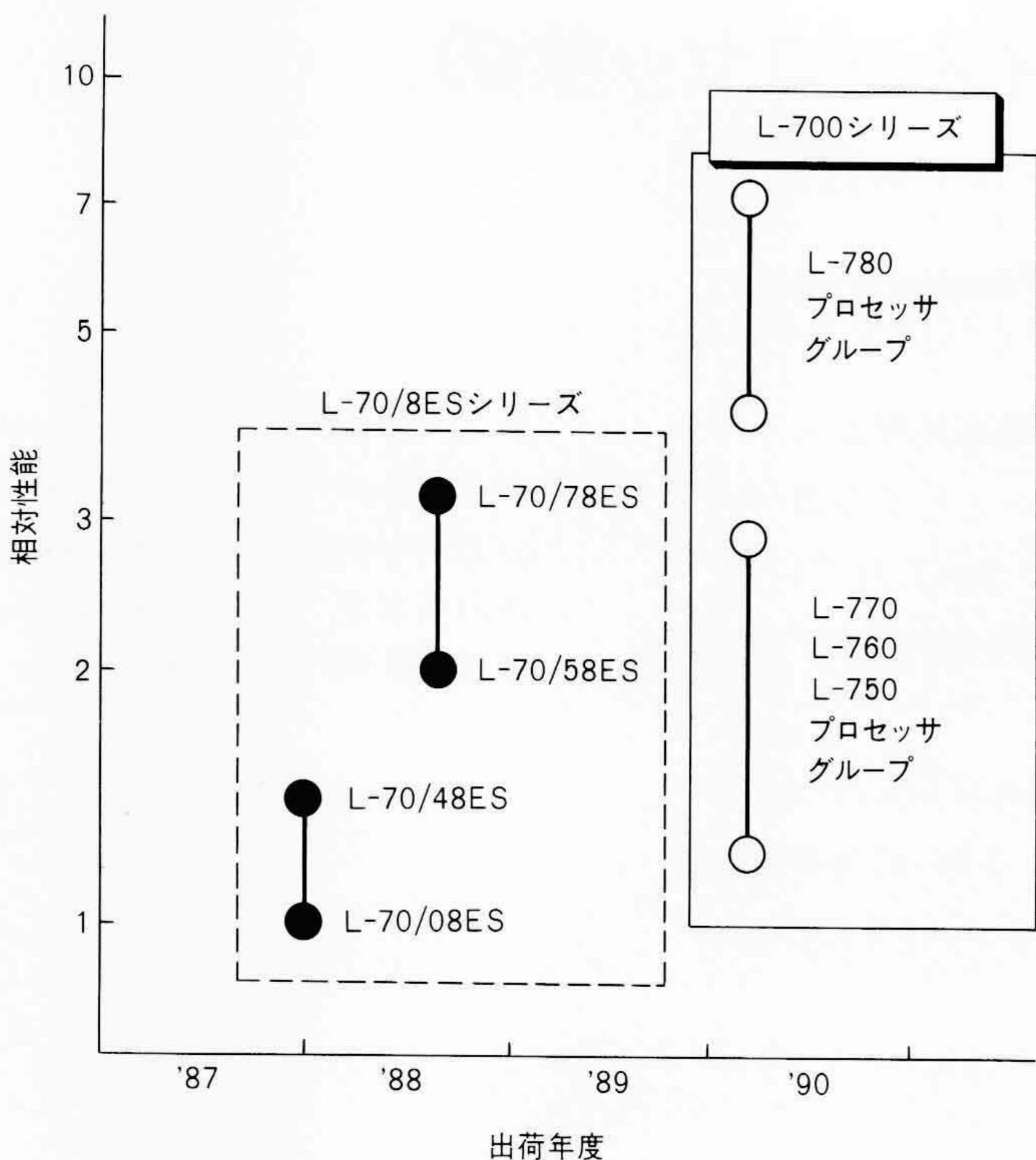


図1 L-700シリーズ性能 従来のL-70/8ESに比べ約2倍の性能向上を図った。

による小形化を図っている。

卓上タイプのL-750/10では、ファイルバインド並みの筐(きょう)体にプロセッサ、標準入出力装置およびステーションコントローラを内蔵し、最大4台のL-710オフィスステーションをダイレクトに接続できる。従来機のL-70/08ESに比べ体積

比で $\frac{2}{5}$ を達成している。
サイドキャビネットタイプのL-760、L-750/20、30では従来機に比べ横幅を $\frac{3}{4}$ に縮小した薄形筐体を採用し小形化を図っている。

さらに、L-750/10およびL-730、720では3色のカラーバリエーションがあり、ユーザーの好みや設置場所の環境に合わせて自由に選ぶことができる。

(4) 高信頼性

高集積化による部品点数の削減による高信頼性化と合わせて、全シリーズを通じてプロセッサによるバスパリティチェック、プロセッサVLSI内のROM、TLB(Translation Look-aside Buffer：物理・論理アドレス変換テーブル)のパリティチェックなどをサポートしている。

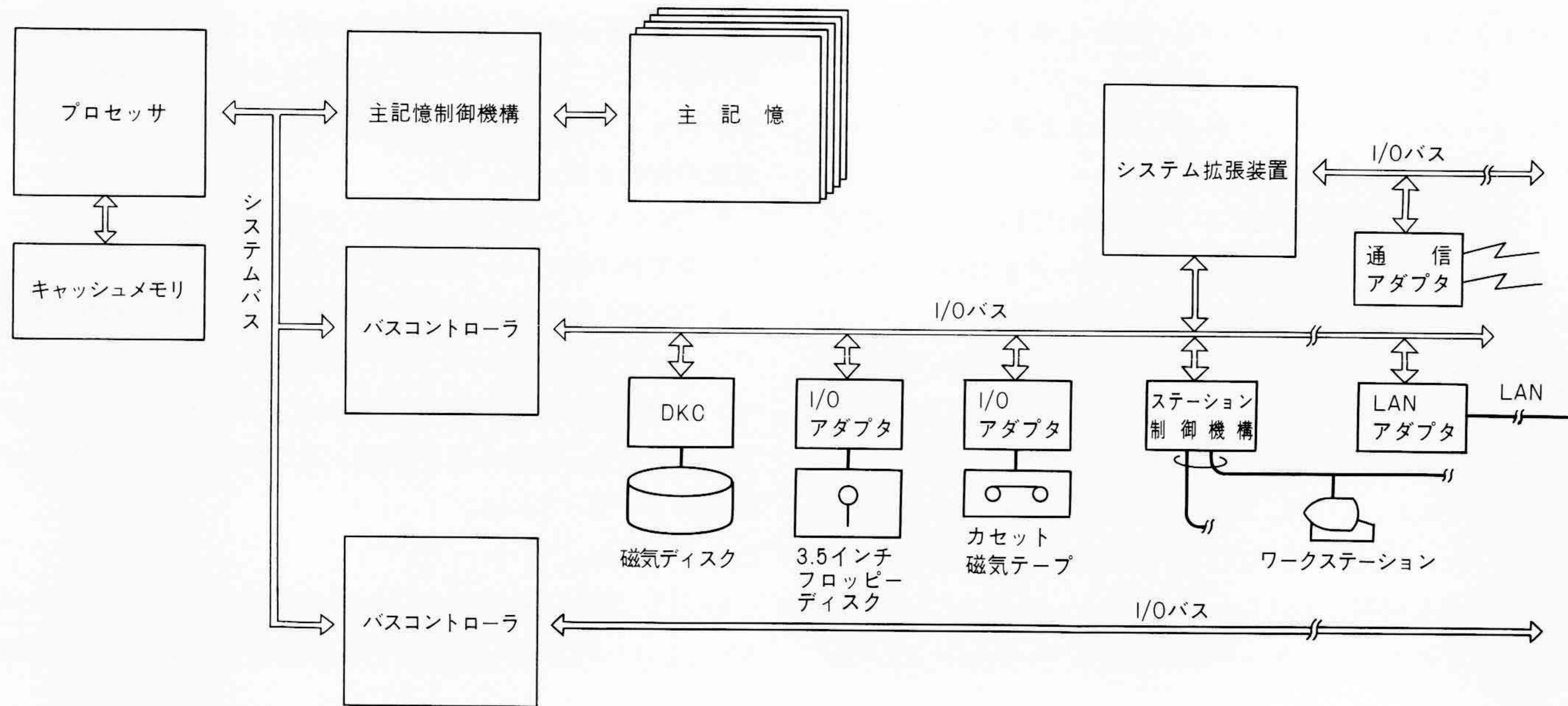
主記憶装置にはECC(Error Checking and Correcting feature)を採用し、1ビット誤り自動訂正と2ビット誤り検出を行っており、データの信頼性を高めている。

エラー検出時にはハードウェアによる命令リトライ、マシンチェック割り込みによるエラー情報ロギング取得など、市販汎用マイクロプロセッサを採用したシステムでは得られない高度なRAS(Reliability, Availability, Serviceability)機能をサポートしている。

(5) 拡張性

L-780/40のシステム構成例を図2に示す。磁気ディスクチャネルは最大4チャネルまで接続可能であり、590 Mバイト磁気ディスクドライブの採用により最大16 Gバイトまで拡張することができる。

主記憶には、4 MビットDRAM(Dynamic Random Access



注：略語説明 DKC(磁気ディスクチャネル), LAN(Local Area Network)

図2 L-780/40のシステム構成図 システム構成の一例を示す。

表1 L-700シリーズ諸元 L-700シリーズの機器諸元を示す。

項目	HITAC L-750			HITAC L-760			HITAC L-770			HITAC L-780			
	L-750/10	L-750/20	L-750/30	L-760/10	L-760/20	L-760/30	L-770/10	L-770/20	L-770/30	L-780/10	L-780/20	L-780/30	L-780/40
プロセッサ	32ビット CMOS VLSI									32ビット BiCMOS VLSI			
キャッシュメモリ	—	オプション	標準	オプション	オプション	標準	オプション	オプション	標準	標準			
メモリ容量(MB)	4~8	4~8	4~8	4~8	4~16	4~24	6~24	6~32	6~40	8~56	8~80	8~104	8~120
ディスクチャンネル数	1	1	1	1	1	1	1	1~2	1~2	1~2	1~2	1~3	1~4
ディスク容量(MB)	100~200	100~400	100~700	150~600	150~900	150~1,050	280~1,120	280~1,960	280~3,920	590~4,130	590~8,260	590~12,390	590~16,520
基本筐体形状寸法	卓上(3色) 幅130× 奥行き355× 高さ365(mm)			薄形サイドキャビネット 幅150×奥行き600×高さ600(mm)			サイドキャビネット 幅200×奥行き600×高さ600(mm)						
ワークステーション台数	~4	~4	~8	~8	~16	~32	~32	~48	~64	~64	~96	~128	~240
通信回線数	~2	~4	~4	~4	~8	~12	~12	~16	~16	~30	~45	~60	~60
フィールドアップグレード	—	可→	—	可→	可→	—	可→	可→	—	可→	可→	可→	—
OS名称	MIOS7/AS												

注：略語説明 OS(Operating System), MIOS7/AS(Multiple office Information Operating System7/Advanced System)

Memory)の採用によって最大120 Mバイトまで拡張可能であり、システム規模の拡大に十分対応することができる。
各モデルの諸元を表1に示す。

3 LSI技術

3.1 BiCMOS技術

L-780用に開発されたプロセッサは、BiCMOS技術を適用した32ビットフルカスタム1チップVLSIプロセッサである。
1.0 μm BiCMOS技術によって約53万トランジスタを集積している(図3)。

以下、このLSI技術について述べる。
(1) BiCMOS基本ゲート

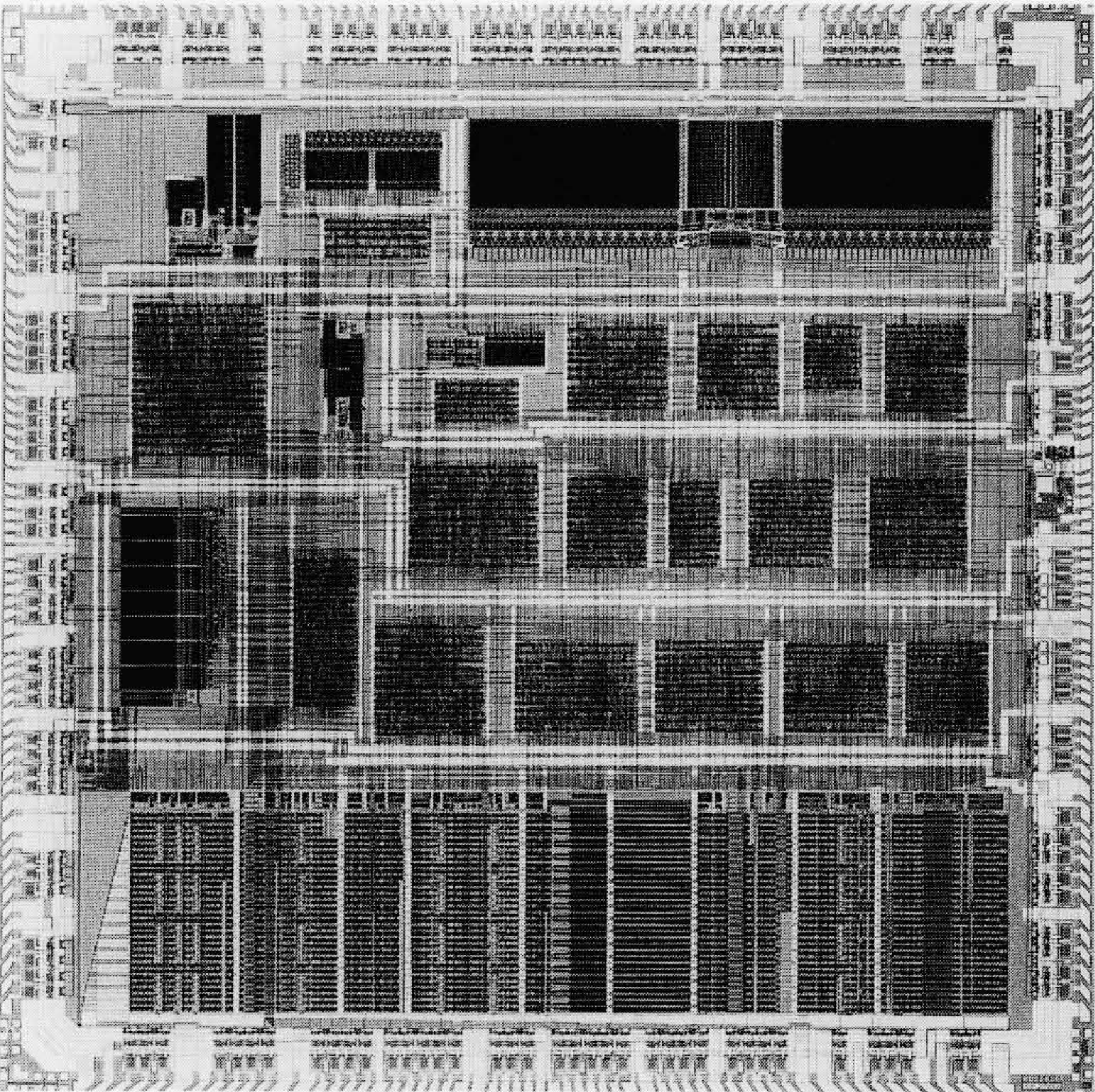


図3 L-780プロセッサLSIチップ写真 1.0 μm BiCMOS(Bipolar Complementary Metal Oxide Semiconductor)技術によって、12.98 mm角に53万トランジスタを集積した。

BiCMOSは、CMOS技術とバイポーラ技術の融合によって両者の長所を合わせ持ったデバイス技術であり、CMOSの低消費電力と高集積性を損なうことなく高駆動能力を得ることができる(表2)。

CMOSと比較したBiCMOSゲートの遅延時間の負荷依存性を図4に示す。配線が長くなり負荷容量が大きくなるLSI内部のブロック間配線や、LSIの入出力ピンを高速に駆動することができる。BiCMOS技術を使用したゲートアレーはすでに実用化されているが、本プロセッサではフルカスタムで設計することにより、大きな負荷を駆動する部分にだけBiCMOSゲートを効率よく使用することができ高速、低消費電力、高集積を実現している。

(2) 新しい世代のBiCMOS技術

バイポーラトランジスタが持つ高駆動能力だけでなく、もう一つの特長である高い電流増幅率を利用して論理回路をくふうすることによって、演算回路のように回路内の負荷容量が軽い部分もよりいっそうの高速化が可能となる。

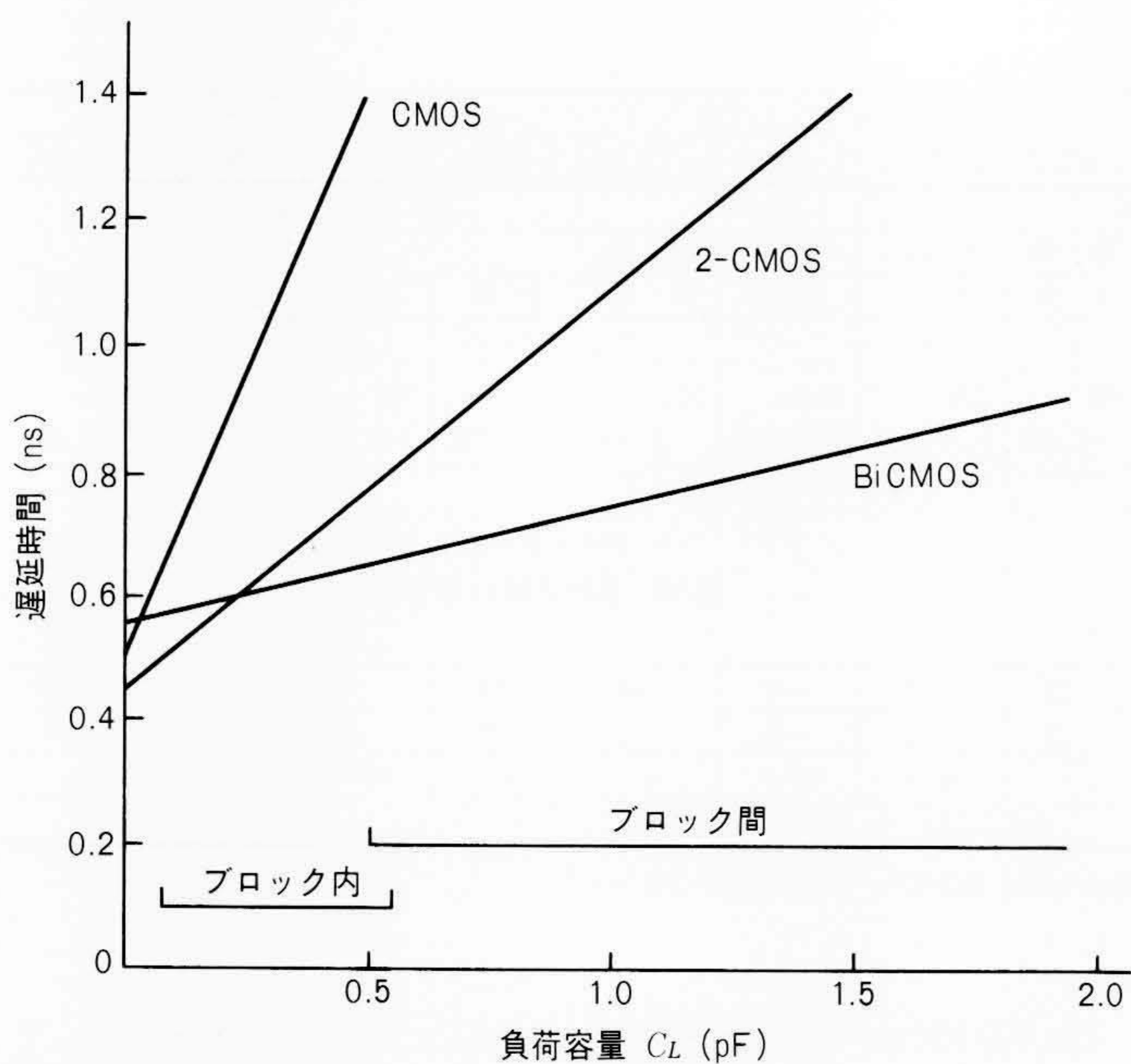
この例が本プロセッサに使用したBiCMOSセンス回路であり、新しい世代のBiCMOS技術と位置づけている。

BiCMOSセンス回路を用いると、MOS論理回路出力信号の振幅を0.8 Vとしてもバイポーラトランジスタの電流増幅率が100程度と高いため、わずかな電流変化で高速に出力を駆動することができる(図5)。

表2 BiCMOSゲートの特性 バイポーラ、CMOSの特長を生かすことができる。

項目	バイポーラ	CMOS	BiCMOS
速度	○	△	○
駆動力	○	×	○
低消費電力	×	○	○
集積度	×	○	△

注：記号説明 ○(良), △(普通), ×(劣る)



注：略語説明 CMOS(Complementary Metal Oxide Semiconductor)
2-CMOS(2倍化CMOS), BiCMOS(Bipolar CMOS)

図4 2 NANDゲートの遅延時間(Typ.) ブロック間配線のような負荷容量が重い場合にも、BiCMOSゲートは高速に動作する。

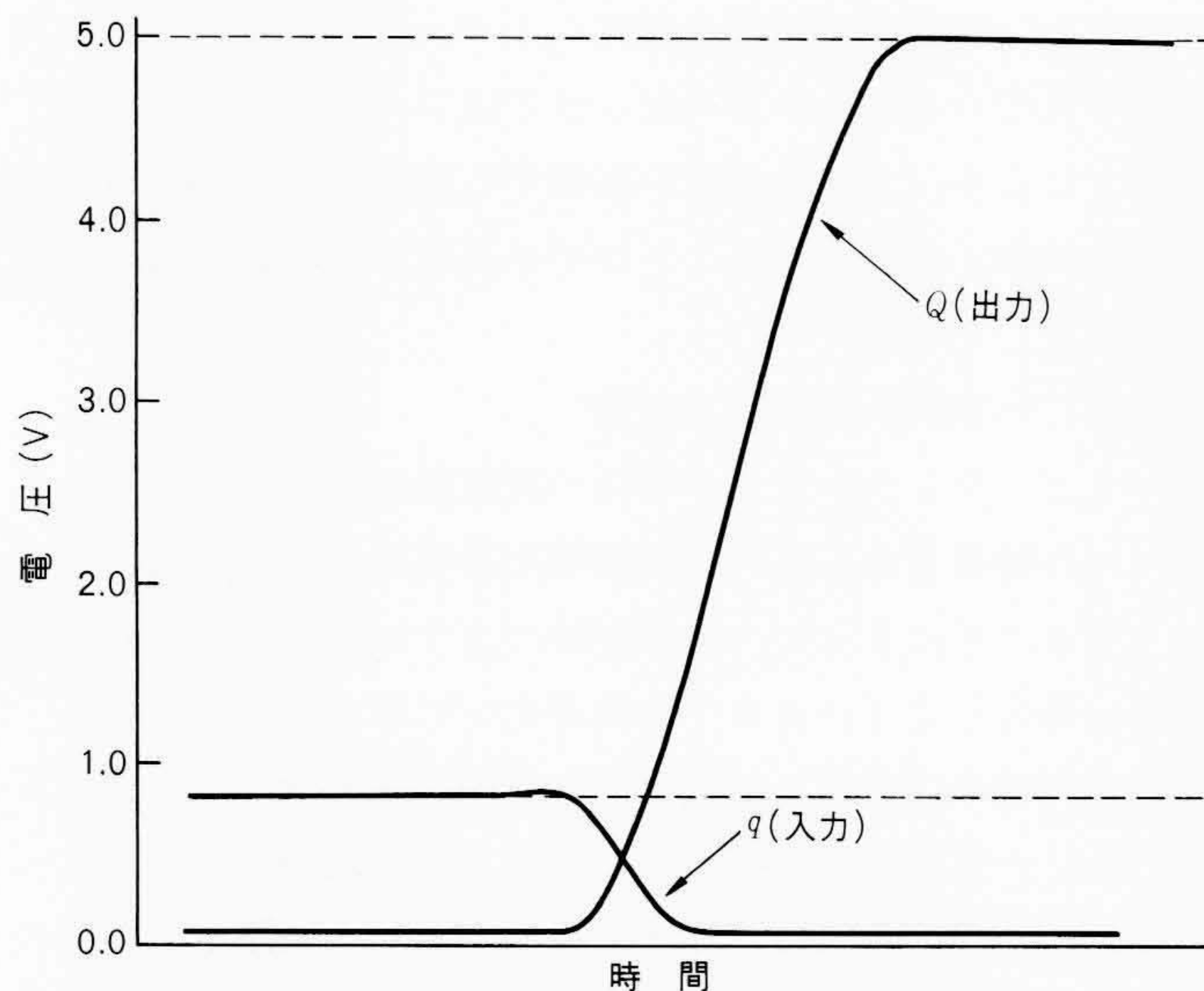


図5 BiCMOSセンス回路の動作波形 センス回路を構成するバイポーラトランジスタのベース電位は、前段に付加したMOS論理回路の論理動作によって0～0.8 V振幅となり、センス回路出力は0.8～5 V振幅となる。

さらに、必要なバイポーラトランジスタは数個から数十個のMOSトランジスタに対してわずか1個でよく、高集積性を損なうことなく高速化が可能となった。

このBiCMOSセンス回路をマクロセルで設計されているROM、レジスタファイル、演算器でのけた上げ回路に使用した(図6)。

以上のようにバイポーラトランジスタを効率よく使用する

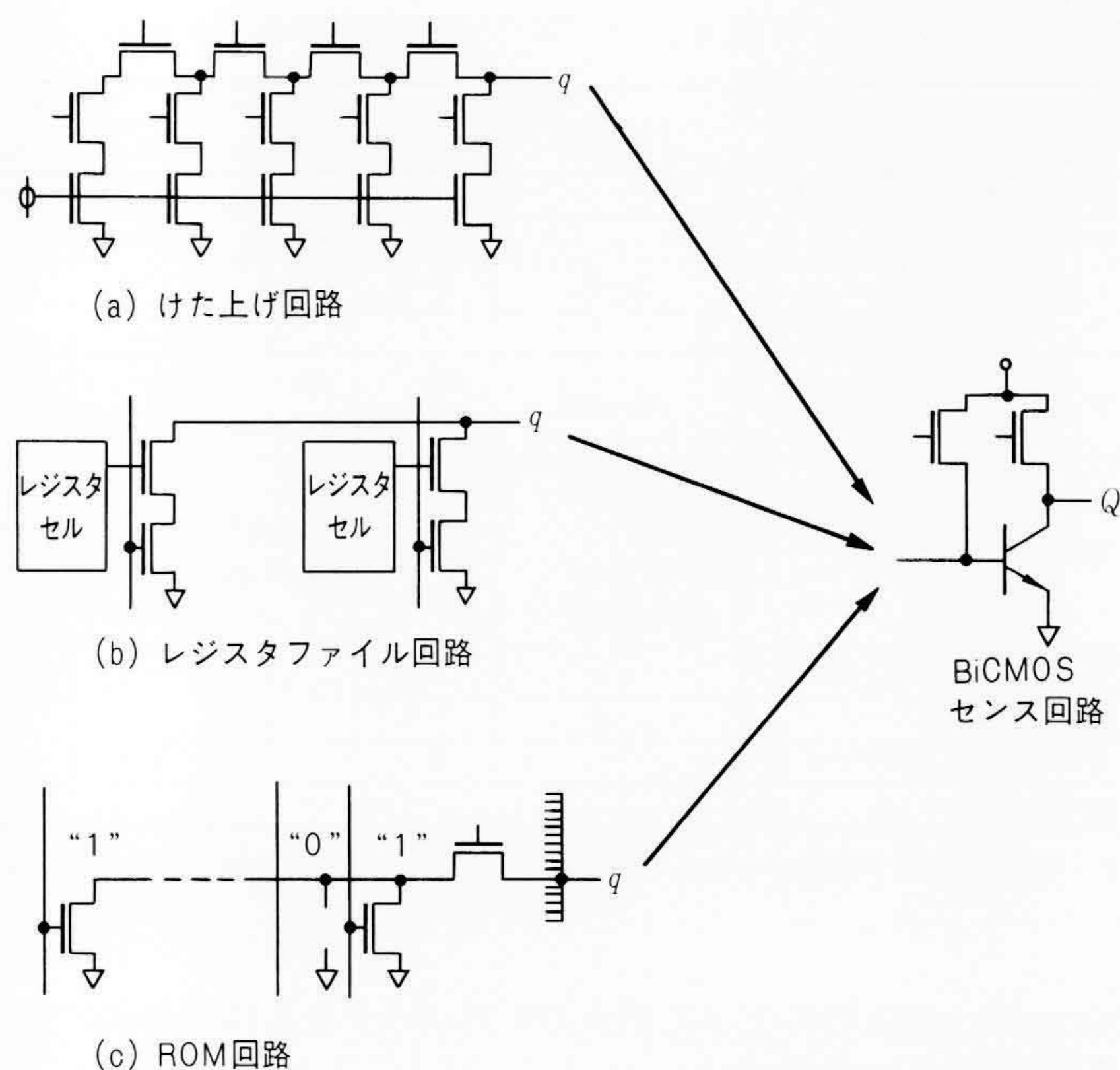


図6 バイポーラトランジスタの高電流増幅性を生かしたBiCMOSセンス回路 数個から数十個のMOSトランジスタに、1個のバイポーラトランジスタを用いたセンス回路を付加することによって、高集積性を保ったまま高速化を実現している。

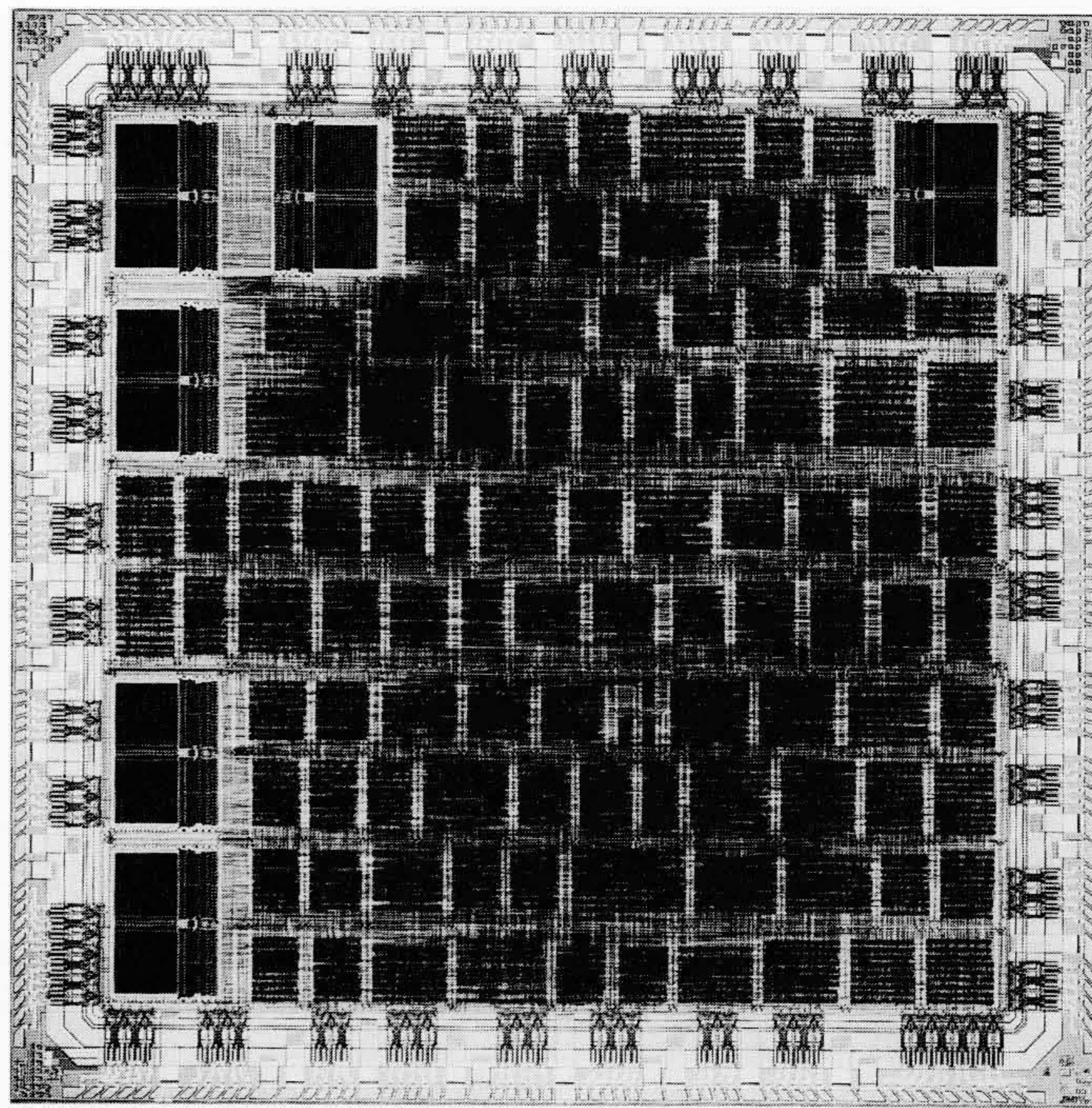


図7 L-770, 760, 750プロセッサLSIチップ写真 1.3 μm CMOS10万ゲートスタンダードセルで高集積化を図っている。

ことによって、本プロセッサVLSIに集積された約53万トランジスタ中、バイポーラトランジスタはわずか1.5%にすぎない。

3.2 10万ゲートスタンダードセルVLSI

L-770, 760, 750用に開発されたプロセッサは1.3 μm CMOS技術による10万ゲートスタンダードセルVLSIを採用

しており、32ビット命令処理ユニット、メモリ管理ユニット、DMA(Direct Memory Access)コントローラ8チャンネルを1チップに集積している(図7)。

3.3 周辺回路のLSI化と4MビットDRAMの採用

プロセッサの開発と合わせてメモリコントローラ、バスコントローラ、入出力機器コントローラなどの周辺回路も1.3 μm CMOS 2万4,000/1万8,000ゲート、1.0 μm CMOS 1万3,000ゲートなどのゲートアレーによってLSI化を行い小形化を図った。L-700シリーズで新たに開発されたカスタムLSIは、19種類に及んでいる。

主記憶装置には他社に先駆けて4MビットDRAMを採用し、小形・大容量化に対応している。

4 論理方式

L-780の論理方式について以下に説明する。

4.1 マイクロプログラムの分割格納

従来、十進演算命令などの可変長メモリオペランドを扱う高機能命令を持ち、大容量のマイクロプログラムで高度なハードウェア機能を実現しているプロセッサでは、マイクロプログラムをプロセッサLSIの外部のROMまたはRAMに格納するのが普通であった。

一方、プロセッサLSI外部のROM、RAMからマイクロプログラムを読み出すことはプロセッサのクロックスピードを向上させるうえでの大きなネックとなってきた。

L-780プロセッサでは、この問題に対して全マイクロプログラムアドレス空間16kワードのうち4kワードをLSIに内蔵のROMに割り当て、他の12kワードを主記憶上に割り当てることで解決した(図8)。

LSI内蔵のROMは1クロックで読み出し可能であり、高速な命令処理が可能となる。一方、主記憶上に割り当てられた外部マイクロプログラムは、読み出しに複数クロックを要するが大きな容量を得ることができる。

使用頻度が高く、高速な実行が要求される命令処理のマイクロプログラムをLSI内蔵ROMに格納し、使用頻度の少ない命令や異常処理などあまり高速性を要求されない部分を外部マイクロプログラムとした。これによって、高度な機能を実現し、かつ高性能を得ることができた。

4.2 パイプライン制御

命令フェッチ、デコード、制御記憶アクセス・アドレス計算、実行1、実行2の計5段パイプライン制御を採用し、レジスタ間演算を1クロックで処理できる。

プロセッサLSIチップ内には、32エントリ×2セットのTLBおよびキャッシュインタフェースを持つメモリ管理ユニットを内蔵している。

キャッシュには最大アクセス時間15 nsの16k×4ビット構成の64kビットBiCMOSスタティックRAM16個を使用して64

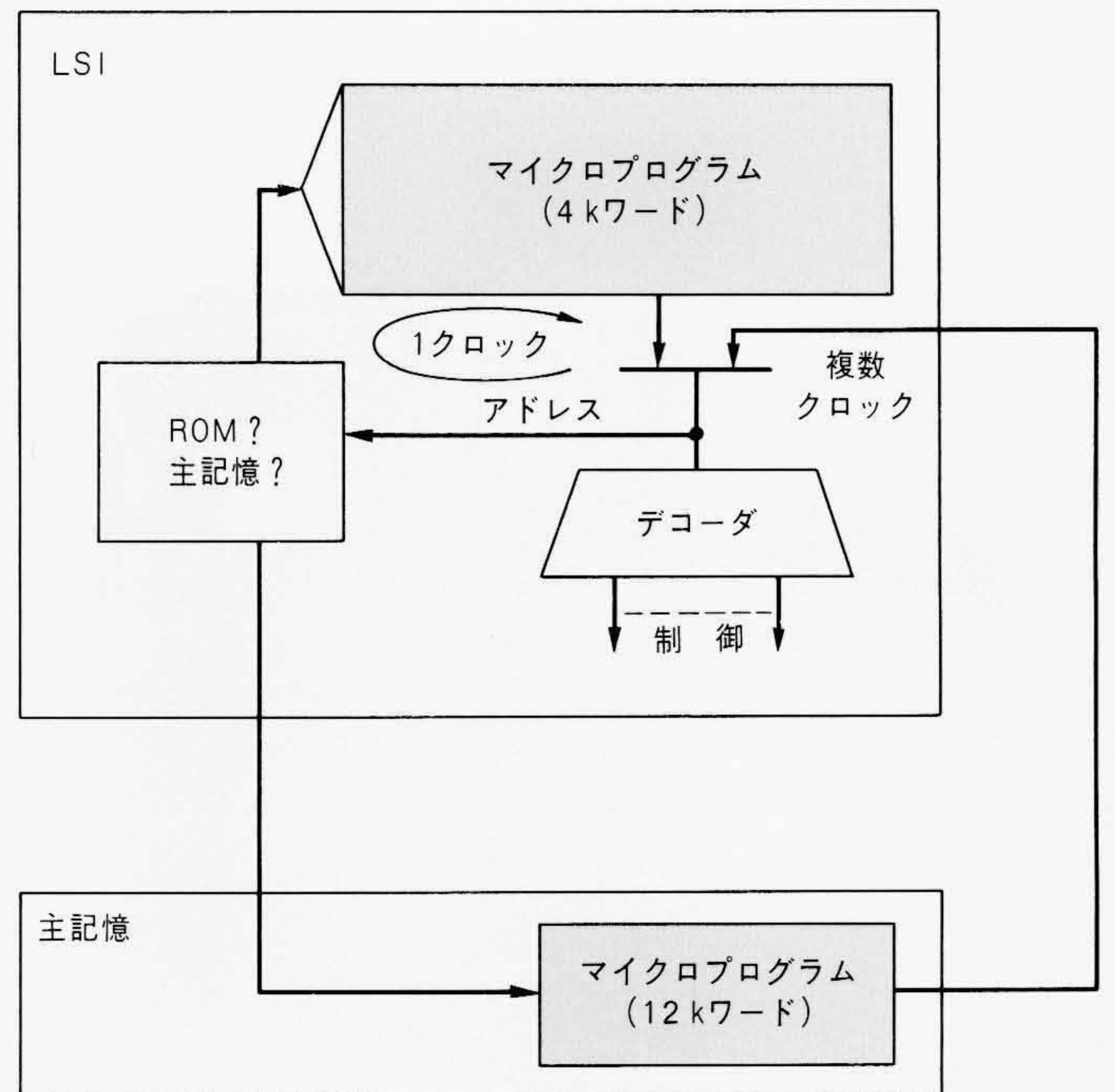


図8 マイクロプログラムの分割格納 高速性が要求される命令のマイクロプログラムをLSI内部のROMに、それ以外を主記憶上のハードウェア専用領域に格納し、高速性と高機能を同時に実現した。

kバイトのキャッシュメモリを構成している。

これにより、キャッシュデータを2クロックごとにアクセスし、レジスタ～メモリ間の演算を4クロックで処理できる。

チップ内には4段のストアバッファを持ち、主記憶への書き込み待ち時間を少なくしている。

5 実装技術

5.1 パッケージ実装

すでに述べてきたように、徹底したLSI化によって小形化を図っているが、パッケージ実装でも表面実装部品を多用して高密度実装を行い、小形化を追求している。

(1) マスタボード

L-750/10卓上タイプのマスタボードを図9に示す。ほぼA4サイズの300mm×226mmのパッケージ上にプロセッサ、FD(Floppy Disk)コントローラ、磁気ディスクコントローラ、プリンタコントローラ、ステーションコントローラ、時計機構、その他標準機構のすべてを実装している。

L-780/40のマスタボードを図10に示す。

433mm×226mmのパッケージ上にプロセッサ、FDコントローラ、バスコントローラ(DMA 8チャンネル内蔵)を2台、操作パネルコントローラ、その他を実装している。

(2) 主記憶

L-750/10の主記憶は、モジュラタイプのボードでマスタボード上のコネクタによって3枚まで実装できる。モジュラタイプのボードには、4MビットDRAMを使用することによって1枚当たり8Mバイトまで実装可能である。

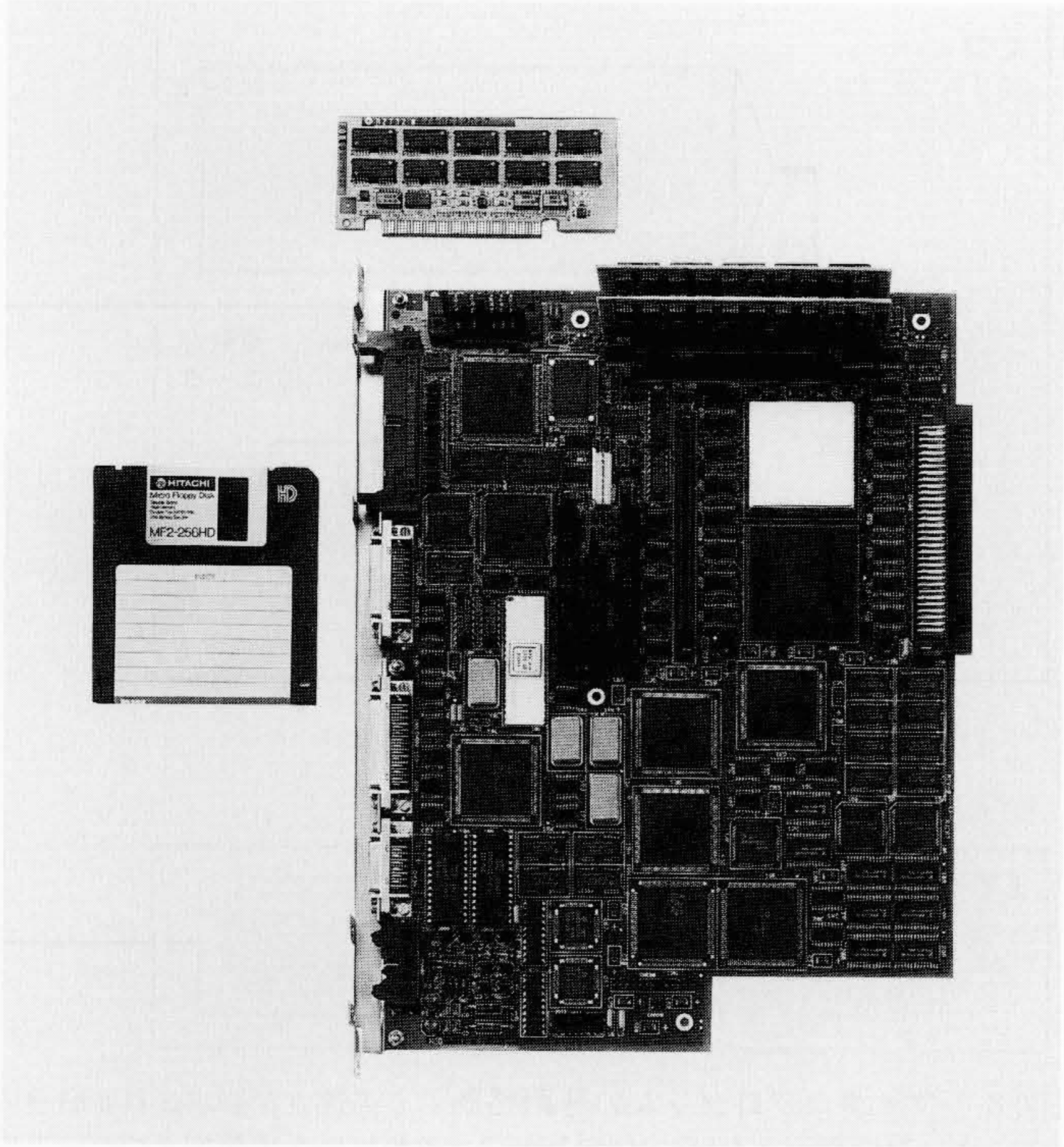


図9 L-750/10卓上タイプのマスターボード ほぼA4サイズの高密度実装基板にプロセッサ、主記憶およびすべての標準入出力制御機構を実装している。

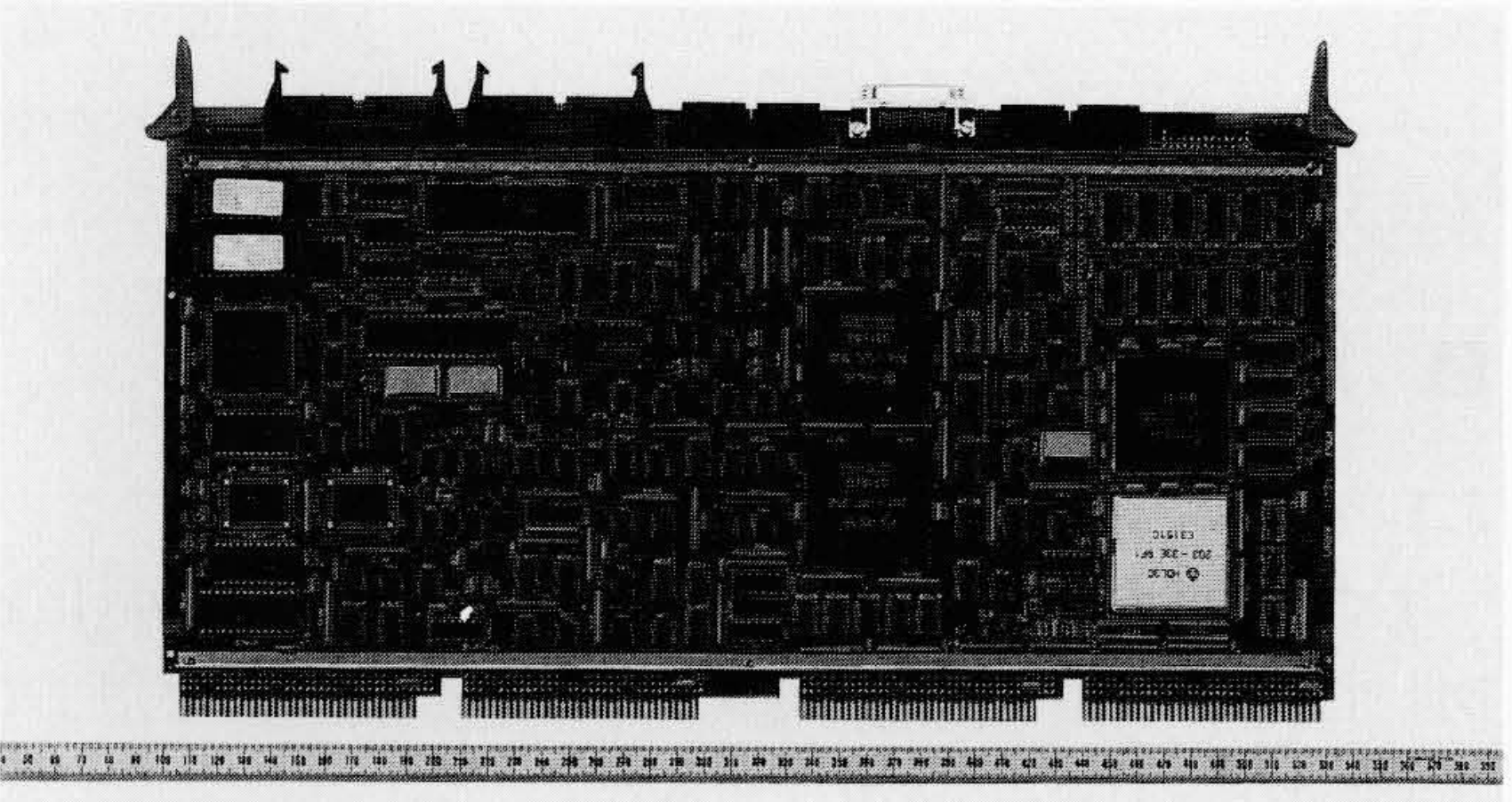


図10 L-780/40サイドキャビネットタイプのマスターボード BiCMOS高速プロセッサ、バスコントローラ2台、その他標準入出力制御機構を実装する。

L-780の主記憶は204 mm×226 mmのパッケージで、4 MビットDRAMを使用することによって、1パッケージに64 Mバイトまで実装可能である。

5.2 装置実装

装置規模に応じて3種類の筐体を用意した(表1参照)。いずれの筐体サイズも他社の同クラスのマシンに比べ小形化が図られており、世界最小のオフィスプロセッサと言える。

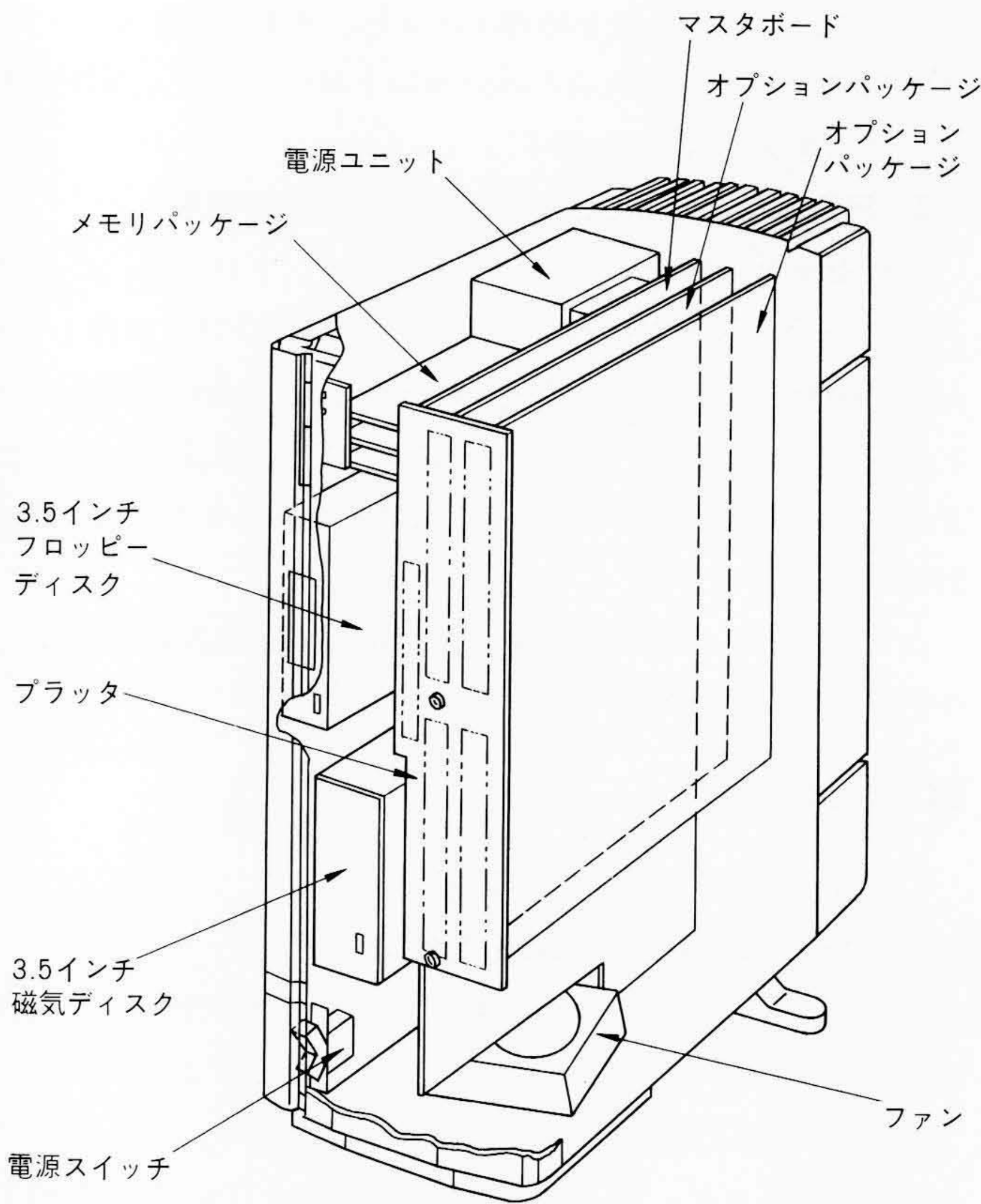


図11 L-750/10基本筐体の実装構造 幅130 mm×奥行き355 mm×高さ365 mmの小形卓上タイプである。

L-750/10卓上タイプの基本筐体の実装構造を図11に示す。

6 結 言

以上述べたように、オフィスプロセッサL-700シリーズは、最新の半導体・実装技術と論理方式の改良によって、従来のソフトウェア財産をそのまま継承しながら、さらに大幅な小形・高性能化を実現できた。これにより、小形卓上タイプから汎用計算機のパワーを持つ最上位機まで、一貫したソフトウェアを通常のオフィス環境で使用可能となった。

今後も新たな技術開発に積極的に関わり、L-700シリーズの改良に努め、顧客のニーズにこたえていく考えである。

参考文献

- 1) 増田, 外: Hi-BiCMOS技術の展開, 日立評論, 68, 7, 533~538(昭61-7)
- 2) T. Hotta, et al.: A 70 MHz 32b Microprocessor with 1.0 μm BiCMOS Macrocell Library, 1989 IEEE ISSCC Digest of Technical Papers 124~125(Feb. 1989)