

# エレクトロニクス

半導体の分野では、シングルチップRISC型マイクロプロセッサ、高性能32ビットマイクロプロセッサ、使い勝手のよいDSP(Digital Signal Processor: デジタル信号処理用LSI)などを開発した。OA機器、電子機器など幅広い分野での利用が期待できる。メモリでは、16 MビットダイナミックRAMの第二世代を開発した。ユーザーのニーズにこたえてパッケージの幅を1 Mビット、4 Mビットと共通にしたものである。

ディスプレイデバイスの分野では、アスペクト比16対9のワイドビジョンカラーブラウン管、11型カラー高精細TFTディスプレイなどの製品を開発している。

電子デバイス製造装置の分野では、新型照明系搭載の高解像i線ステッパ、高スループット・新世代EB装置、微細加工対応・プラズマエッチング装置など特色のある製品を開発して、最先端メモリなどの開発に貢献した。



## 新世代シングルチップRISC「SHマイコン」

従来市場や成長が期待される新市場のニーズにこたえて、新しいマイクロコンピュータ製品セグメントである新世代シングルチップRISCを開発した。

マイクロコンピュータ(以下、マイコンと略す。)の応用機器の市場動向はますます高速化ニーズが強まる一方で、情報家電、マルチメディアといった新成長分野が登場し、新しいニーズが喚起されつつある。このような市場動向に呼応して、マイコンの世界に新しい動きが起きている。それはRISCの持つ高性能を実現しながら、マイクロコントローラの低価格と携帯機器応用に耐えられる低消費電力を同時に実現する新RISCマイコンの登場である。この新世代シングルチップRISCマイコンを、日立製作所では新しいマイコンシリーズ「SHマイコン」として開発した。

SHマイコンのCPUは32ビットRISCであるが、プログラムコードのサイズを小さくするため、すべての命令を16ビットで構成し、従来のRISCに比較してプログラムサイズを約60%程度に縮小できる。

命令は1命令/1クロック実行を基本とした簡潔な命令体系となっているが、ビット処理用にリードモディファイドライト命令、I/Oアクセスに効果を発揮する短絶対アドレスモードなど機器制御に多用されるものも備えている。専用乗算器によって $16 \times 16 \rightarrow 32$ の乗算命令を最少1クロック、 $16 \times 16 + 42 \rightarrow 42$ の積和命令を最少2クロックで実行する。CPUの性能は20 MHz動作時、16 MIPSを達成している。

CPUのコアサイズは、非常にコンパクトな設計となっ

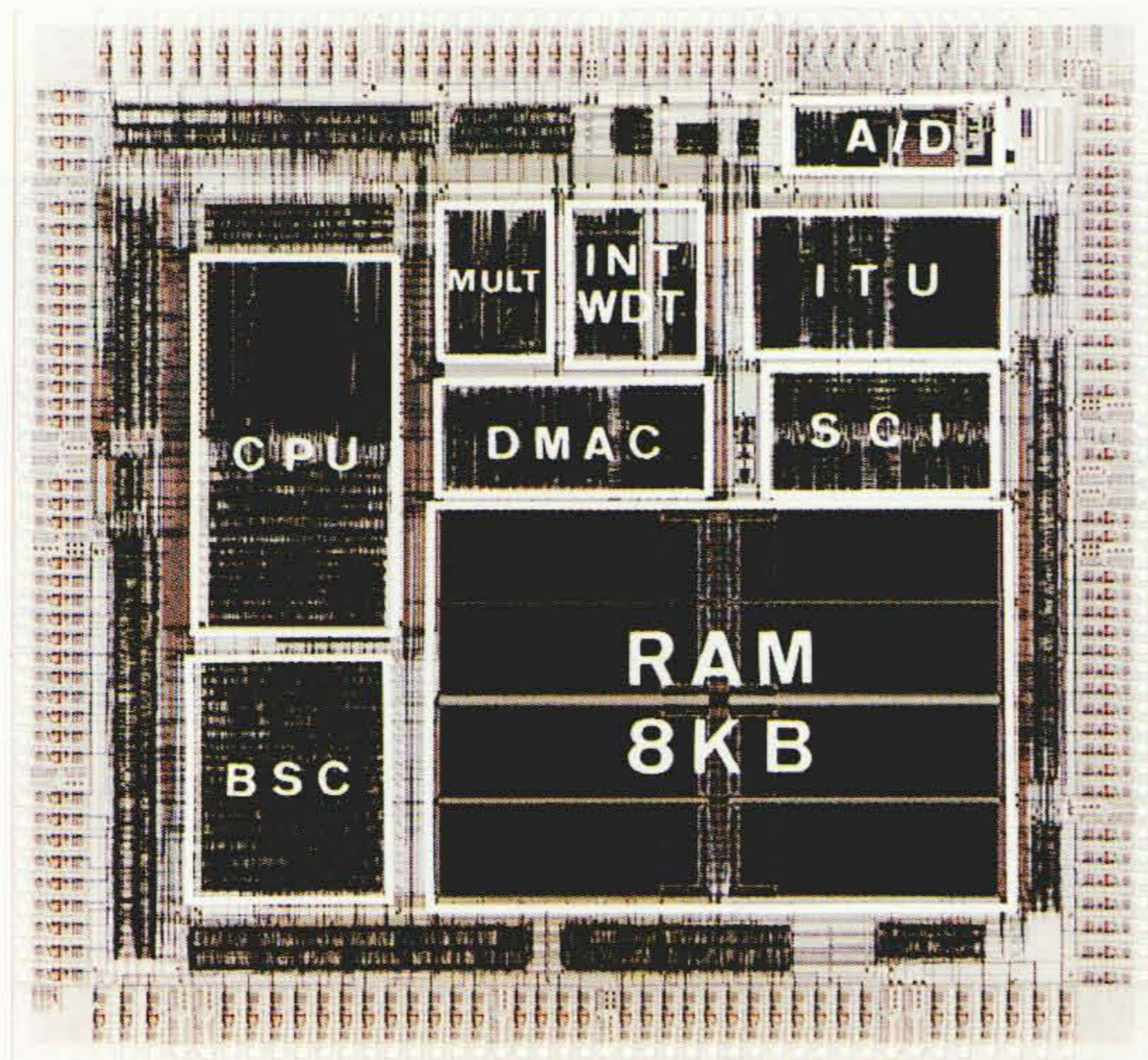
ており、 $0.8 \mu\text{m}$ の製造プロセスで $6.58 \text{ mm}^2$ のサイズである。このためワンチップ上に多くのメモリ、周辺機能を内蔵でき、シングルチップRISCを実現できる。

今回開発したものは、内蔵メモリバージョンとしてROM64 kバイト、RAM4 kバイトのものとROMなし、RAM8 kバイトの2種類である。周辺機能は4チャンネルのDMAコントローラ、2チャンネルのシリアル通信器、5チャンネルの16ビットタイマモジュール、10ビット精度のA-D変換器などをワンチップに集積している。またシステム全体をコンパクトに実現できるように、各種メモリ、I/Oに対する直結バスインタフェースをサポートしている。例えば、DRAMインタフェースとしてマルチプレクサアドレス、RAS/CAS信号出力、高速ページモードなどのサポートを行っている。

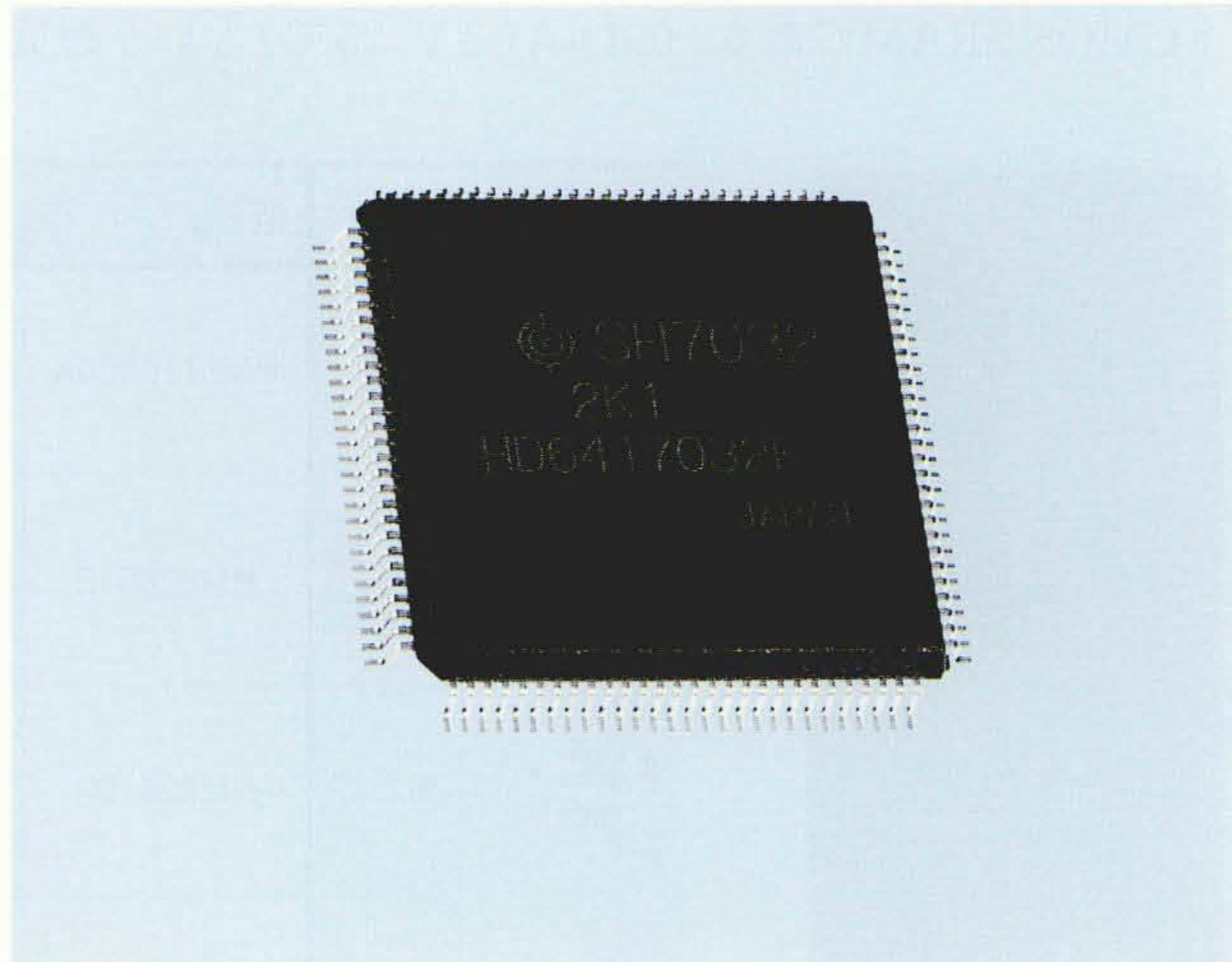
動作電圧は5 Vと3.3 Vであり、動作周波数、消費電力は、おのこの動作電圧に対し20 MHz、12.5 MHzと500 mW、130 mW (typ. 値)である。

SHマイコンの応用としては、乗算性能を含むCPUの高速性、システムインテグレーションによる小型化、低消費電力化、低価格化が強く要求される応用に最適である。例えば、

- (1) プリンタのシステムコントロール、フォント展開
- (2) ファイル機器のサーボ制御
- (3) グラフィックを含む機器のシステムコントロール、画像処理
- (4) 携帯用情報機器のシステムコントロール
- (5) 各種のデジタル信号処理とシステムコントロールなどにSHマイコンを応用することにより、従来システムに比べて大きなメリットをもたらすことができる。



SHマイコンのチップ



SHマイコンの外観



## 最先端メモリの製品系列の拡充

最先端の0.5 μm微細プロセス技術を適用して、16 MビットDRAM、および低消費電力・高速・超高速の各4 MビットSRAMを開発し、製品化した。

半導体メモリは、大型コンピュータからノートブック型パーソナルコンピュータ、メモリカードに至るまで、あらゆる通信、情報機器に使用されている。このため、半導体メモリに対する要求はさまざまであり、その中でも特に要求の強い大容量化、高速化に対応するため、最先端の0.5 μm微細プロセスを採用して、16 MビットDRAM、および4 MビットSRAMを製品化した。

### (1) 16 MビットDRAM

HM5116400Aシリーズは第二世代の16 MビットDRAMである。第一世代と同様、0.5 μm CMOSプロセスを採用している。チップサイズは、プロセスの合わせ精度の向上、チップレイアウトの最適化により、第一世代の78%にシュリンクしている。さらに、第一世代で新たに開発したLOC (Lead On Chip) 技術を適用することにより、第一世代の400 mil 28ピンSOJから4 MビットDRAMと同一外形の300 mil 26ピンSOJにパッケージの小型化を実現した。メモリセルは4 MビットDRAM、および第一世代で実績のあるスタックトキャパシタセルを採用している。今後、低電圧対応のために電源電圧3.3 V版を、また小型パッケージ対応として300 mil 26ピンTSOPパッケージをそれぞれ製品化し、顧客の多様な要求に対応していく予定である。

### (2) 低消費電力4 MビットSRAM

HM628512シリーズは、電池動作などの超低消費電流が要求される応用分野をターゲットに開発した4 MビットCMOS SRAMである。0.4 μA (3 V, 25 °C) という超低

データリテンション電流を実現するために、新たにポリシリコンPMOS負荷をメモリセルに適用している。高速低電力センスアンプ回路と高速耐雑音データラッチ回路を採用し、メタル2層配線技術を用いることで、最大アクセス時間55 nsを実現している。メモリセル面積は15.3 μm<sup>2</sup>で、0.8 μm技術による1 MビットSRAMのセル面積の $\frac{1}{3}$ に縮小され、チップ面積は116 mm<sup>2</sup>と、1 Mビット素子の4倍の容量を1.4倍の大きさに収めた。

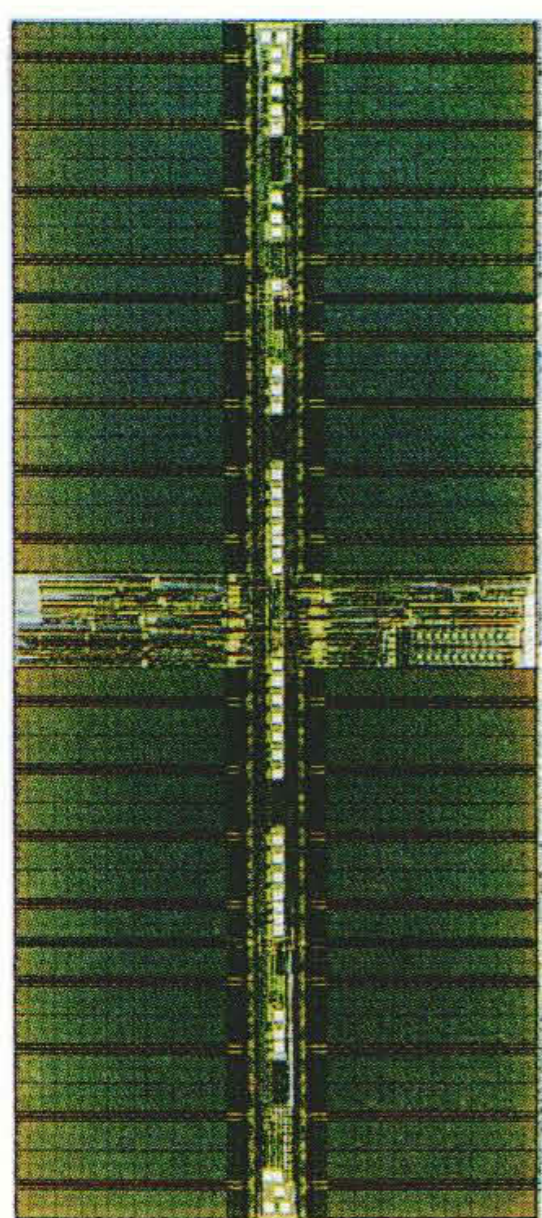
### (3) 高速4 MビットSRAM

HM624100シリーズは、最大アクセス時間25 nsの高速大容量CMOS SRAMである。メモリセルは低消費電力4 MビットSRAMと同一であり、新たに内部電源電圧降圧回路を採用することにより、動作時の消費電力を従来比で約15%低減している。また高速化のため、新設計の高速低電力センスアンプ回路を採用している。パッケージは高密度実装可能な400 mil 32ピンSOJであり、大容量メモリシステムの構築に最適である。

### (4) 超高速4 MビットSRAM

HM101524シリーズは、0.5 μm Bi-CMOSプロセスを採用し、最大アクセス時間15 nsを実現している。CMOS 4 MビットSRAMと同様、メモリセルにポリシリコンPMOS負荷を採用して、メモリセルの小型化、高信頼度化を図っている。また、LOC構造を採用して、アクセスの高速化を図っている。その結果、4 Mビットの大容量ながら1 Mビットと同等の高速性と低消費電力を達成している。パッケージは、高密度実装が可能な400 mil 36ピンTSOPである。

今後これらの製品のパッケージ展開をはじめとする品種展開を進めるとともに、0.5 μmプロセスを採用した高機能メモリ製品の開発を進め、顧客の多様なニーズにこたえていく予定である。



16 MビットDRAM

製品	型名	構成	プロセス	パッケージ	アクセス時間	動作時電流	
16MビットDRAM	HM5116400A	4 Mワード × 4 ビット	0.5 μm COMS	26ピン SOJ/TSOP (LOC)	60/70/80 ns	80/70/65 mA (待機時1 mA)	
4 Mビット SRAM	低消費 電力	HM628512	512 kワード × 8 ビット	0.5 μm CMOS	32ピン SOP/TSOP/DiP	55/70/85 ns	100/90/80 mA (待機時0.1 mA)
	高 速	HM624100	4 Mワード × 1 ビット	0.5 μm CMOS	32ピン SOJ (LOC)	25/30/35 ns	150/140/140 mA
	超高速	HM101524	1 Mワード × 4 ビット	0.5 μm Bi-CMOS	36ピン TSOP (LOC)	15 ns	195 mA

0.5 μmメモリ製品



## 自動書込み・消去型4 Mビットフラッシュメモリ

自動書込み・消去やブロック消去の特徴を持つ4 Mビットフラッシュメモリを製品化した。応用分野としてプログラム格納やメモリカードなどに最適である。

不揮発性メモリの市場ニーズはオンボードで自由に書き換えができ、かつ大容量が実現できるフラッシュメモリへの期待がますます強まっている。

今回製品化した4 Mビットフラッシュメモリ“HN28F4001”は、従来の1 Mビット品に比べ、部分書換えができるブロック消去機能や、自動消去に加えて自動書込み機能も追加し、使い勝手の向上を図っている。消去できる最小単位は、16 kバイトとメモリカードなどのファイルメモリに十分対応できる単位となっている。

性能的には書込み時間を、日立製作所製1 Mビット品の25  $\mu$ s $\times$ 20回から、10  $\mu$ s $\times$ 20回へ短縮を図っている。消去時間はチップ、ブロックモードとも、自動消去で1 s typ.と速い。書換え耐性は、1万回で書込み消去時間の増加が2倍程度以下と高信頼性を示している(図1)。

CMOS0.8  $\mu$ mプロセスを用い、セルサイズ7.5  $\mu$ m<sup>2</sup>、チップサイズ75 mm<sup>2</sup>と世界最小レベルを達成した。

表1 4 Mビットフラッシュメモリの特徴

項目	4 M	1 M	
消去	ブロックサイズ	16 kバイト $\times$ 32	チップ消去だけ
	自動消去	あり	あり
	マルチブロック消去	あり	—
書込み	消去時間	1 s typ.	1 s typ.
	自動書込み	あり	なし
書込み	書込み時間	10 $\mu$ s $\times$ 20回	25 $\mu$ s $\times$ 20回
	書換え回数	10,000回/ブロック	10,000回
セルサイズ( $\mu$ m <sup>2</sup> )	7.5	10.4	
チップサイズ(mm <sup>2</sup> )	75.0	34.2	
語構成	512 kw $\times$ 8b	128 kw $\times$ 8b	
ピン配置	JEDEC 4 MEP	JEDEC 1 MEP	
パッケージ	SOP, TSOP	SOP, TSOP, PLCC	

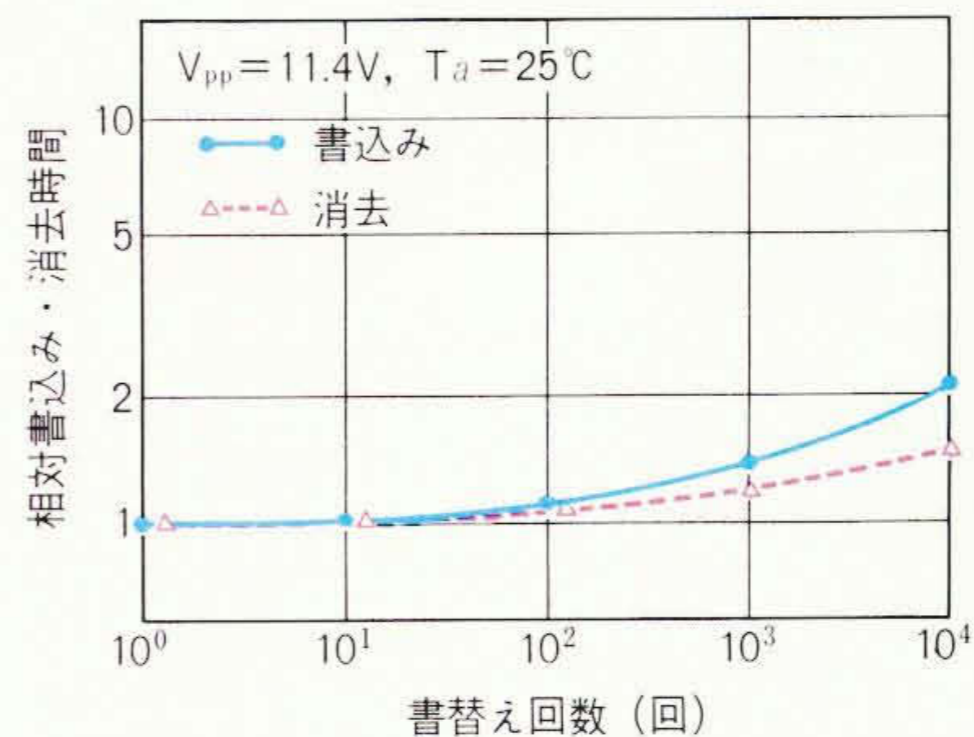
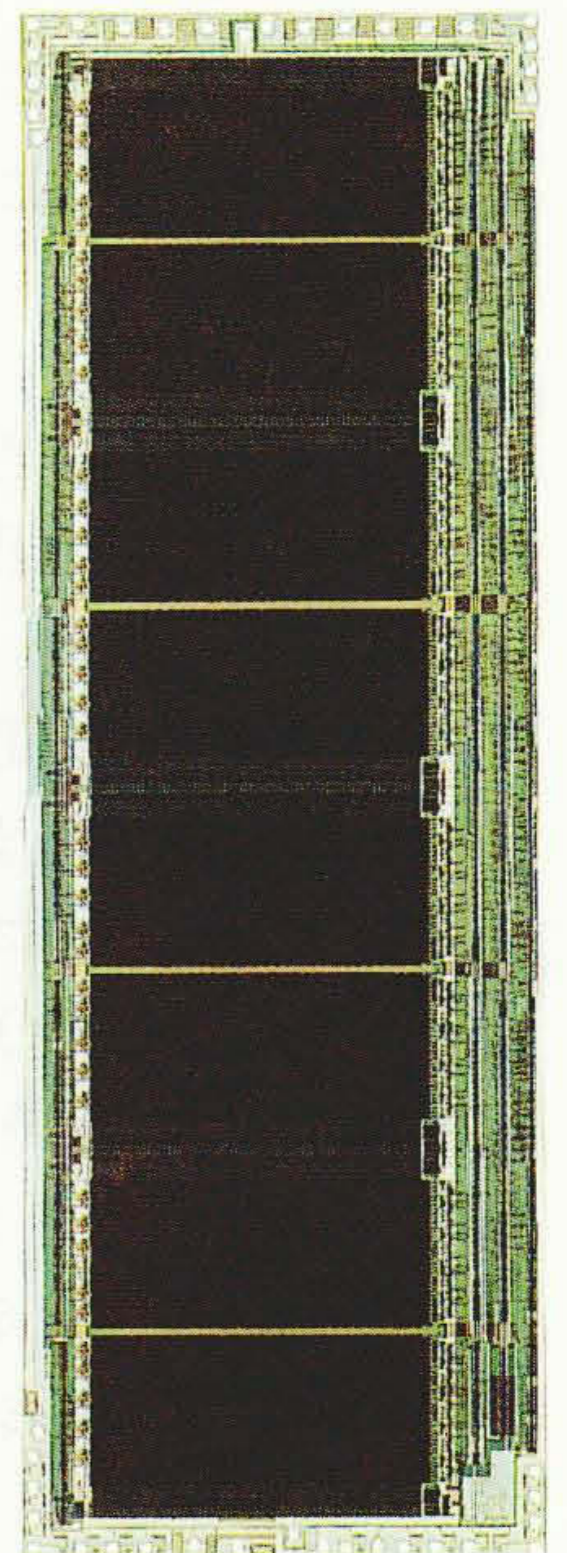


図1 書き換え耐性



チップ写真  
(5.10 $\times$ 14.71 mm<sup>2</sup>)

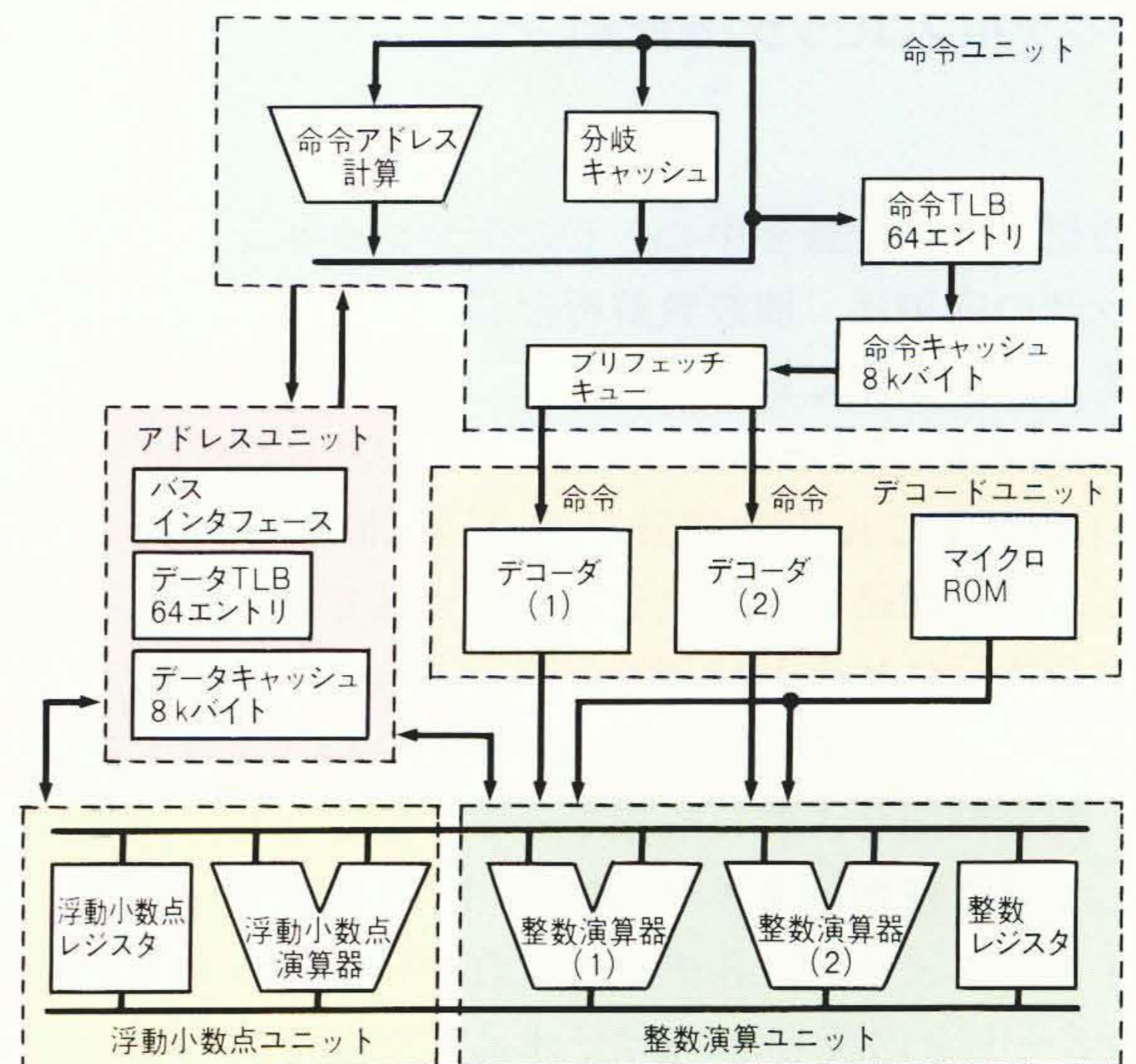
## トロン仕様高性能32ビットマイクロプロセッサ

H32/500は、H32シリーズの最上位品種であり、2命令同時実行などの高速化手法により、50 MHz動作時に100 MIPSの性能を実現している。

H32/500は、従来のH32シリーズと上位互換性を持たせ、データ処理装置、通信制御装置用に開発した32ビットマイクロプロセッサである。マイクロプロセッサの性能を向上するには、(1)動作周波数を上げる、(2)処理の並列度を上げる、の二つの手法がある。前者は高速のキャッシュメモリなどを必要とし、消費電力も増大するため、システム設計が難しい。後者はプロセッサの設計が困難である。H32/500はユーザーのシステム設計を容易とするため、後者のアプローチをとった。

実現した高速化の手法は次のとおりである。(1)演算リソースを2セット持ち、基本命令を1クロックで2命令ごと同時実行する。(2)ストリング操作命令などの高機能命令は、2セットの演算リソースを1命令中で使用し、64ビット単位で処理する。(3)分岐命令専用のキャッシュを内蔵し、分岐命令を0サイクルで実行する。その結果、50 MHzという比較的低い周波数でも、100 MIPSという

他に例のない高性能を実現することができた。



H32/500の機能ブロック図

※) トロン(TRON)は、“The Realtime Operating System Nucleus”の略称である。



## 豊富なファミリーを持つ高性能CMOSセルベースIC

民生・通信・OA・産業など、多くの分野に対応した0.8 $\mu$ m CMOSセルベースIC (HG51B/HG52Sシリーズ)を開発した。

顧客ニーズが多様化する中で、LSIの大規模化・高性能化・低消費電力化は、最終製品の差異化の最大のポイントとなってきた。このため、ニーズにマッチしたカスタムLSIを、短期間に簡単に開発できるセルベースICへの要求が急速に高まってきた。

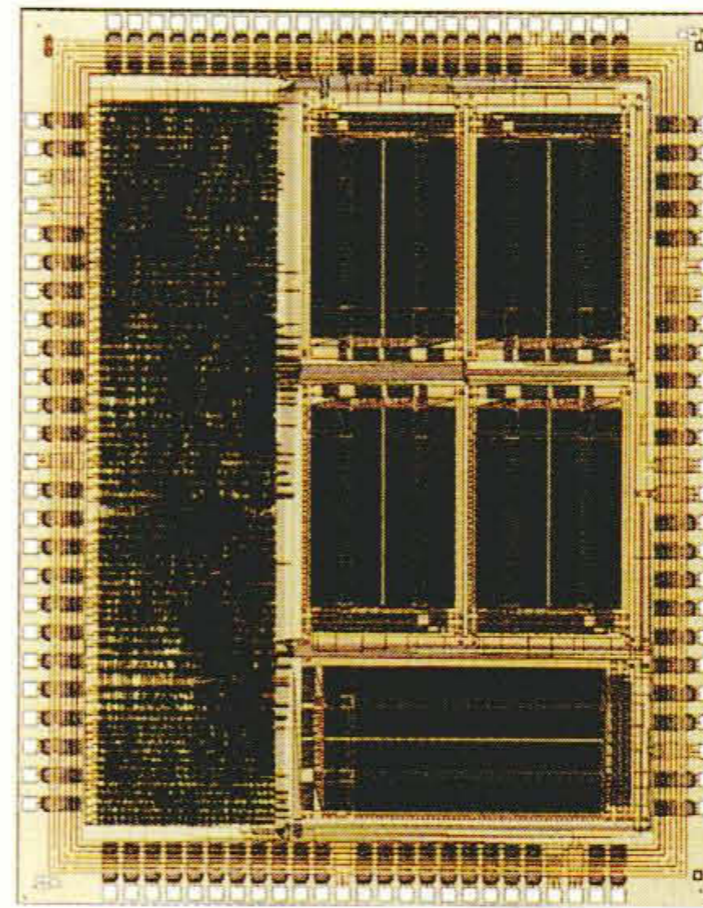
このようなニーズに対応するため、1.0 $\mu$ mプロセスに加え、0.8 $\mu$ m CMOSセルベースIC (HG51B/HG52Sシリーズ)を新たに開発し、製品化した。

### (1) HG51Bシリーズ

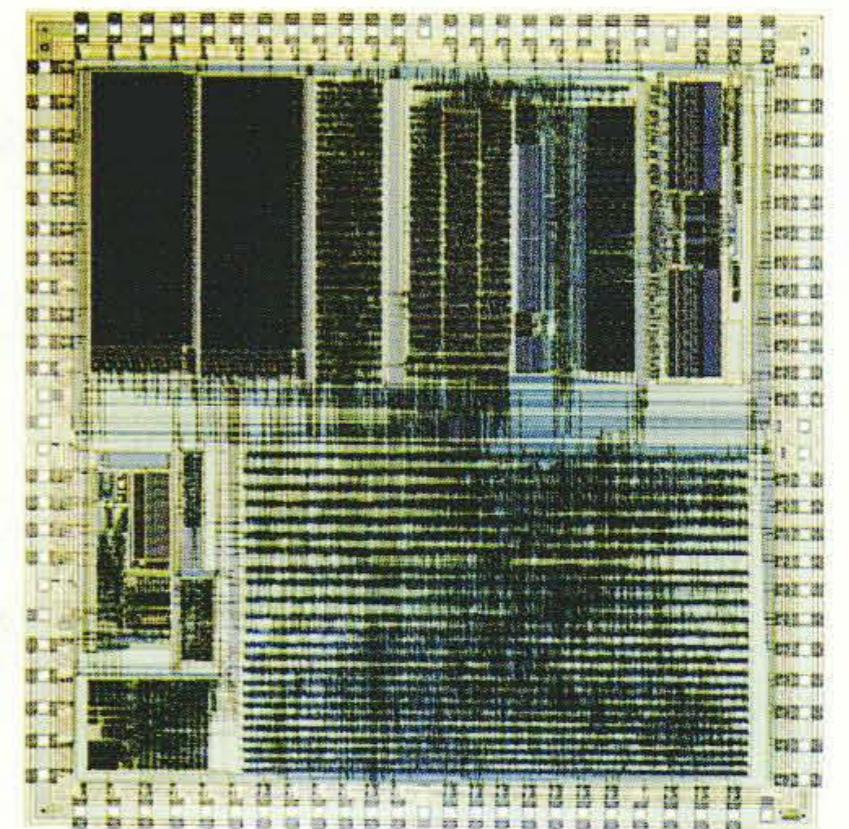
論理設計からシミュレーション、レイアウトに至るまで、ワークステーション上での一貫設計を特徴としたセルベースICである。使いやすく強力なシリコンコンパイラ群(論理合成、ROM/RAM、乗算機、データパス)と、豊富なライブラリ(3V対応のライブラリを含む。)を整備しているため、必要なLSIの設計が容易にできる。

### (2) HG52Sシリーズ

マイクロプロセッサをコアとしたカスタムマイコン設計用セルベースICである。H8/300や300H、64180などのCPUコア、およびその周辺モジュールをシステムインテグレーションに適するように準備している。効率のよい開発ができるASICエミュレータや自動診断機能など、豊富なサポートツールによって短期設計ができる。



HG51Bシリーズチップ例



HG52Sシリーズチップ例

## A-D変換器内蔵デジタルシグナルプロセッサ

A-D変換器やタイマなどの周辺回路を内蔵した積和演算速度100 nsの高速汎(はん)用DSP(デジタルシグナルプロセッサ)を開発した。

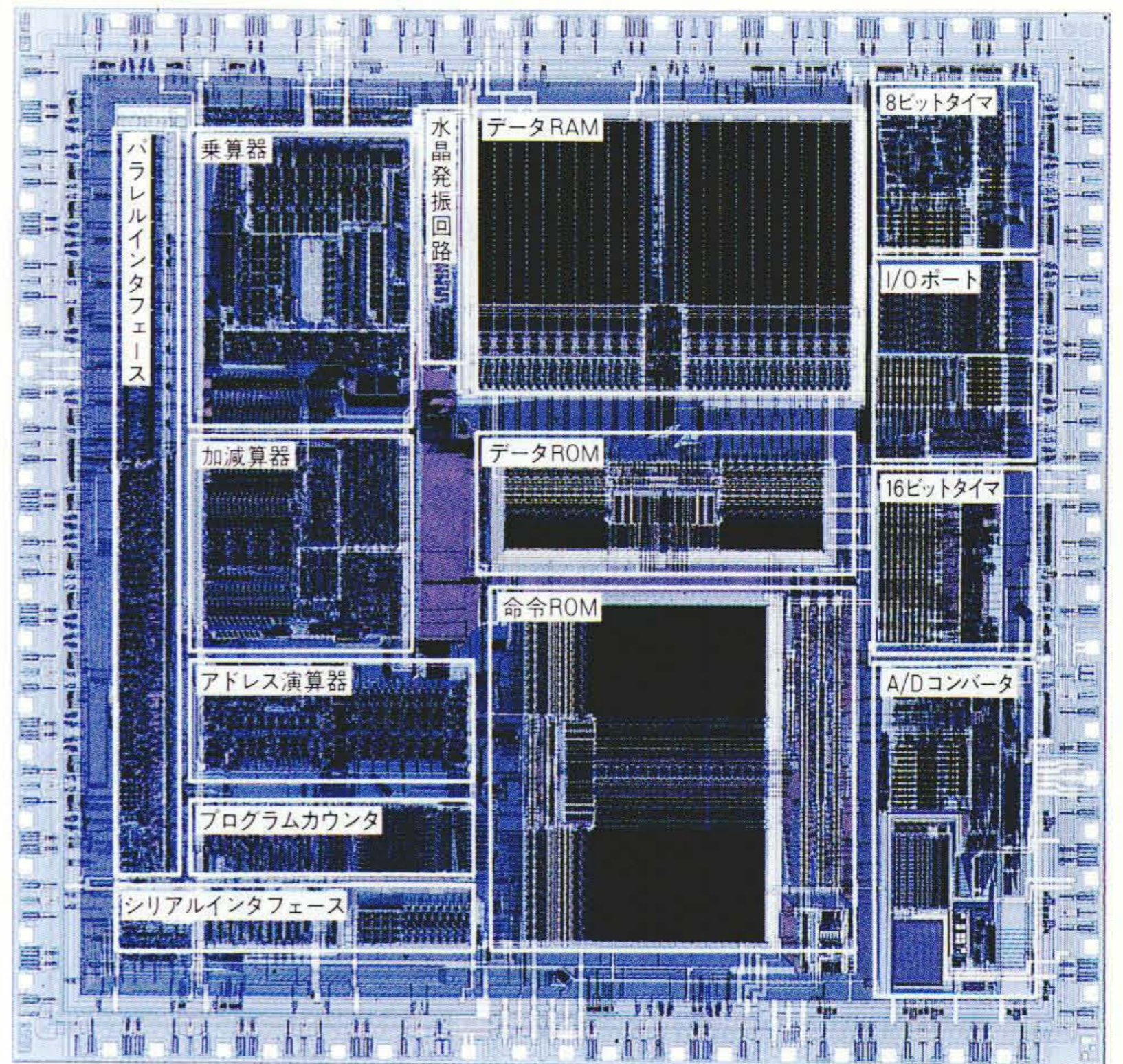
通信・音声分野を中心としたデジタルシグナルプロセッサの応用は、周波数解析などを主とした制御分野にもすそ野を広げている。

今回開発したDSP-E/232(HD8187232)は、すでに量産中のDSP-EにA-D変換器などの周辺回路を内蔵することで、実装回路の小型化を図った製品である。

命令実行スピードは100 nsで、浮動小数点演算方式を採用した。命令メモリはPROM内蔵のZTAT版であるため、開発期間を大幅に短縮することができる。周辺回路としては2種類のタイマ(16ビット・8ビット)、シリアルインタフェース、8チャンネルの8ビットA-D変換器、I/Oポートを内蔵した。また、水晶発振回路を内蔵したことで、発振周波数をマシンサイクル(10 MHz)と同一にすることができる。これにより、基板設計の容易化と高周波信号ノイズの低減が可能である。

システムの高性能化や小型化が要求される制御分野を

はじめ、エンジン、サスペンションなどの自動車制御装置など幅広い用途に利用できる。



A-D変換器内蔵デジタル信号処理プロセッサ“DSP-E/232”のチップ



## 10ビットCMOS A-D変換器

ビデオカメラのデジタル信号処理に必要な10ビットCMOS A-D変換器を試作し、変換速度15 MHz、消費電力95 mWの特性を得ることができた。

近年、ビデオムービーカメラでは、手ぶれ補正、電子ズームなどの機能が実現できるデジタル信号処理に重点が移っている。この処理には、撮像素子のアナログ信号をデジタル信号に変換する9~10ビットの高精度のA-D変換器が必要である。そこで、9ビットA-D変換器を製品化し、現在量産中である。

暗い場所での撮影のためには、より広いダイナミックレンジが必要となり、10ビットのA-D変換器が要求される。しかし、分解能が1ビット増えると電圧比較器の数が2倍になり、消費電力は増加する。

一方、ムービーカメラの電源は電池駆動であり、その動作時間を伸ばすため、低消費電力の要求も強い。

今回、消費電力を9ビットのものと同等に抑えて10ビットA-D変換器を実現するために、従来の9ビットA-D変換器に使用している2ステップ直並列変換方式に代えて、10ビットA-D変換器では3ステージのパイプライン

変換方式を採用し、消費電力の大半を占める電圧比較器の数を半減した。

電源電圧は3.3 Vと5 Vを混在して用いることにした。これにより、従来の9ビットA-D変換器と同等な消費電力で10ビット精度を実現した。

試作した0.8 μm CMOS 10ビットA-D変換器の特性を表に示す。ビデオムービーカメラに使用できる基本性能を得ることができた。今後、この10ビットA-D変換器の製品化を進めていく。

試作10ビットA-D変換器の特性

分解能	10ビット
変換速度	15 MHz (typ.)
消費電力	95 mW (typ.)
電源電圧	3.3 V・5 V 2電源
チップ面積	1.69 mm×2.35 mm (アクティブエリア)

参考文献

T. Matsuura, et al., "A 95 mW, 10 b 15 MHz Low-power CMOS ADC using Analog Double-Sampled Pipelining Scheme," VLSI Circuit Symposium 1992, 10.4, June 1992

## 小型ハードディスク用COMBOドライバICシリーズ

小型ハードディスク装置の機構部の駆動回路を1チップにまとめたCOMBOドライバICシリーズを開発した。このシリーズのICを用いると当社従来比約 $\frac{1}{2}$ の実装面積を実現できる。

COMBOドライバICシリーズは、年々小型化が進むハードディスク装置(特に2.5インチ以下の装置)向けに開発したモータドライバICである。小型ハードディスク装置では、記憶媒体の高速回転を行うスピンドルモータとデータ読み書き用の磁気ヘッドを移動させるボイスコイルモータを使用している。(図1)。このドライバICシリーズでは、従来2チップ構成であったこれらのモータドライバICを1チップにまとめ、外形寸法7m×7mの超小型パワーパッケージに封止した。これによってモータ駆動回路の高密度実装が可能となり、装置のいっそうの小型化(2.5インチから1.8インチへ)に貢献できる。また従来ICに対し、出力アンプの低飽和電圧化、スピンドルモータの低ノイズ駆動、電源切断時でのヘッドの自動退避機能の内蔵、ボイスコイルモータ制御用D-A変換器の内蔵などさまざまな改良を施している。今回開発した

COMBO ICシリーズHA13517FとHA13520Fのブロック図を図2に示す。今後は、顧客ニーズにこたえてCOMBOドライバICシリーズを拡充していく。

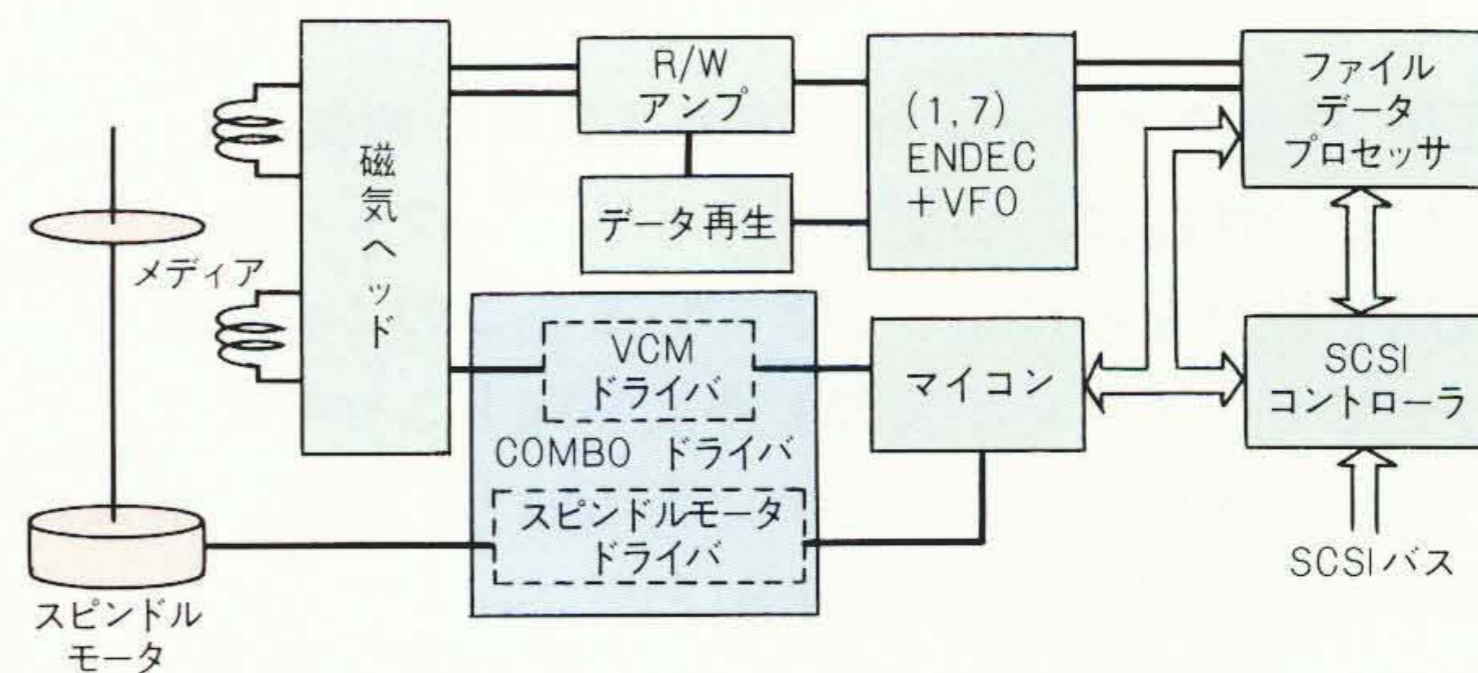


図1 小型HDDのシステム構成

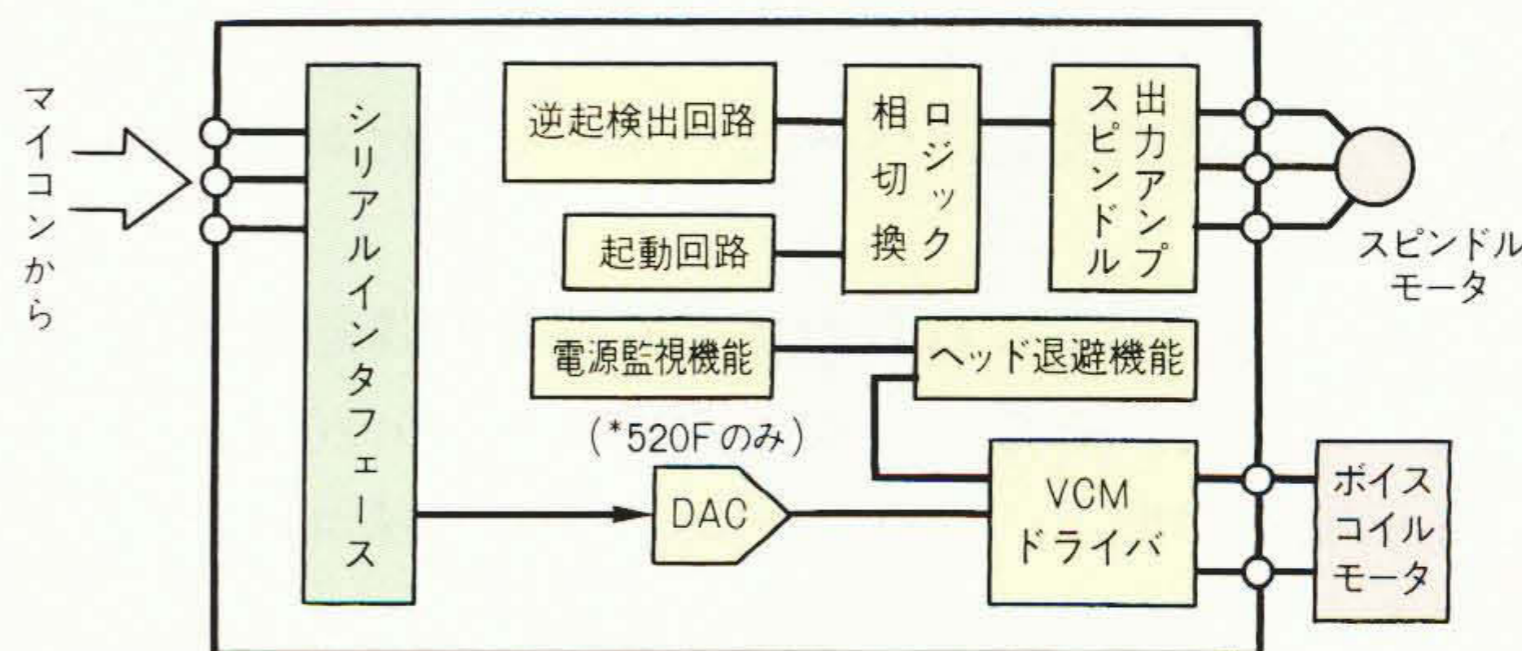


図2 COMBOドライバIC(HA13517F/520F)のブロック図



## 66 cm(28型)ワイドビジョンカラーブラウン管

家庭で見ることができる横長画面(アスペクト比16対9)、フラットフェース、高性能電子銃を採用した66 cm(28型)ワイドビジョンカラーブラウン管を開発した。

カラーテレビジョンの市場は、大型テレビジョンのサイズ展開が完了し、フラットフェースへの対応も進んできた。テレビジョン市場の停滞感を一掃し、大画面ハイビジョンと同じ横長画面を家庭市場にも導入するため、横長画面テレビジョン用66 cmワイドビジョンカラーブラウン管を、従来の大型管で用いた技術を結集して開発した。

パネルはフラットフェース曲面を採用し、アスペクト比は従来の4対3から16対9とした。このアスペクト比は、人間の目の視野角に合っており、目に優しい仕様となっている。

フラット化に伴う周辺でのフォーカスの劣化は、新開発の28%Super-EA-DF電子銃を搭載することによって改善を図った。ダイナミックフォーカスを採用することにより、画面の中央から周辺まで鮮明な画面を再現でき

た(当社比解像度25%向上)。

高コントラストの市場のニーズにこたえ、光選択吸収膜付き帯電防止ノングレア(FAS:通称スーパーマスク)処理を実施し、高輝度での色ずれ防止のため、シャドウマスク材に低膨張材(アンバー材)を導入した。

将来、民生用の大型カラーブラウン管の主力製品になると期待できる。



66 cm(28型)ワイドビジョンカラーブラウン管

## 51 cm(21型)超高精細カラーディスプレイ管

ワークステーション用ディスプレイ装置として、表示能力、解像度および輝度の面で高性能化した51 cm(21型)超高精細カラーディスプレイ管を開発した。

近年、ワークステーション市場は急速に伸長している。さらにその性能は、小型ながらもメインフレームと同等の機能を持つものになってきている。このような進歩に合わせてディスプレイ装置も性能を向上させる必要がある。この要求にこたえるため、表示能力、輝度、解像度の面で高性能化した51 cmFS(Flat Square)CDT(超高精細カラーディスプレイ管)を開発した。

ワークステーション用ディスプレイ装置の使用状況はグラフィックス表示を主としているので、画面は大型化、フラット化、高密度化、ペーパーイメージ化が必須(す)条件である。

CDTにとっては、これらの多くの技術的課題を解決する必要があった。そこで、蛍光面ピッチの0.26 mm化による表示能力の向上、低膨張アンバー材特殊コーティングによるシャドウマスク熱膨張の低減、アナログコンバーゼンス付きS-S/S偏向ヨークによるミスコンバーゼン

スの低減、EA-DF電子銃による画面全域でのビームスポット径の縮小などの新技術を導入して解決を図った。

一方、エルゴノミクスの観点から見た場合の不要輻(ふく)射の低減、および帯電防止処理をCDTに付加させることにより、スウェーデンのMPR-II規制に適合するものとした。



51 cm(21型)超高精細カラーディスプレイ管



## 11型カラー高精細TFT液晶ディスプレイ

ワークステーション向けに表示部寸法228.5×159.1 mm, 4,096色表示, 1,120画素×780画素の薄型高精細TFT液晶ディスプレイモジュールを製品化した。

オフィスの省スペース, OA機器のパーソナル化の進展に伴い, 従来広く使用されている8インチから10インチの中精細VDT (Video Display Terminal) に加えて, ワークステーション分野への高精細TFT液晶ディスプレイの適用が広がりつつある。開発したディスプレイモジュールは主にポータブル用途の小型サイズのワークステーションに適用するものである。

主な特徴は, 微小TCP (Tape Carrier Package) 接続技術, アナログASIC, 薄型バックライトの採用による薄型・ポータブル・低消費電力, ちらつきの少ないFRC (Frame Rate Control) 方式による4,096色表示, などである。

主な仕様は次のとおりである。

- (1) 外形寸法: 横310×縦230×厚さ16 (mm)
- (2) 表示画素数: 水平1,120画素×垂直780画素
- (3) 画素サイズ: 0.204×0.204 (mm)

- (4) 表示色数: 4,096色/512色 (FRCなし)
- (5) バックライト: 冷陰極管サイドライト方式
- (6) 表示画面輝度: 90 cd/m<sup>2</sup>
- (7) 消費電力: 17 W



4,096色表示11型高精細TFT液晶ディスプレイモジュール

## 超薄型STN液晶ディスプレイ

本格的な携帯型パーソナルOA機器や情報機器のディスプレイに要求される薄型・軽量化・低電圧動作にこたえて, 超薄型STN液晶ディスプレイモジュールを製品化した。

STN液晶ディスプレイを搭載した日本語ワードプロセッサ(以下, ワープロと言う。)やパーソナルコンピュータ(以下, パソコンと言う。)の中で, 一般にノート型と呼ばれるワープロやパソコンは, 携帯に便利なることから急速に広まっており, その携帯機能を更に高める傾向(小型軽量化, 薄型化, 電池動作時間の延長など)にある。液晶ディスプレイも今後の本格的な携帯型に対応するため, より薄く軽い製品が必要である。

今回開発したSTN液晶ディスプレイは, 厚さ4.5 mm (当社従来比69%), 重さ300 g (同83%)で, 上述したノート型ワープロやパソコンに対応できる液晶ディスプレイである。

このSTN液晶ディスプレイは, バックライトの厚さを従来比75%とし, 金属フレームの材質を替えることによ

って前述した厚みと重さを達成した。バックライトの厚さは画面の明るさと比例関係にあるため, 薄型化に対しては光源ランプに高輝度タイプの蛍光管を採用して, 従来並みの画面の明るさを確保した。

また, 電池での動作を可能にするため, 低電圧(3 V)の高速(6.5 MHz)液晶ドライバを開発して, 採用した。



4.5 mm厚STN液晶モジュール



研究開発から量産対応の電子デバイス製造装置

最近の電子デバイス製造の形態として、さらに進んだ微細加工のほかにフレキシブルな量産ラインの展開の傾向が見られる。日立グループは、この二面性を持つ需要に対応した要素、およびシステム技術の開発を行い、適切な製造装置のラインアップを取りそろえている。

今後、マスクレスの経済的効果と相まって、64~256 MDRAMやASICの開発から量産用の多世代露光装置として、広範囲な微細加工の応用が期待できる。

エレクトロニクス

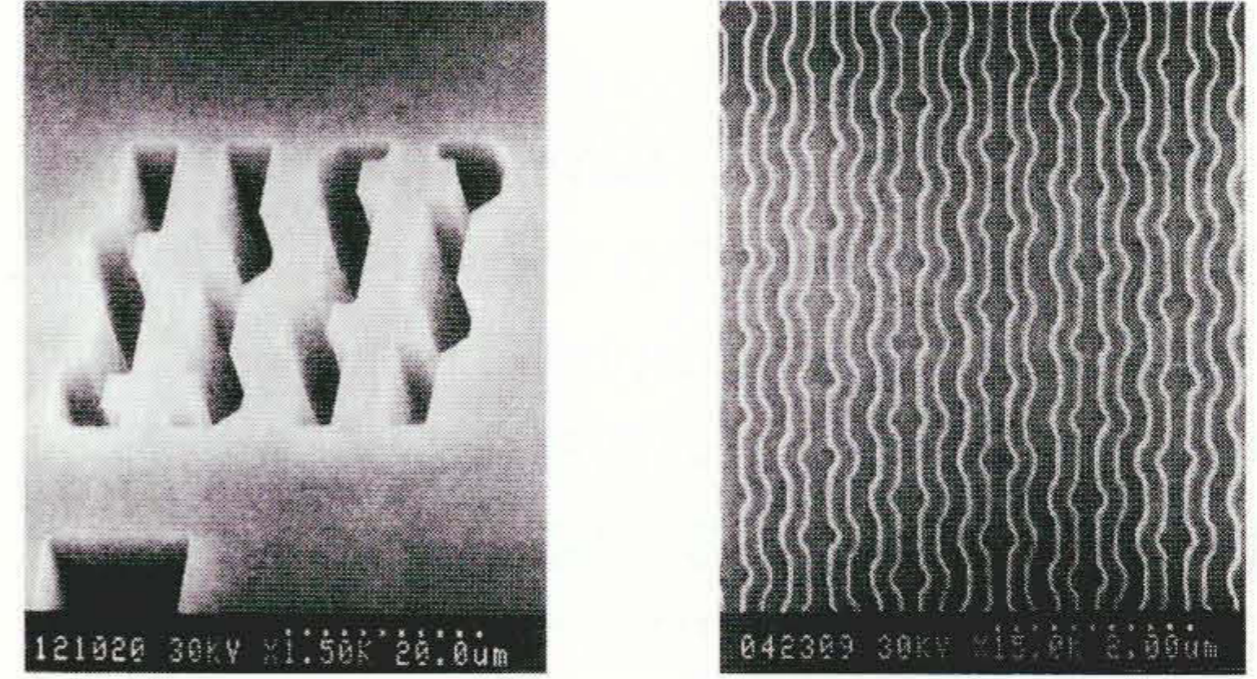
プロセス用処理装置

ハーフミクロンデバイス対応i線縮小露光装置

ハーフミクロン以降のデバイス量産を目的として、高性能縮小レンズによる高解像性と、高い重ね合わせ精度を実現するi線ステップ“LD-5015iDS”を開発した。

この装置ではアライメントシステムに、微細化プロセスと各種プロセス下地によって生ずるパターン波形の変化に対応するため、従来実績のある多波長光方式をさらに拡張させたブロードバンド方式を採用した。

ブロードバンド光は、波長1 (540~580 nm)と波長2 (580~620 nm)の2種類があり、これらを単独または合成して使用することができる。このほかに、6軸制御を可能とする高精度ウェーハステージ技術、および高度な環境制御技術により、総合重ね合わせ精度0.1 μm(|X|+3σ)を実現した。また、照明露光方式を改良することにより、さらに高解像力化に対応することができる。



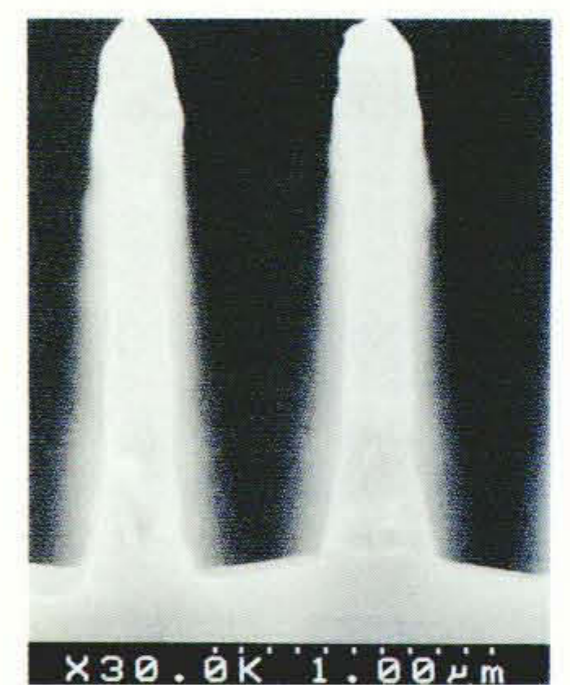
一括図形露光用成形アパーチャ 露光パターン(最小線幅0.2 μm)

微細加工対応・マイクロ波プラズマエッチング装置

加工の微細性が進むにつれて、0℃以下にウェーハを冷却する、いわゆる低温エッチング技術が注目されている。今回マイクロ波プラズマエッチング装置“M-318EX”を用い、タングステン・チタンナイトライドの配線加工やプラグ形成に対し、電極温度を-30~-50℃に維持した低温エッチングプロセスを開発した。

タングステンの加工、チタンナイトライドの加工にはそれぞれフッ素系ガスや塩素系ガスを用い、どの工程にもデポジションガスを用いていない。

電極温度を-30℃以下に保つことにより、配線加工で異方性形状が得られる。タングステンのフッ化物は揮発性が高くエッチングされやすいが、ウェーハが低温に保たれるため、イオンの入射頻度の少ないパターン側壁は、反応がきわめて低いレベルにとどまり、異方性形状が保たれると考えられる。この装置では他の材料でもエッチング性能の向上が十分に期待できる。



W/TiN膜のエッチング断面形状

ウェーハ工程名	重ね合わせ精度 (μm)	アライメント検出信号
メタル工程	-0.1 -0.05 0 0.05 0.1 X̄±3σ ȳ±3σ	[Signal waveform]
スルーホール工程		[Signal waveform]
コンタクトホール工程		[Signal waveform]

ブロードバンド光での重ね合わせ精度

高スループット・新世代電子ビーム描画装置

電子ビーム描画装置の持つ高い解像性を生かし、従来量産用の装置として使用する場合ネックとなっていたスループットの低さを一括露光方式によって解消した、画期的な電子ビーム描画装置“HL-800D”を開発した。

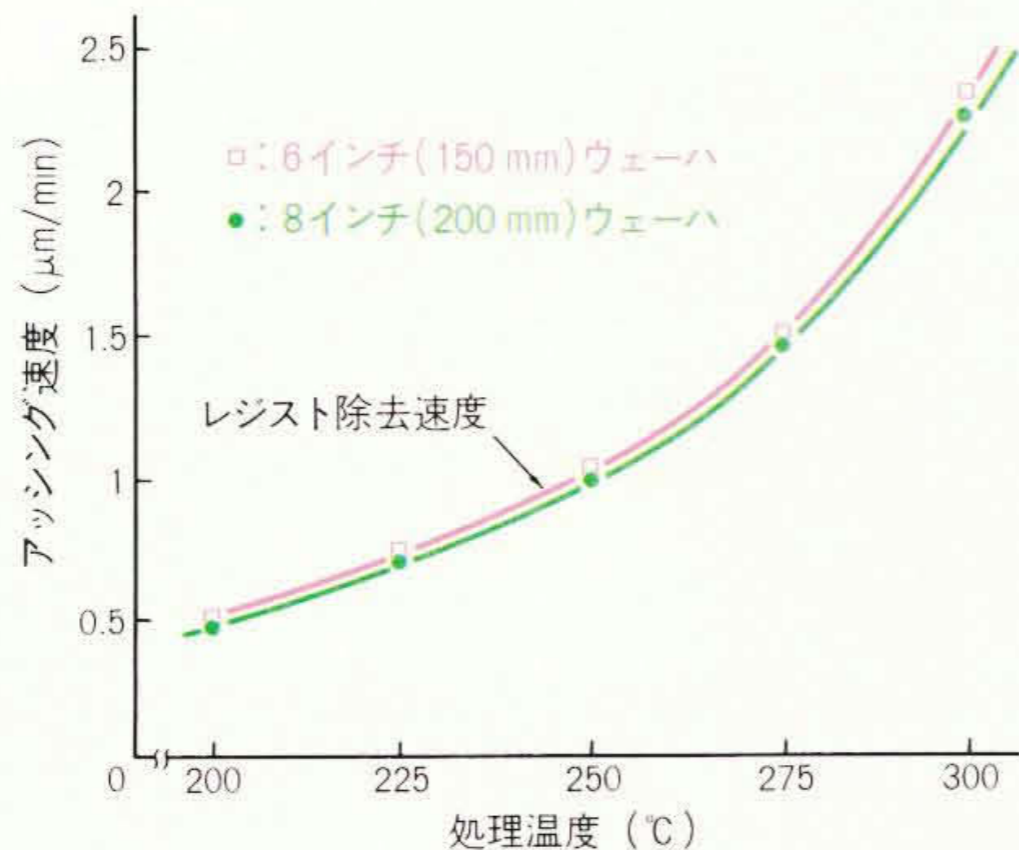
特にメモリ生産では、その繰返しパターンに一括露光方式を適用することにより、ショット数を従来に比べ約 $\frac{1}{100}$ に減少できた。またASIC生産では、同一ウェーハ上に多品種展開ができ、11~20枚/時(6インチ)のスループットが得られる。

大口径、自動化対応・低ダメージ光アッシング装置

高集積化、微細化された半導体素子の歩留りおよび信頼性を向上するために、ウェーハサイズの大口径化、工程の自動化、そして低ダメージ化が強く要請されている。さらにアッシング工程では、アッシング前のレジスト処理条件が一段と厳しくなっているために、レジストの変質の度合いも著しく、アッシングはますます困難さを増している。これらの要求に対応するため、光アッシング装置“UA-5200”を開発した。主な特徴は次のとおりである。



(1) 低ダメージ, (2) 変質レジスト対応, (3) 5インチ, 6インチ, 8インチウェーハ対応, (4) 自動化対応, (5) 低発塵構造



レジスト除去特性 (8インチウェーハでも6インチウェーハと同等の除去速度が得られる。)

## 磁性膜量産用インラインスパッタ装置

スパッタリング装置は半導体用から各種機能性薄膜の分野まで幅広く使用され、なかでも、大容量磁気記録装置の心臓部ともいえる薄膜ヘッドの磁性膜は、スパッタ技術で成膜する方式に変わりつつある。これは、高密度記録化のための磁性膜材料がきわめて特殊であり、これを生かすプロセスに適した装置が要求されるためである。

この装置の特徴は次のとおりである。

- (1) 磁性膜の磁気異方性制御 (高精度の均一磁場印加), (2) 磁気特性の向上 (高真空成膜), (3) 高精度膜厚分布, (4) プロセス条件管理の自動化



スパッタリング装置

## 大口径・プラズマCVD装置

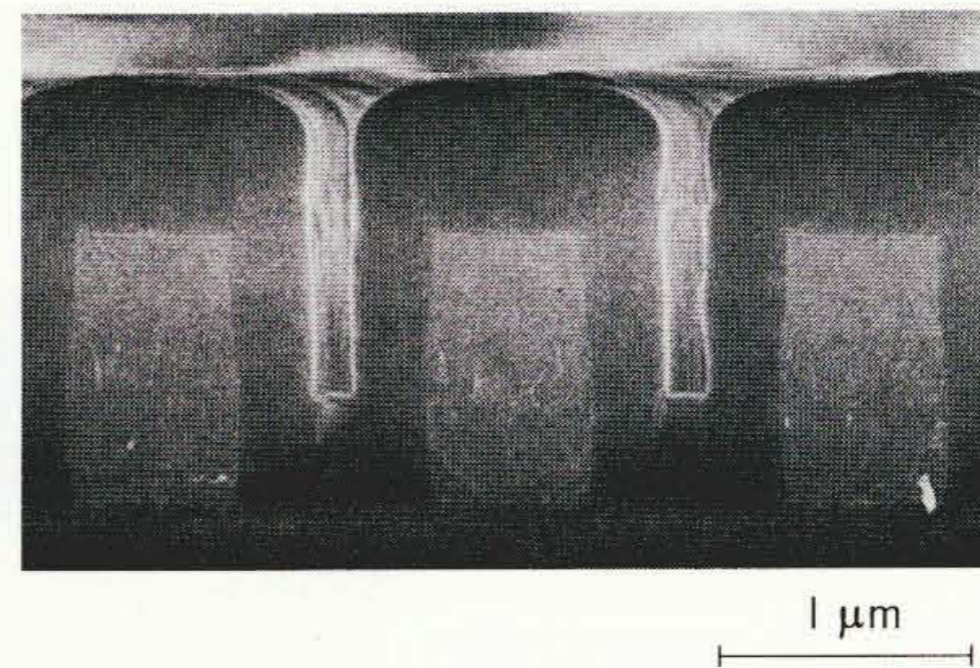
CVDによる層間絶縁膜形成プロセスでは、液体有機材 (TEOS: Tetra Ethyl Ortho Silicate) によるSi酸化膜 (P-TEOS) の性能, 安定性および段差被膜性の向上が重要視されている。

そこで微細プロセス (16 MDRAM相当) とウェーハ大口径対応 (最大8インチ) を可能にした量産用プラズマCVD装置「WD-8000-Pシリーズ」を開発した。主な特徴は次のとおりである。

- (1) 実装効率向上, (2) 将来の多プロセスに対応, (3) スルー

プットの向上, (4) 保守点検時のダウンタイム短縮, (5) 容易な操作性, (6) 安全対策

(日立電子エンジニアリング株式会社)



0.5 μmライン & スペースでのP-TEOS段差被膜性

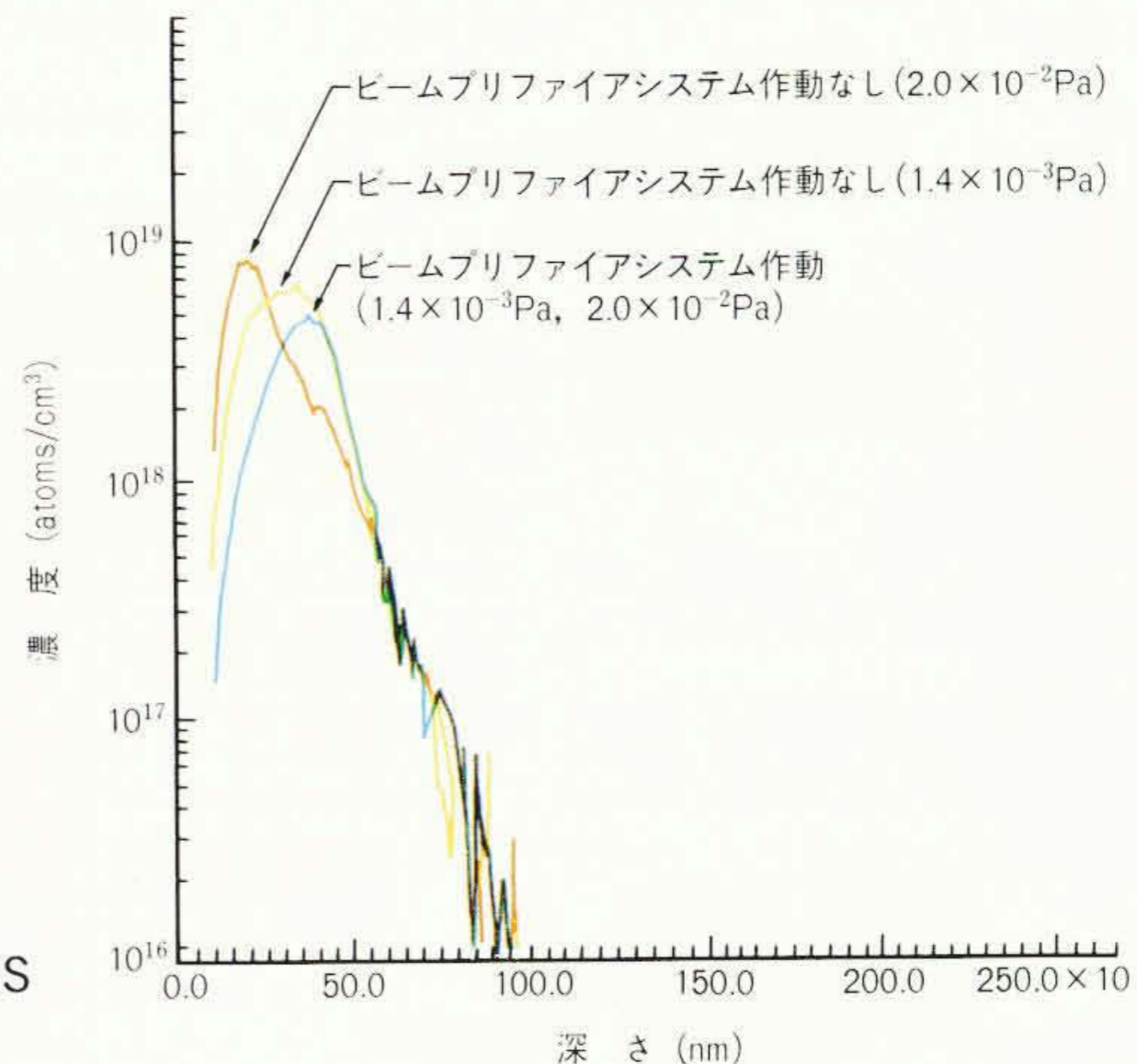
## エネルギーコンタミレス・大電流イオン打込装置

ハーフミクロン以下の微細プロセスで、歩留り向上のためのクリーン化技術が重要視され、特に拡散プロセスではエネルギーコンタミネーション防止が強く望まれている。

製品化した大電流イオン打込装置「IP-2500」のクリーン化技術に関する特徴は次のとおりである。

- (1) 二段磁場偏向方式 (中性粒子, スパッタ時異物の遮蔽)
- (2) 完全ドライ排気システム (ハイドロカーボンの回避)
- (3) 独自のビーム・ピュリファイア

ビーム・ピュリファイアの効果により、真空度に依存せずエネルギーコンタミネーションを完全に除去でき、次世代以降のプロセスに対応できる。



P++ 200 keV  
注入時のSIMS  
分析結果

## 検査用装置

### 高分解能・測長SEM (Hシリーズ)

16 Mビット, さらに64 Mビットと高集積化する半導体メモリのパターン寸法管理は、製造プロセスでの歩留り向上のためにいっそう重要性を増している。

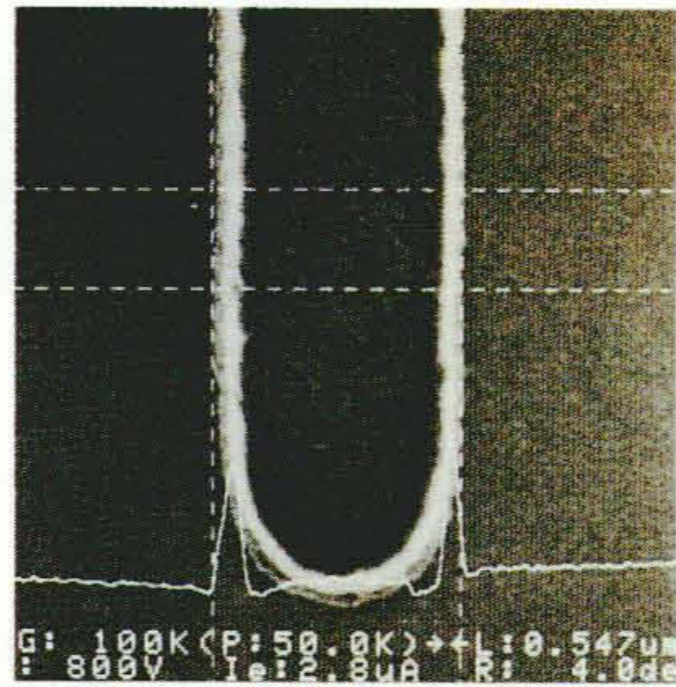
このシリーズではこうしたハーフミクロン以下の微細パ



ターンのライン幅、コンタクトホールなど、測長だけでなく、より高分解能でパターンを観察できる機能を充実させた。また、用途別に6インチ用、8インチ用、および8インチ高スループット用へと展開し、“S-6200H”、“S6280-H”、および“S6780-H”の3機種としてシリーズ化した。

電界放射形電子銃と3段レンズ収束電子光学系により、6 nm (60 Å) の分解能が得られ、10万倍以上で微細パターンの観測・測長ができる。

幅約0.5 μmの加工パターンの観察・測長の例  
(加工形状が明瞭に観察でき、高精度に測長できる。)



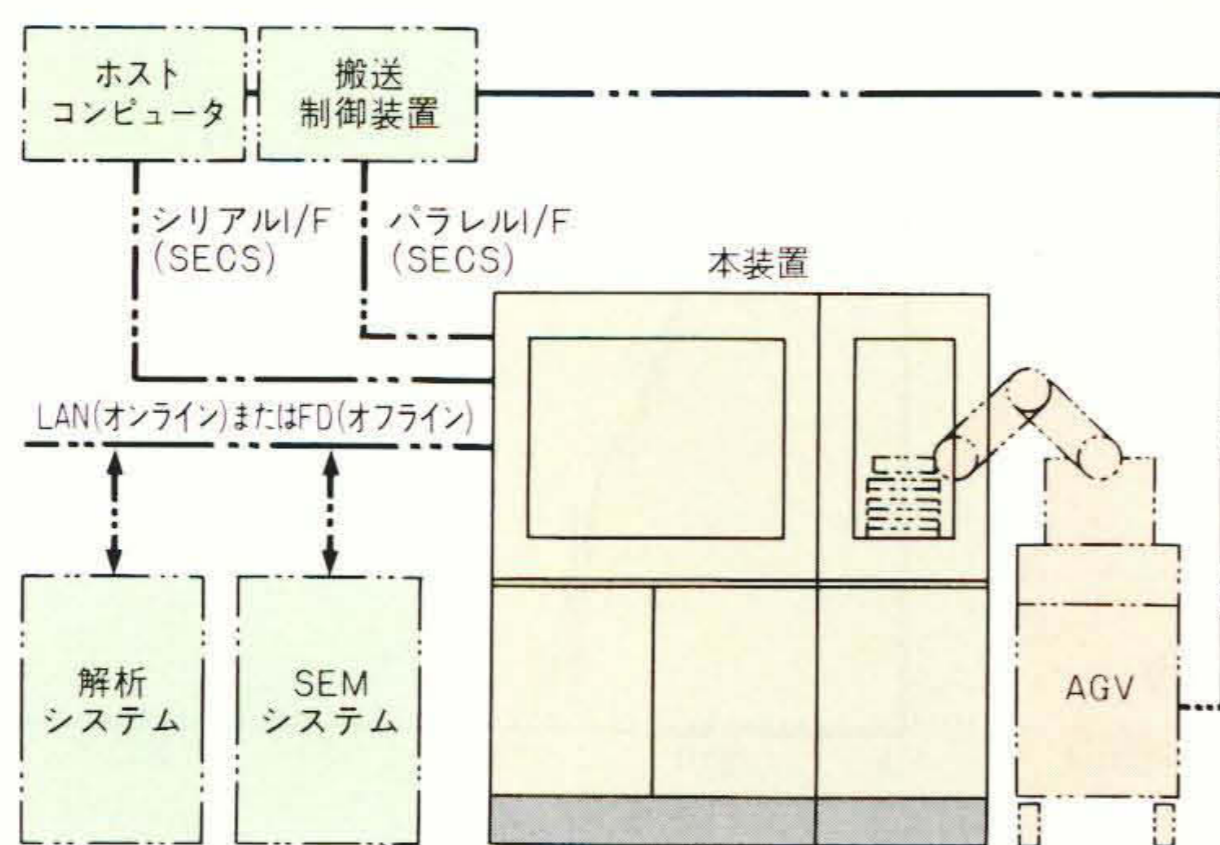
## 高速・高精度自動ウェーハ外観検査装置

半導体ウェーハ処理の工程途上での配線パターンの自動欠陥検出が、歩留り向上に重要な役割を持つようになってきている。最近、高集積化に伴う微細欠陥検出と、品質チェックの高速化が強く要求されている。

そこで0.5 μmメモリ、ASICを対象とした高速・高感度ウェーハ外観検査装置“WI-880”を開発した。主な特徴は次のとおりである。

- (1) 全品種全チップエリア対象(メモリ・ロジックなどランダムパターン製品検査可能)
- (2) 高感度検出(最高検出感度0.2 μm)
- (3) 高速検査(検査時間 約20分/6インチ全面・0.5 μm感度)
- (4) システム拡張機能(SEMとのデータ結合、各種データ解析機能)
- (5) 自動化対応

(日立東京エレクトロニクス株式会社)



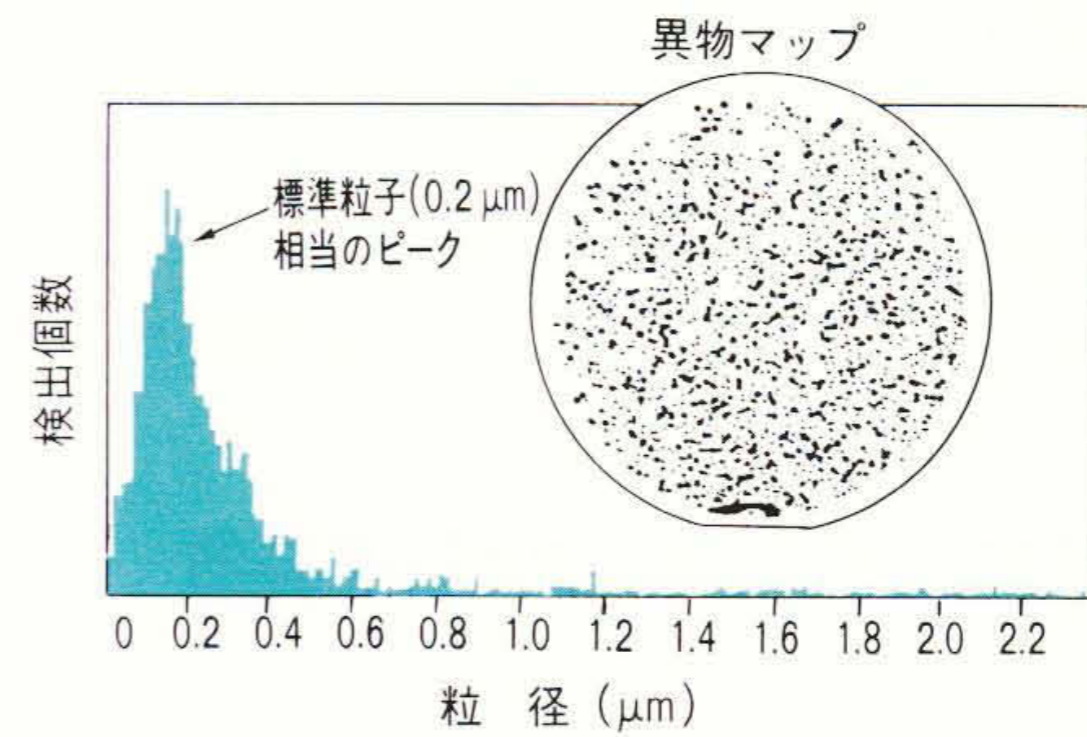
システム構成

## 高感度検出・デポ膜異物検査装置

微細化にあわせて平坦化されたデポ膜ウェーハ上の異物を管理するため、表面粗さの大きいデポ膜 (Al, Poly-Si) 付きウェーハに対応した高感度ウェーハ異物検査装置“LS-5270”を製品化した。この検査装置は実績のあるレーザ光散乱方式を改良して、これまで測定が困難で、しかも歩留りに直接に関与する配線工程 (Al, W など) で

の異物を高感度で検出できる。検出した異物はモニターTVで観察でき、さらにSEMと接続して解析することによって異物の特定などに威力を発揮する。主な特徴は次のとおりである。

- (1) 高検出感度(鏡面・デポ膜: 0.2 μm標準粒子)
  - (2) 異物の特定・サイズの直接観察
  - (3) ウェーハ裏面の直接測定
  - (4) マウスによる簡易操作
  - (5) 省設置スペース (1 m<sup>2</sup>)
- (日立電子エンジニアリング株式会社)



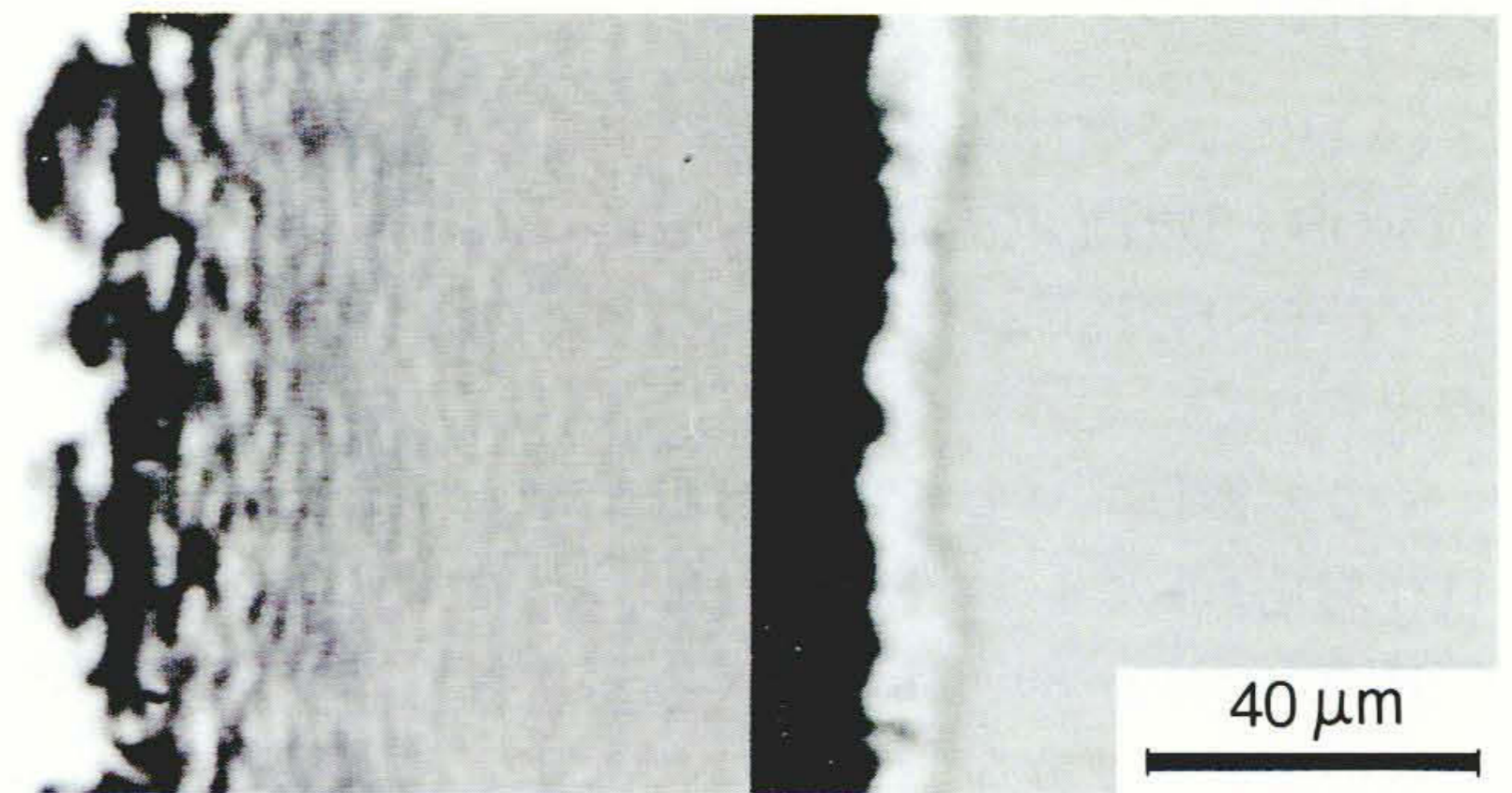
デポ膜異物検査結果の例

## 超音波顕微鏡によるGaAs結晶の加工変質層の厚さ計測

超音波顕微鏡は、物質の機械的性質の変化を画像表示できる装置である。通常の音響レンズでは、不連続面があると表面波の界面からの反射によって干渉じまが生じ、界面近傍、約100 μm領域での画像観察や音速計測は不可能とされていた。

そこで、界面に対して垂直方向に伝搬する表面波を阻止できるような構造のスリットを、音響レンズの先端に装着し、界面からの反射波によって生ずる干渉じまの影響を減少させ、界面近傍の画像観察を可能とした。

この手法を用い、GaAs結晶をウェーハ状にスライス加工する工程で、ウェーハに発生した加工変質層の厚さを計測した。通常の音響レンズを用いて結晶のへき開面を観察すると、図(a)のように端面は干渉じまに影響されて、その構造を明確に観察できない。スリットを装着した音響レンズを使用すると図(b)のようになる。端部に見る白い部分がスライス時に発生した加工変質層であり、その厚さは約5 μmと推定でき、音速測定の結果とよく一致した(周波数: 400 MHz)。(日立建機株式会社)



(a) 通常の音響レンズによる画像 (b) スリット付き音響レンズによる画像

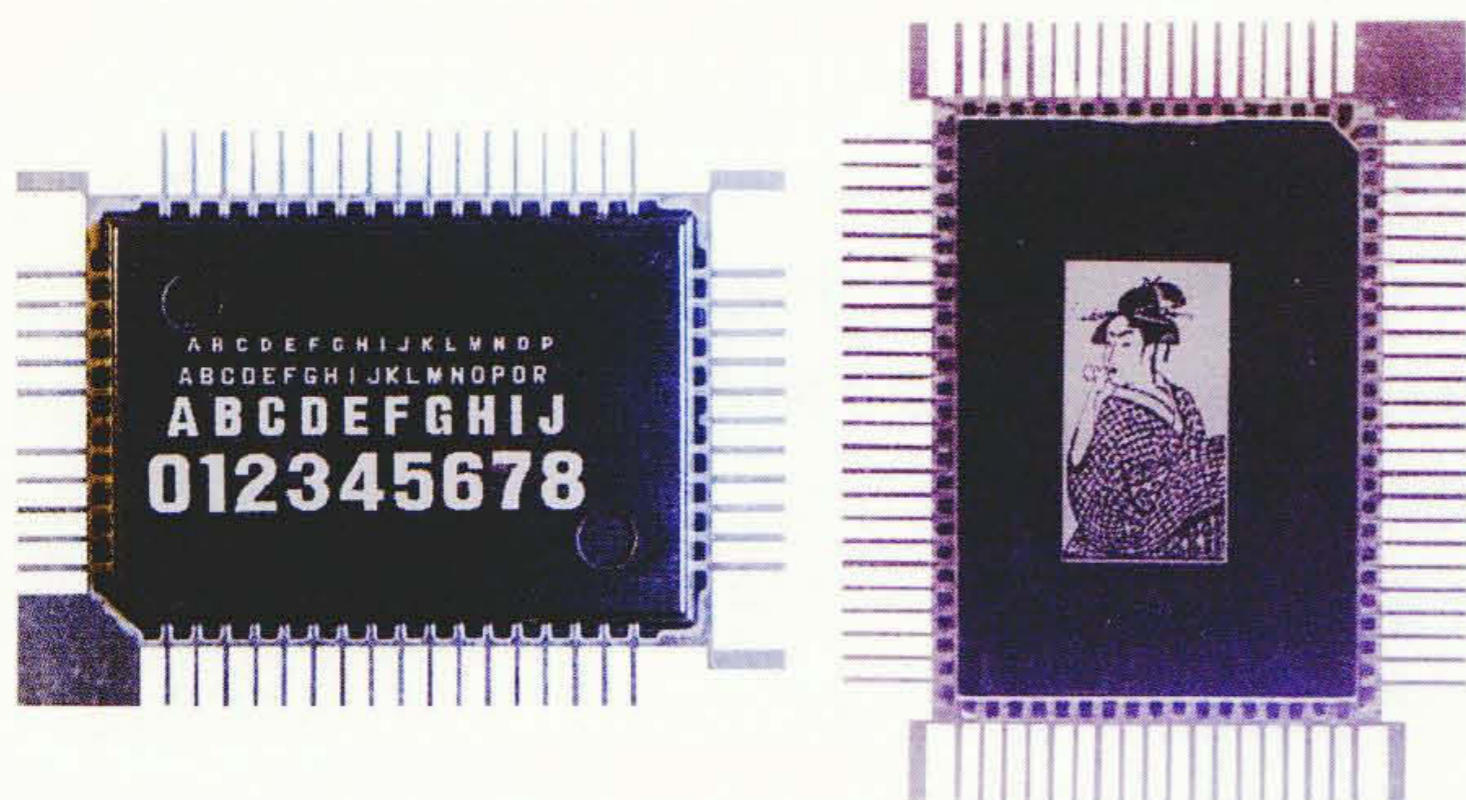


## 組立用装置

### 印字内容変更が容易な液晶マスク式YAGレーザーマーカ

ICパッケージのレーザーによるマーキングは、従来のインク方式に比べ、消えにくい、前処理としての洗浄工程が不要(脱フロン化)であることから需要が高まっている。またマーキングの内容も、少量多品種生産に対応して、きめの細かい変更が要求されている。

この装置ではYAGレーザー用に開発されたSTN液晶マスクと、直線偏光パルス出力YAGレーザー発振器の技術を採用し、最適化した。マーキングは、単一パルスのレーザー光を、印字データは表示された液晶マスク画面を通して、パッケージ面に照射して行う。印字データは、イメージスキャナで読み込んだ画像データを、パーソナルコンピュータで編集して作成する。それを液晶マスクに転送することで所要のマスク画面が得られ、文字[図(a)]ばかりだけでなく画像[図(b)]のマーキングも行える。このようにマスクを交換することなく多様な印字内容の変更ができ、さらにこの装置を上位コンピュータに結合することによってCIM対応システムの構築が行える。



(a) 文字印字(6.5 mm×15 mm) (b) 画像印字(5.5 mm×10 mm)

## ユーティリティ関連

### クリーンでタフなスクリー式真空ポンプ

高速排気および種々の生成物に対する耐久性のニーズにこたえて、排気速度3 kl/sの複合ターボ分子ポンプの粗引き用ポンプとして最適なスクリー式ドライ真空ポンプを開発した。

このポンプの最大の特徴は、特に窒化膜を生成するCVDプロセスで安定に運転できることである。このプロセスではポンプの状態によって、固化した塩化アンモニウムが発生し、ポンプロータの固着事故を発生させていた。このポンプでは高圧縮比の特性を生かし、排気温度および回転中のロータ表面温度を高温に保ち、塩化アンモニウムが固化せず気体のままポンプを通過できるよう

にした。種々の粉体や固体の副生成物が発生するCVDプロセスでその威力が期待される。



スクリー式真空ポンプ

### 微振動対応のクリーンルーム

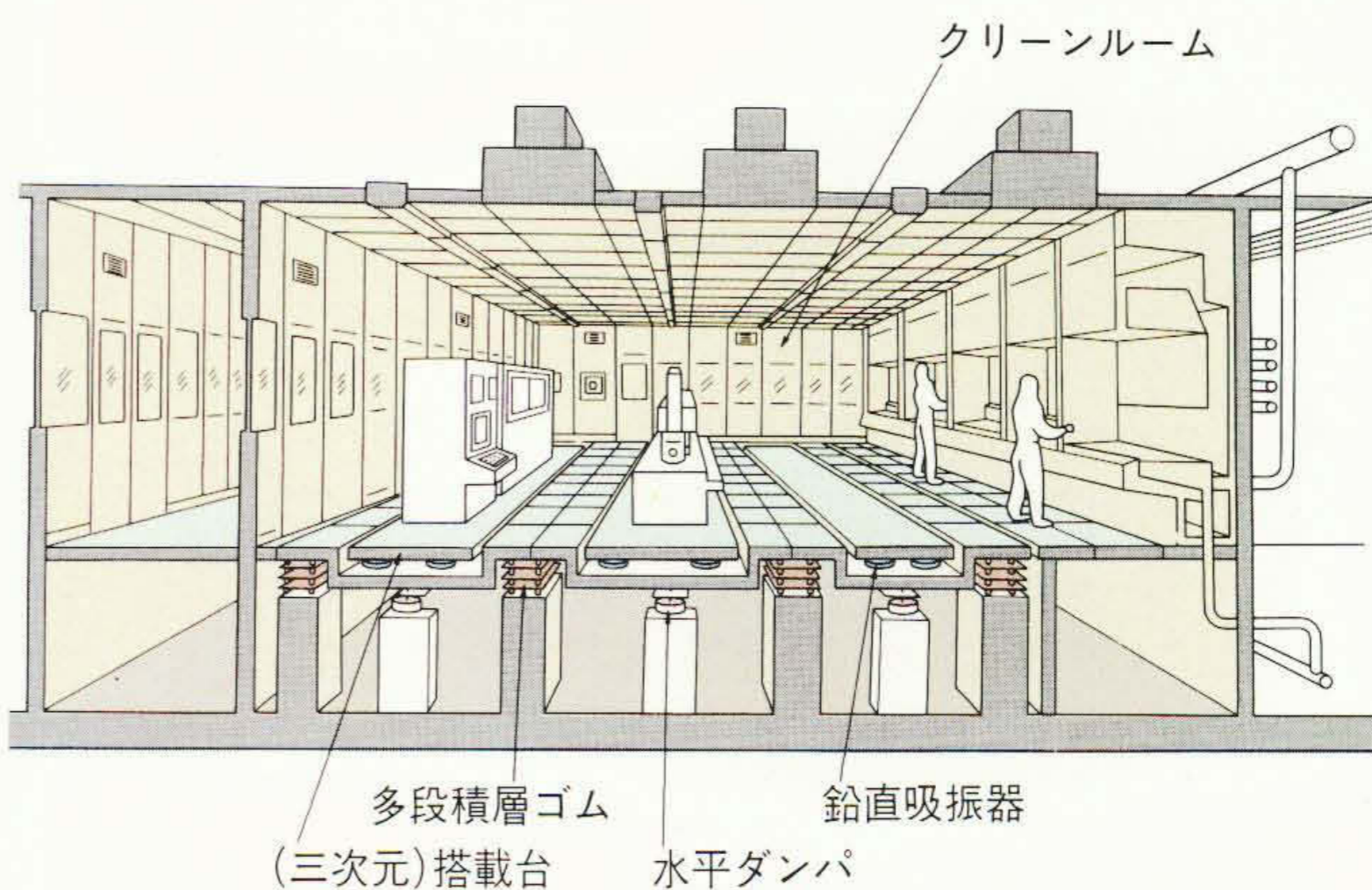
リソグラフィ装置や各種顕微鏡などの精密機器は低周波域の除振が必要とされる。しかし、従来のクリーンルーム技術では特に1 Hz付近の除振が不十分であった。

そこで建家振動や工場内設備から伝搬する微振動(加速度:  $10^{-4} \sim 10^{-2} \text{ m/s}^2$ , 変位:  $10^{-7} \sim 10^{-3} \text{ m}$ の振動)を効率よく吸収する微振動対応のクリーンルームを開発した。

開発した除振システムは、水平二次元方向の除振には水平ダンパーと微振動用に開発した多段積層ゴムを用い、特に水平方向のばね定数を下げることによって、低周波微振動の除振効果を上げている。鉛直方向の除振も低周波域を対象とし、圧縮コイルばねと粘性液で構成した鉛直吸振器を用いて行っている。

その結果、従来のクリーンルームでの振動が除振床上では応答加速度で約 $\frac{1}{10}$ に低減できた。

(日立プラント建設株式会社)



微振動対応をしたクリーンルームの構成