

デジタル携帯型通信端末用低電圧デバイス

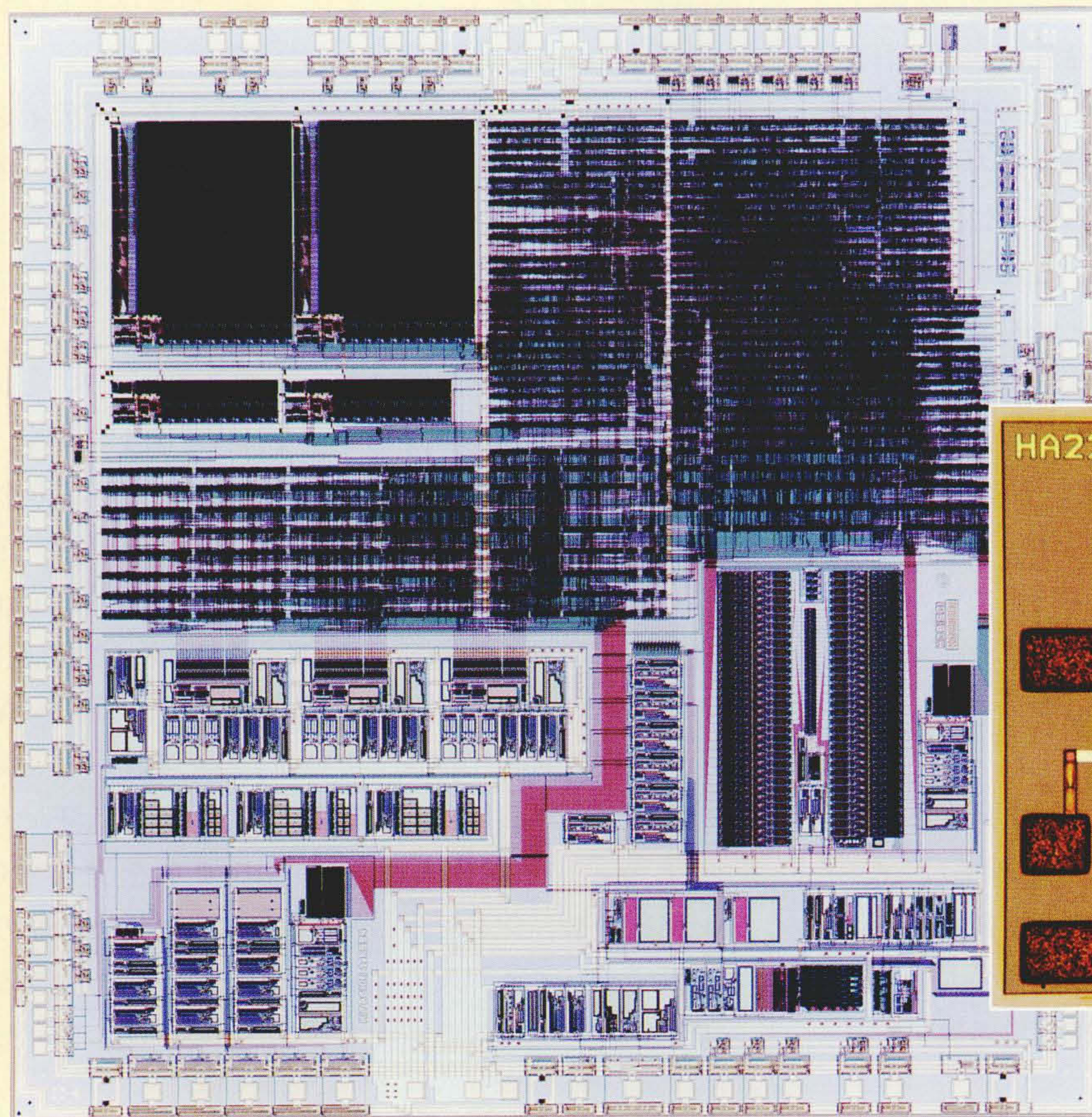
Digital Devices for Mobile Communications Terminals

秋武 勇夫* Isao Akitake

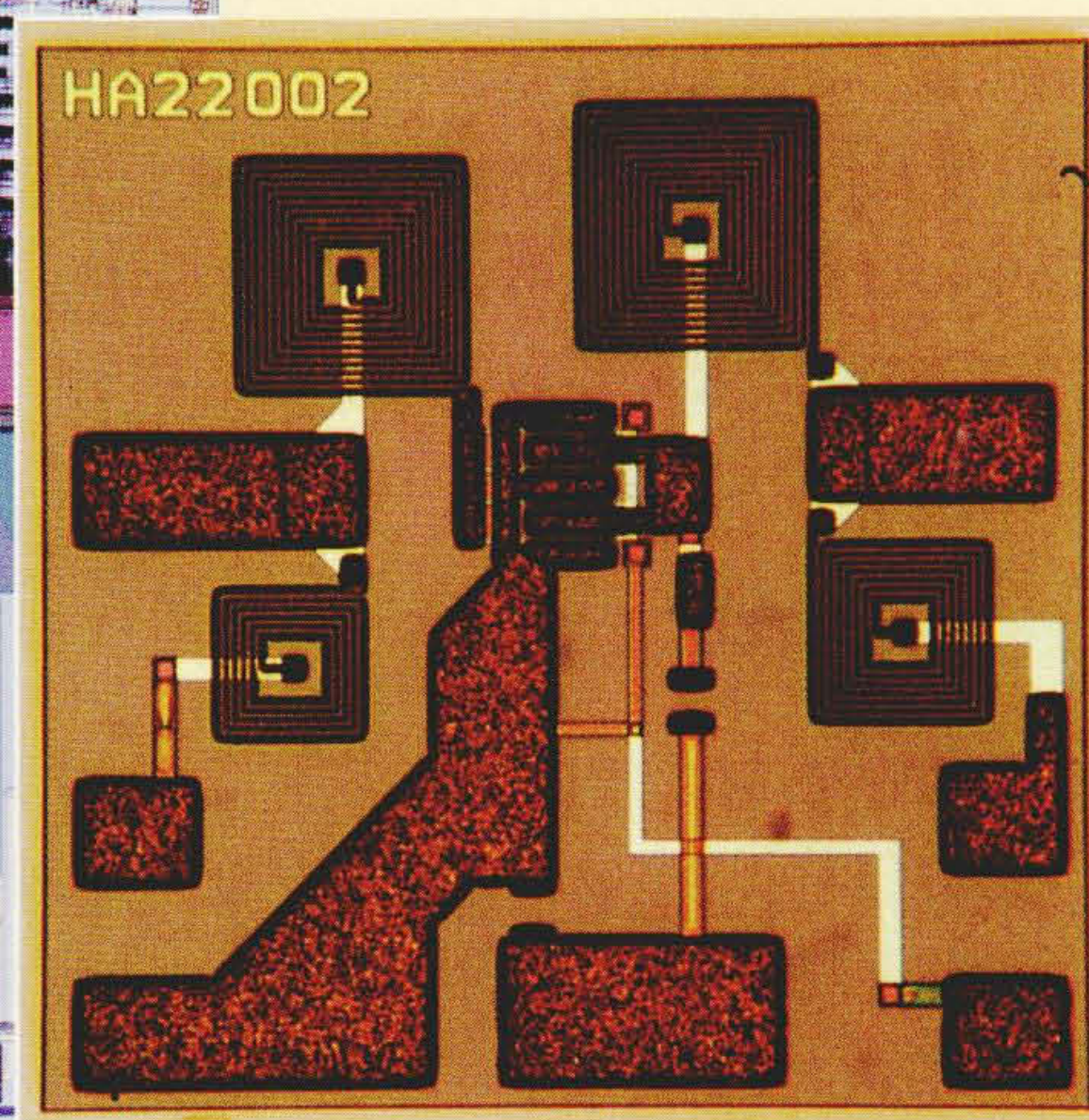
山木戸一夫*** Kazuo Yamakido

草野忠四郎** Chūshirō Kusano

佐藤 和男* Kazuo Satō



モデムLSI



低雑音増幅器

PHS(Personal Handyphone System)用モデムLSIとMMIC

モデムLSIは0.8 μ m CMOS(Complementary Metal-Oxide-Semiconductor) プロセスを適用し、高性能変復調特性および低消費電力を達成している。GaAsプロセスによって低雑音、高い電力負荷効率を実現し、MMIC(Microwave Monolithic IC)チップセット6品種を製品化した。

自動車電話・携帯電話機ではアナログ方式に加えてデジタル方式のサービス開始、さらに1995年夏季からの簡易型携帯電話“PHS”サービスの開始と続いて、携帯電話機を利用する環境が整ってきた。

携帯電話機は、高い周波数帯域(1.9 GHzまで)を使用するにもかかわらず、ほかの機器に比べて低消費電力が要求されている。また、通信機器としての基本性能である「より遠方の人と通話できる」こと

も求められている。日立製作所は、これらのニーズにこたえるため携帯電話機用LSIを開発している。

今回、無線部には高周波特性に優れたGaAs(ガリウムヒ素)FET(Field-Effect Transistor)と、スパイラル型インダクタ、コンデンサで構成した整合回路を内蔵したGaAs MMICを6品種開発した。ベースバンド部には変調精度1.5%以下、受信符号誤り率特性の良好な低消費電力モデムを開発した。

* 日立製作所 半導体事業部

** 日立製作所 半導体事業部 工学博士

*** 日立製作所 デバイス開発センタ

1 はじめに

自動車・携帯電話機の普及は目覚ましく、特に携帯電話機は、その便利さから急速に増えている。現在はアナログ方式とデジタル方式が共存しており、今後はデジタル方式が増加すると思われる。

デジタル化により、通話品質・秘話性の向上、およびデータ伝送が容易となった。さらに、1995夏季からのPHSのサービス開始により、ユーザーは自分の使用形態に合った携帯電話機を選ぶことができるようになった。また、移動体通信方式の多様化により、これらの通信機を搭載し、音声・データだけでなく画像も送信でき、「いつでも、どこでも、だれとでも」情報交換ができる携帯情報端末機の普及も期待できる。そのためには、端末の小型化、軽量化、および長時間使用可能が不可欠であり、この実現には高集積・低消費電力の半導体が必須(す)である。ここでは、移動体通信向け半導体技術について述べる。

2 システム構成と半導体

簡易型携帯電話機“PHS”の基本ブロック構成を図1に示す。機能的には、送受信高周波回路(無線部)、ベースバンド部と制御・表示部に分けられる。携帯電話機には小型・軽量、長時間通話可能で、より遠方の人と通話できることが要求される。そのため、携帯電話機用半導

体には高集積・低電圧・低消費電力が求められる。さらに、無線部での受信回路では少ない電流でも雑音が少ない回路が、送信回路では少ない電流で効率よく大きな電力が得られる回路がそれぞれ必須である。このため日立製作所は、PHSの使用周波数1.9 GHzの高い周波数でも良好な性能を確保するために、雑音が少なく、ひずみが小さいGaAsデバイスを用いている。

ベースバンド部と制御・表示部は大部分がデジタル回路なので、LSI化を図っている。小型・軽量化を目指すため、チップのいっそうの統合化を進めている。

3 PHS端末用GaAs MMICチップセット

PHS携帯端末無線部のブロックダイアグラムと、開発したGaAs MMIC 6品種の主要特性を図1に示す。無線部の高周波回路は、低雑音増幅器(LNA, HA22002)、受信ミキサ(RX-Mix, HA22003)から成る受信系、送信ミキサ(TX-Mix, HA22004)、可変利得増幅器(AGC, HA22005)、電力増幅器(PA, HA23001)から成る送信系、および送信・受信の切替を行うアンテナスイッチ(ANT-SW, HA22006)で構成している。高性能端末を実現するためには、無線部の高性能化、部品点数の低減が不可欠である。日立製作所はこれらの要求を満たすGaAs MMICの製品化を目指し、これまで、高周波特性の優れた電子デバイス、入出力整合回路、これらをできるかぎり小さいチップ内で実現するための微細加工プロセス技

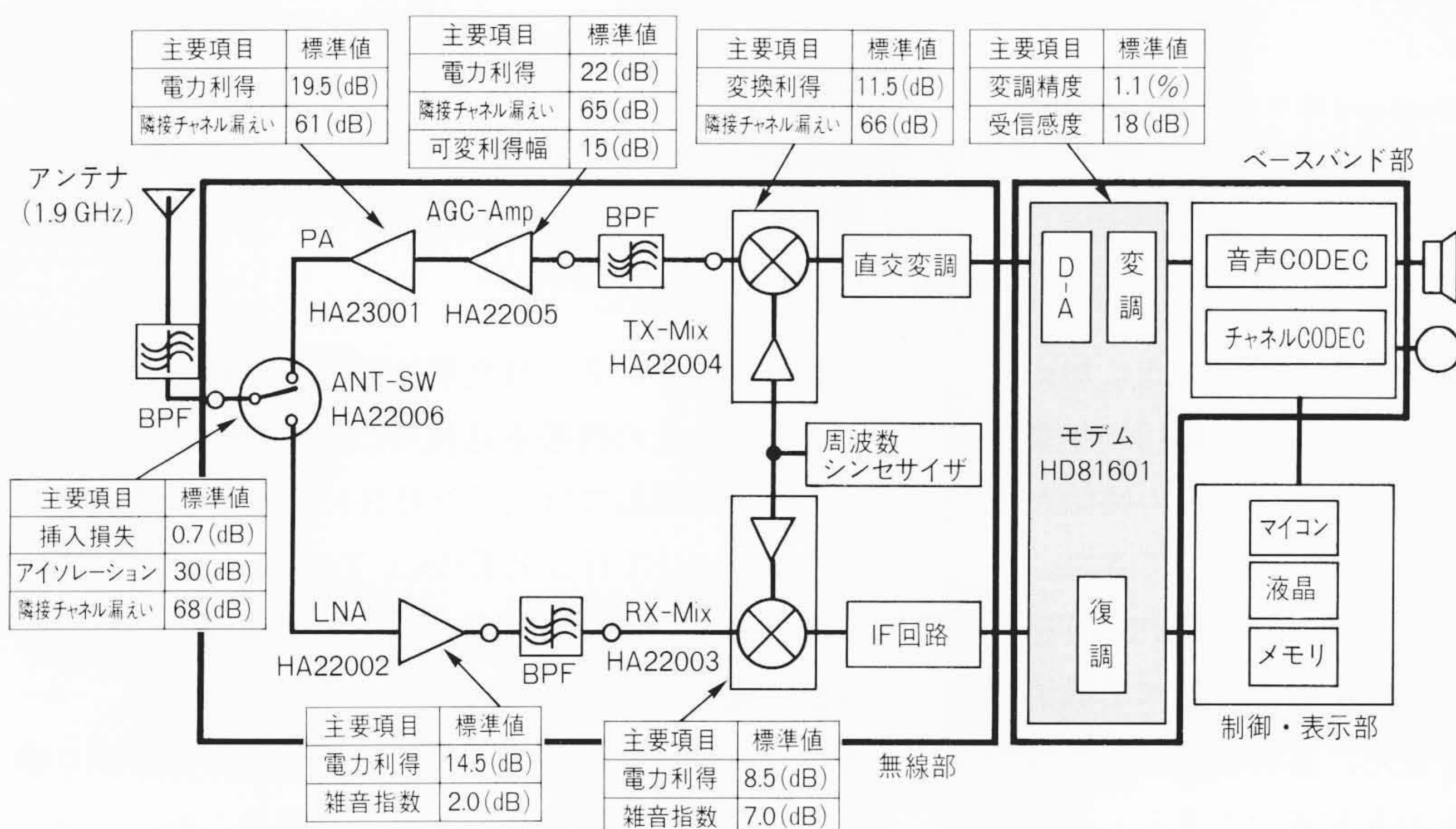


図1 PHS携帯電話のブロック構成の概要

無線部は、LNA, RX-Mix, IF回路の受信系、PA, AGC, TX-Mix, 直交変調の送信系、送信・受信を切り換えるANT-SW, および周波数シンセサイザで構成されている。ベースバンド部はモデム、音声CODEC、チャンネルCODECで構成されている。

術、および高周波回路設計技術を開発してきた⁽¹⁾。

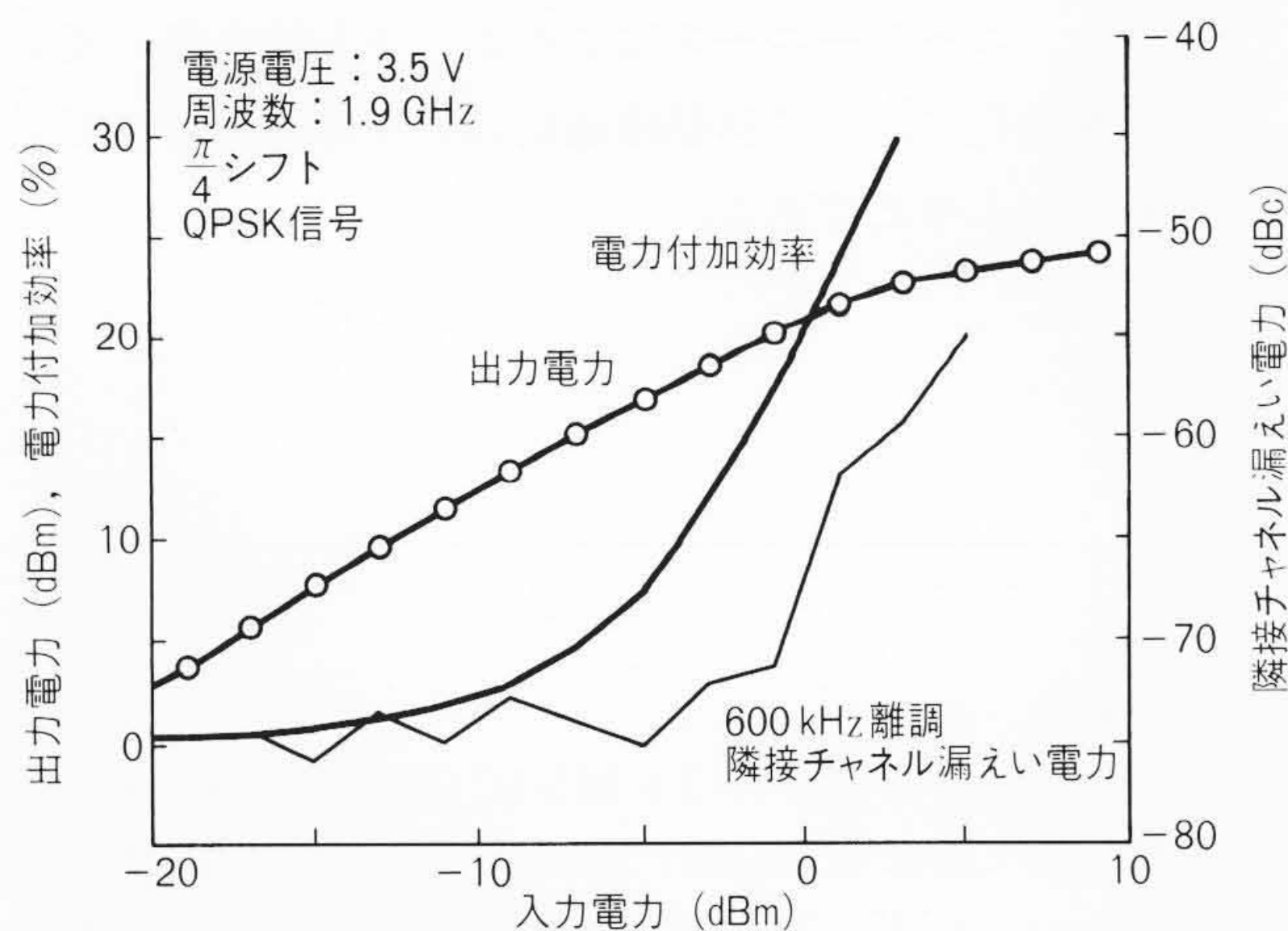
今回、新たに開発した厚膜Auめっき(5 μm)による低損失でかつ微細化できるスパイラル インダクタ プロセス技術(4 μm)、半導体チップだけでなくパッケージを回路の一部として取り込んだ総合的な高周波回路設計技術、さらにサブミクロン(0.4 μm) GaAs FET技術などにより、低価格のプラスチックパッケージ(TSSOP14)で、整合回路の内蔵とチップサイズの小型化を両立することができた。

開発した低雑音増幅器MMICのチップを43ページの写真に示す。従来技術によるMMICに比べて、面積比で約 $\frac{1}{4}$ (当社比)の小型化を実現している。高周波特性では、受信系(LNAとRX-Mix)で3.0 V、入力-30 dBmで電力利得23 dB、雑音指数2.6 dBと良好な特性を示している。また、電力増幅器を図2に示す。出力電力22 dBm時で、600 kHz離調隣接チャネル漏えい電力-61 dBc、電力付加効率30%の低ひずみ、高効率を達成している。

4 PHS端末用モデムLSI

4.1 LSIの概略機能構成

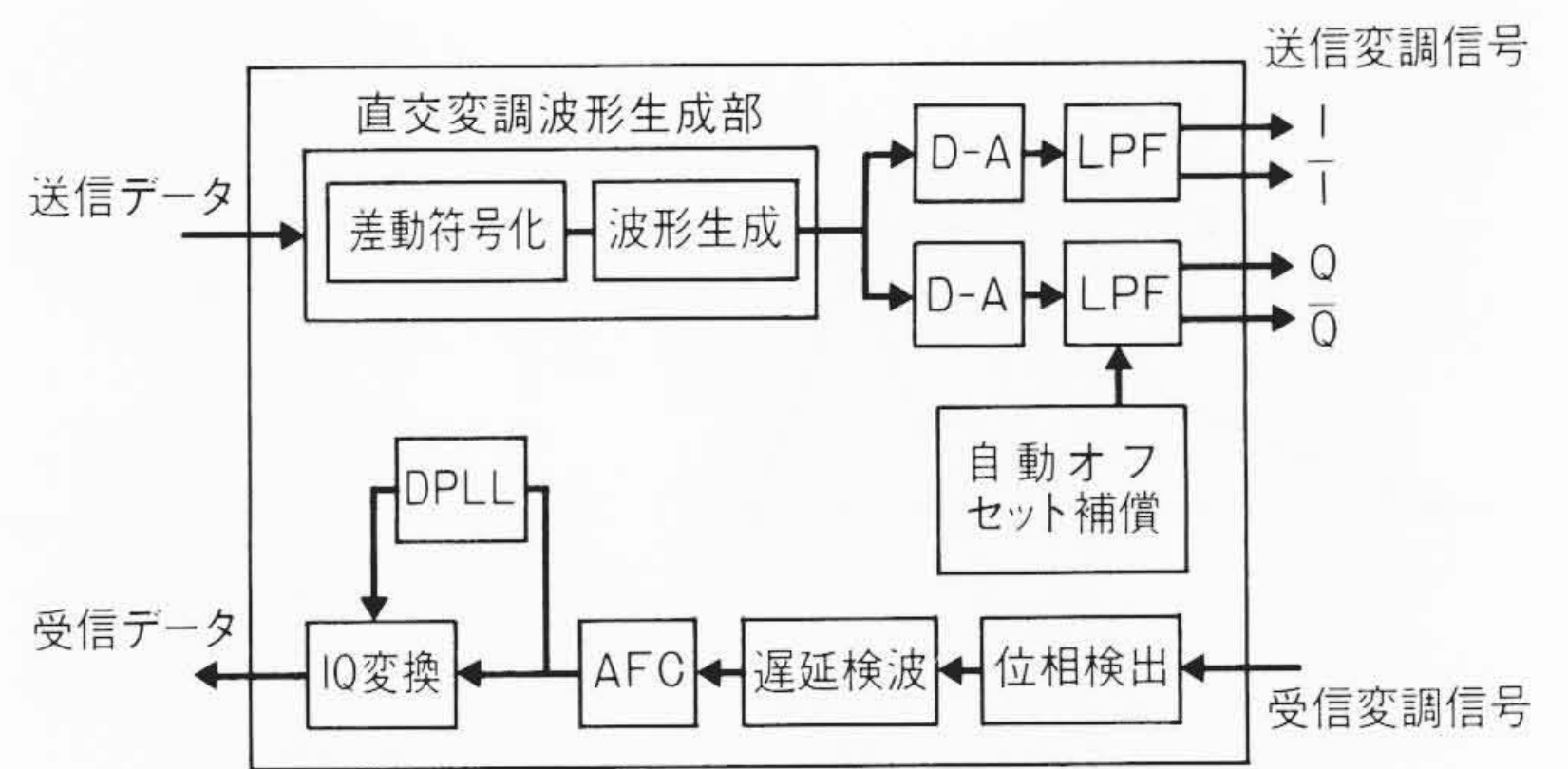
概略機能構成を図3に示す。変調部には、変調波形成部、2系統のD-A変換器などが内蔵され、送信データを互いに位相が直交したI(Inphase), Q(Quadrature-phase)信号に変換し、さらにそれを各差動アナログ信号に変換する。復調部には、各受信信号の位相の絶対値を検出する位相検出回路、連続した受信信号間の位相の相対変移量を検出する遅延検波回路、同期を行うDPLL、搬送波周



注：略語説明 QPSK (Quadrature-shift Keying)

図2 電力増幅器(PA, HA23001)の特性

電源電圧3.5 V、出力電力22 dBmで約30%の高い電力付加効率と、600 kHz離調隣接チャネル漏えい電力が-61 dBcの低ひずみ特性を達成している(1 dBmは1 mWに、22 dBmは約160 mWに相当する)。



注：略語説明

D-A (デジタル-アナログ変換), LPF (低域通過フィルタ)

AFC (自動周波数補償), DPLL (デジタル位相ロック回路)

図3 PHS端末用モデムLSIの概略機能構成

変調部には直交変調波形成部、2系統のD-A変換器などが、復調部には位相検出、遅延検波、DPLL、AFCなどがそれぞれ内蔵されている。

波数の誤差を補償するAFCなどが内蔵されている。

回路規模の簡略化、低消費電力化を図りながら、ユーザーのシステム全体設計の中で特に高周波部への仕様配分を大幅に緩和する良好な変調精度と、受信ビット誤り率特性を実現した特長技術について以下に述べる。

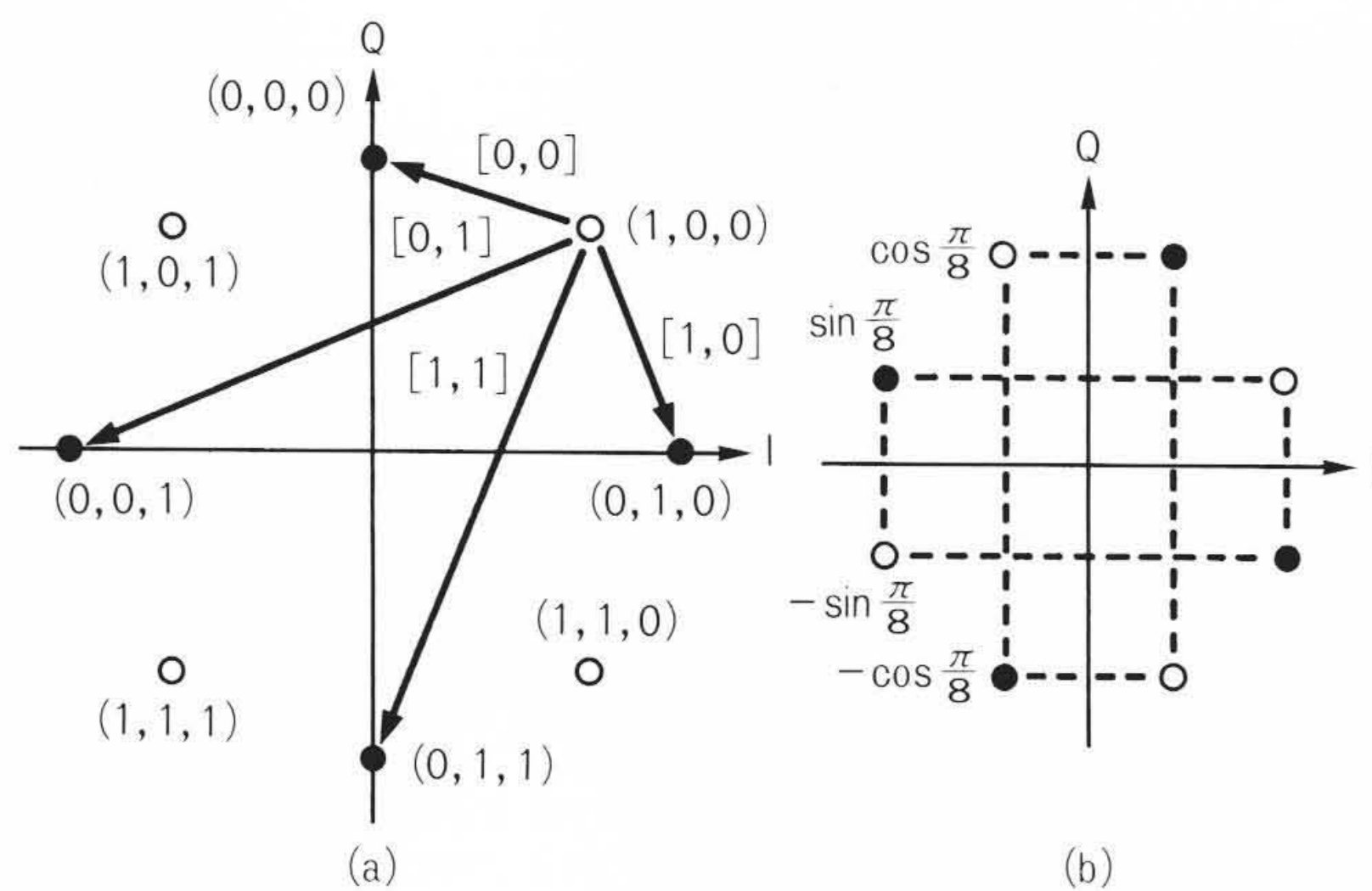
4.2 変調波形成方式

変調波形成部は差動符号化部と波形生成部から成る。差動符号化部では、シリアル送信入力データを2ビット単位に区切り、その4値がI, Q直交信号の相対的な位相変移量を表すシンボルデータ [d1, d0] に変換する。 $\frac{\pi}{4}$ シフトQPSK変調方式に基づく一般的なI, Qダイアグラムを図4(a)に示す。波形生成部では、このI, Q座標データの変移軌跡に対応して周波数帯域制限されたインパルス応答波形をROM(Read-Only Memory)から読み出して生成する。ROMには x^y どりのインパルス応答波形の蓄積が必要である。ここで、 x はI, Q座標データ点の種類、 y はインパルス応答の打ち切りシンボル数である。 y が小さいと回路規模は少ないが特性劣化が大きくなる。一般的なダイアグラムのままでは、 $x=5$ (0, ± 1 , および $\pm \sin \frac{\pi}{4}$)が必要となる。

そこで日立製作所では、位相を $\frac{\pi}{8}$ 回転して、 $x=4$ ($\pm \cos \frac{\pi}{8}$, $\pm \sin \frac{\pi}{8}$)とした[図4(b)参照]。さらに、インパルス応答波形の対称性を利用してシンボル数を半減し、変調精度を損なうことなく、ROM容量を大幅に削減した。

4.3 受信位相検出回路

アナログフィルタとA-D(Analog-to-Digital)変換器を用いた構成を採用し、比較的低速のクロックで高精度の位相検出を実現した。アナログフィルタは、一般的に製造変動によってカットオフ周波数が変動し、結果とし

図4 $\frac{\pi}{4}$ シフトQPSK変調方式

差動符号化(a)とシンボルデータに対する位相変移量(b)を表す。一般的なIQダイアグラムでは5値のレベルが必要であるが、このモデムでは $\frac{\pi}{8}$ 位相回転して4値で実現した。

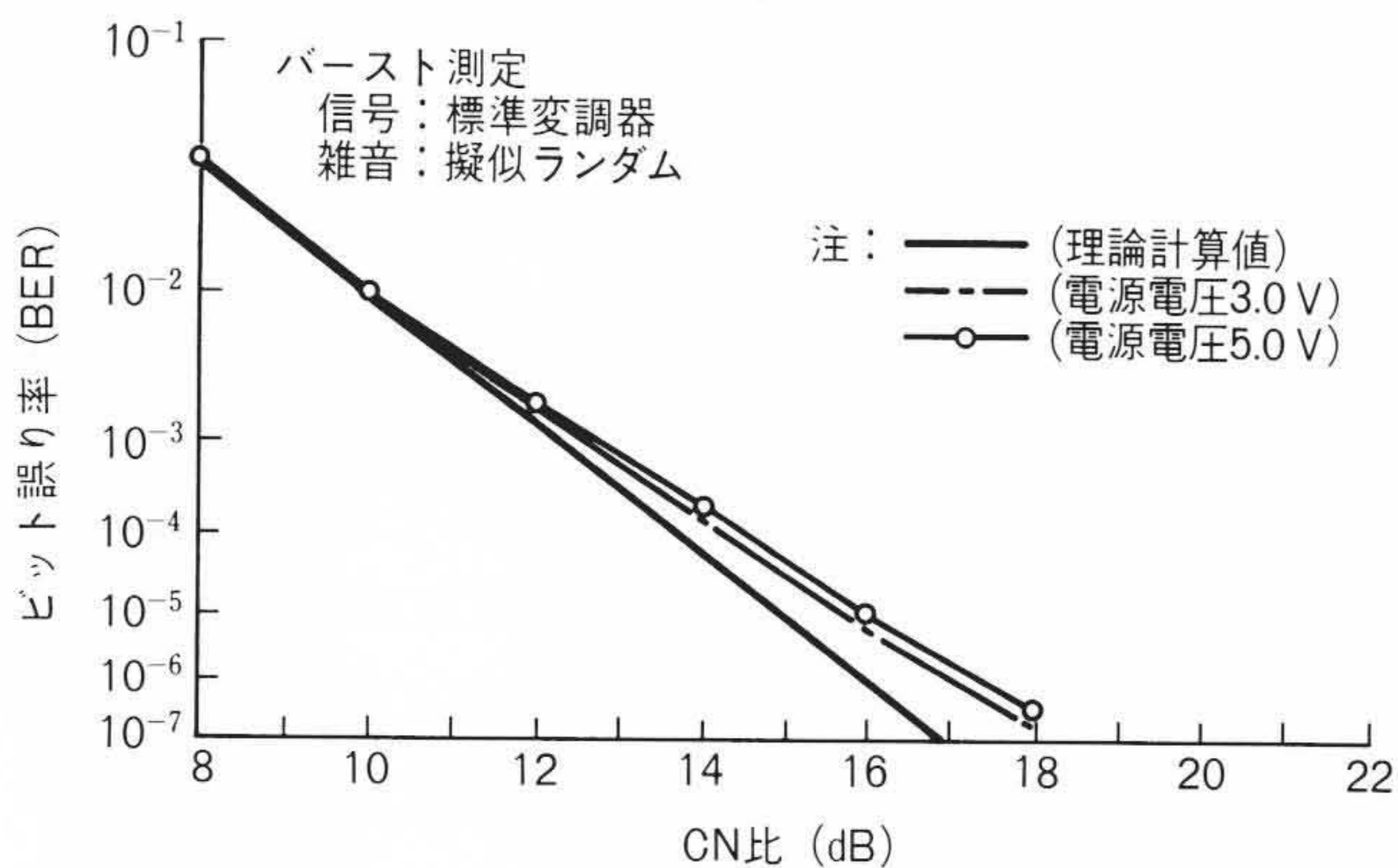


図5 受信ビット誤り率特性の評価結果

電源電圧3V、5Vともに理論値からの特性劣化が少なく、ユーザーのシステム全体設計が容易である。

て符号誤り率に重大な劣化を及ぼすが、その関係を計算によって求めて最適定数を決定し、劣化量を抑えた。実現されたキャリア対雑音電力(CN)比に対するビット誤り率特性の評価結果を図5に示す。

表1 PHS端末用モデムLSIの諸特性

消費電流は連続動作時の値であり、実用時はバースト動作のためそれぞれ約 $\frac{1}{8}$ である。

特性項目		特性値
電源電圧動作範囲		2.7~5.5V以上
周囲温度動作範囲		-20~+75℃以上
消費電流 (連続動作)	LSI全機能動作時	22mA(3V±0.3V)
	変調部動作時	18mA(3V±0.3V)
	復調部動作時	9mA(3V±0.3V)
	パワーダウン時	10μA以下
変調精度		1.5%以下
隣接チャネル漏えい電力	600k±60kHz	-66dB以下
	900k±60kHz	-67dB以下
受信感度 C/N比	BER=10 ⁻²	10.0dB以下
	BER=10 ⁻⁶	18.2dB以下
AFC (キャリア周波数オフセット補正)		1.5×10 ⁻² 以下 (±12kHz, CN比=10dB)

4.4 LSIの特性

0.8μm CMOSプロセスを適用して開発したモデムLSIの特性を表1に示す。今後もいっそうの低価格、低消費電力化の要求にこたえるように新製品の開発を進めている。

5 おわりに

ここでは、低損失整合回路内蔵によってトータルシステム部品点数を低減した高周波回路のGaAs MMIC、および変調波形生成方法のくふうによってROMを大幅に削減(従来比約 $\frac{1}{10}$)したモデムLSIについて述べた。ともに、移動体通信システムの普及に伴う無線携帯端末の小型化、低価格化、低消費電力化にこたえたものである。

今後も、ユーザーニーズにこたえ、さらに小型、高集積化、複合化に向けて移動体通信向け半導体技術の開発を進めていく考えである。

参考文献

- 1) 草野, 外: 低消費電力・低雑音のマイクロ波集積回路(ガリウムヒ素MMIC), 日立評論, **75**, 4, 269~274(平成5-4)
- 2) Anderson, et al.: Digital Phase Modulation, Chapter 6, Transmitters pp.212~224, 6.1, Read Only Memory Implementation, Plenum Publishing Corporation (1986)
- 3) S. Tanaka, et al.: A 3V MMIC Chip Set for 1.9 GHz Mobile Communication System, Digest of Technical Papers, p.145, 1995 IEEE International Solid-State Circuits Conference