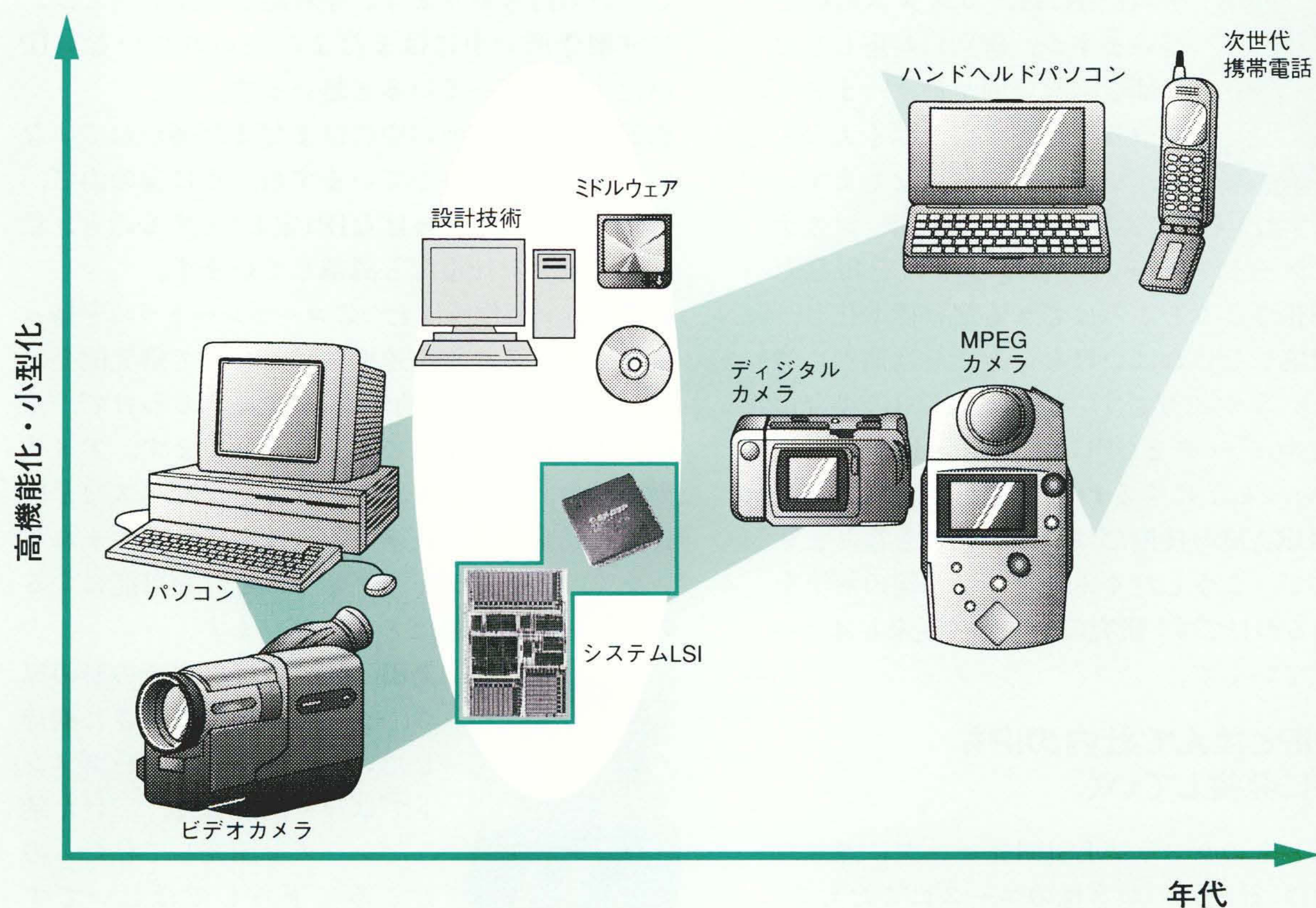


システムソリューションを支える半導体技術の動向

Trends of Semiconductor Technology for Total System Solutions

堀田正生 Masao Hotta
宿利章二 Shôji Shukuri
長沢幸一 Kôichi Nagasawa



注：略語説明 MPEG (Moving Picture Experts Group)

システムソリューションを支える半導体技術

半導体技術の進歩によって高集積化とデバイスの性能が、多種の機能モジュールの搭載によってLSIの処理性能がそれぞれ画期的に向上した。これは、システム製品の性能向上に寄与するだけでなく、新コンセプトの商品を生み出している。

近年のエレクトロニクス技術の発展は目覚ましい。マルチメディアに代表される、情報機器分野をはじめとしたエレクトロニクス機器の発展を支えてきたのが半導体技術である。「システム オン チップ」の実現を可能とした半導体技術は、システム製品の性能向上に寄与するだけでなく、新しいコンセプトの製品の創製にも寄与してきている。

今後のシステム製品の高度化と、開発のスピードアップといったユーザーニーズにこたえるためには、プロセスの微細加工技術やデバイス技術に加えて、高性能マイクロプロセッサとその利用技術であるミドルウェア、さらにシステムLSI設計技術やパッケージ技術を統合した「トータル システム ソリューション」の提案が必要である。

1 はじめに

メモリやマイクロプロセッサに代表される半導体技術の進歩により、エレクトロニクス分野は目覚ましい発展を遂げてきた。例えば、パソコンは、1970年代には0.1 MIPS (Million Instructions per Second) 以下の性能であったのが、最近では100 MIPSを超えており、4けた以上の改善が図られた。このように、エレクトロニクス機器の高性能化を牽(けん)引してきたのは半導体技術の進化、特に微細化による高集積化と動作速度の向上である。

一方、微細化が進み、ディープサブミクロンが現実のものになると、集積される回路の規模が飛躍的に増え、シリコン上に多くのサブシステムを搭載できるようになり、「システム オン チップ」時代が到来した。このシステム オン チップでは、単にマイクロプロセッサなどの大規模デジタル回路の集積だけでなく、フラッシュメモリやDRAM (Dynamic Random Access Memory)、アナログ回路などの多くの機能の集積も可能となってきた。システムユーザーは、デバイスを自由に選択してシステム製品の最適構成を追求し、半導体メーカーは、これにこたえるソリューションを提案することが要求されてきている。このためには、ユーザーが必要とする高性能マクロモジュールやソフトウェアと、それらを用いたシステムLSIの効率的設計手法の提供が重要となってきた。

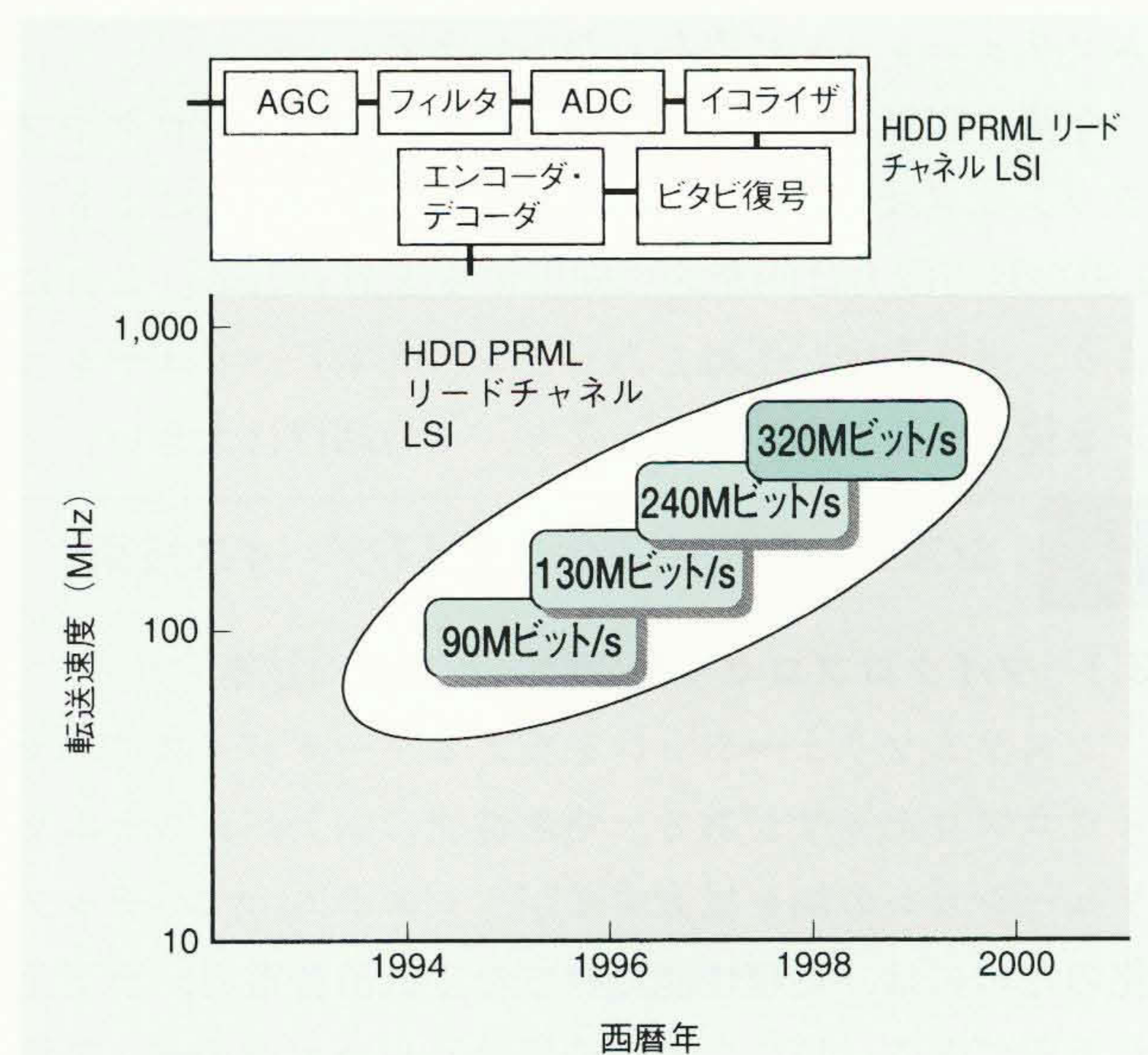
ここでは、システムソリューションを支える半導体技術とその動向について述べる。

2 システムソリューションへの期待

大規模で多様な回路をシリコンチップ上に搭載できるようになり、ボードレベルで達成していたシステムを1個のLSIで構成する「システム オン チップ」で実現できるようになると、次のような新しい効果が生まれてくる。

- (1) 遅延時間や消費電力の低減によるシステム性能の向上
- (2) 実装面積の縮小によるシステム製品の小型化
- (3) ピンネックの解消、フラッシュメモリやアナログ回路の搭載による新アーキテクチャの実現
- (4) 上記の特性を生かした新概念製品の創造

上述の(1)の例として、HDD (Hard Disc Drive) の信号処理LSIであるリードチャネルLSI (Read Channel LSI) があげられる。このLSIは、磁気ヘッドからの信号を増幅してデジタル波形を再生するためのものであるが、磁気記録密度の向上に伴って信号周波数が向上し、再生の



注：略語説明

AGC (Automatic Gain Controller)

ADC (Analog-to-Digital Converter)

PRML (Partial Response Maximum Likelihood)

図1 HDD用リードチャネルLSIの性能推移

アナログ回路、A-D変換回路、ビタビ復号回路をワンチップ化することにより、高速化を図ってきた。

ためのフィルタ処理が複雑化している。そのため、アナログ回路、A-D (Analog-to-Digital) 変換回路、デジタルフィルタ処理であるビタビ復号回路をワンチップに搭載することにより、高速性能と低消費電力を可能としている。日立製作所は、0.4 μm CMOS (Complementary Metal-Oxide Semiconductor) 技術を用いて、240 Mビット/sの世界最高レベルの転送速度をわずか1 Wで実現した¹⁾(図1参照)。

一方、上述の(3)と(4)の例として、MPEG (Moving Picture Experts Group) カメラがあげられる²⁾。これは、映像信号の圧縮・伸長技術の国際標準であるMPEGを用いることにより、従来の磁気テープに代わって、ハードディスクまたはフラッシュメモリに映像を記録するものである。テープを使わないために小型で軽量なカメラを実現できるだけでなく、パソコンとの接続性がよく、入力から出力までトータルなデジタル映像環境が構築できる、新しいコンセプトの商品が創製された。このMPEGカメラを実現した技術的背景の一つとして、MPEG1圧縮・伸長LSIがある。約20万ゲートのロジックと計32 kビットのSRAM (Static Random Access Memory) を集積した大規模LSIを0.5 Wの消費電力で実現す

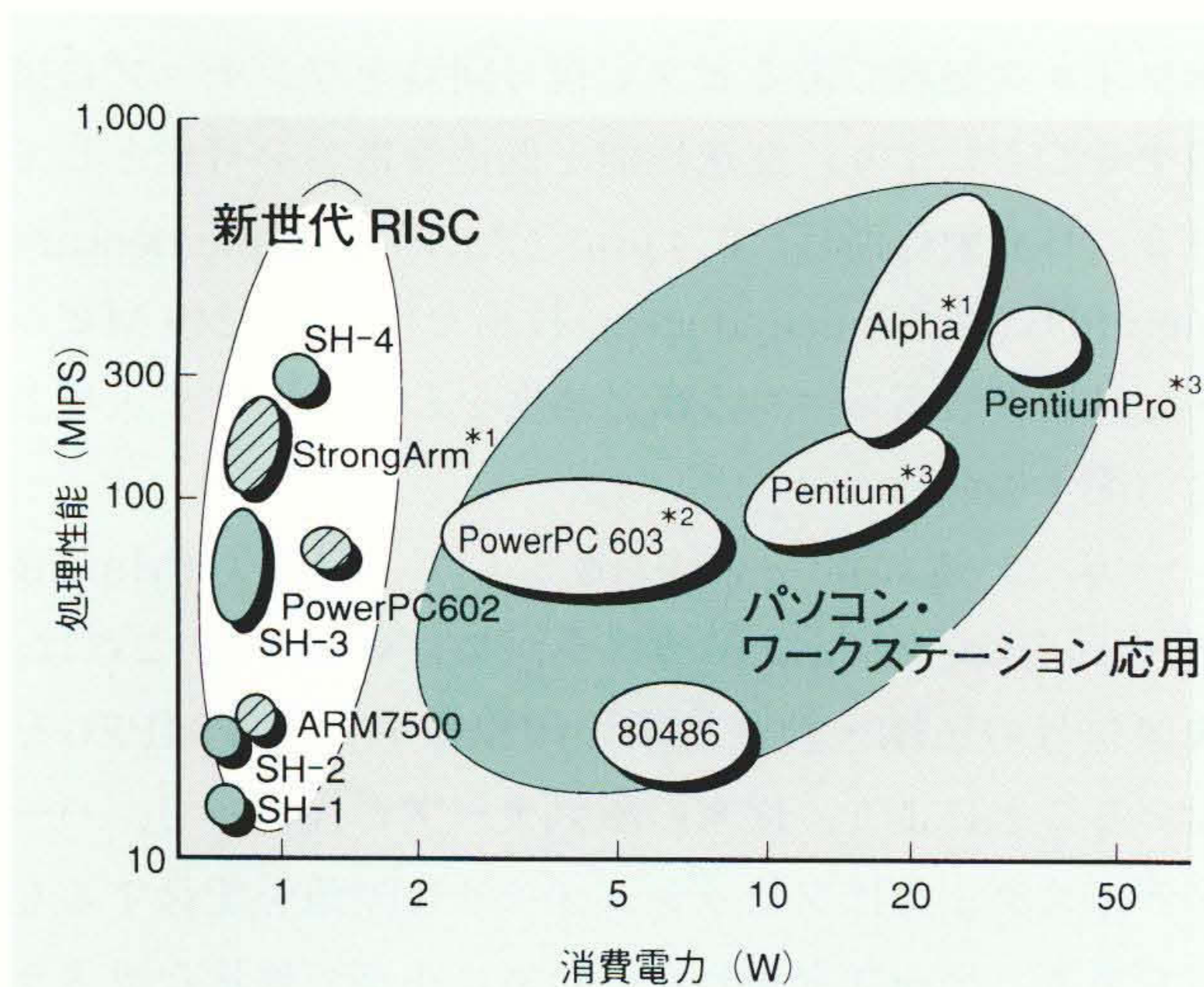
る半導体技術が、新コンセプトの商品を産み出すシステムソリューションに寄与したといえる。

今後、高集積化とデバイス性能の向上、アナログやフラッシュメモリなどの機能モジュールの搭載により、LSIの処理能力は画期的に向上すると思われる。これにより、従来実現が困難であったシステムにソリューションを提供することが可能となり、その期待は大きい。

3 システムの高性能化を支えるデバイス技術

3.1 マイクロプロセッサの動向とCMOS技術

システムソリューションを支えるキーデバイスに、マイクロプロセッサがある。処理性能の向上がシステムソリューションの幅を拡大するが、システム オン チップ化のためには、処理性能だけでなく低消費電力、小型化が重要である。特に、携帯情報機器やマルチメディア機器ではこの要求が強く、このため日立製作所は、低消費電力で高速処理を可能とする「SuperH RISCマイコン」をシリーズ化してきている。これは、従来の処理性能重視のプロセッサとは違った、新しい世代のマイコンに分類することができる(図2参照)。最近開発に成功したSH-4は、わずか1.5 Wの消費電力で360 MIPSの処理性能



注：略語説明ほか

RISC (Reduced Instruction Set Computer)

*1 StrongArm, Alphaは、米国Digital Equipment Corp.の商標である。

*2 PowerPC 603は、米国における米国 International Business Machines Corp.の商標である。

*3 Pentium, PentiumProは、米国Intel Corp.の登録商標である。

図2 低消費電力で処理性能向上を図った新世代マイクロプロセッサ

システム オン チップ化の要求にこたえるために、低消費電力・小型で処理性能に優れた新世代のマイクロプロセッサが登場した。

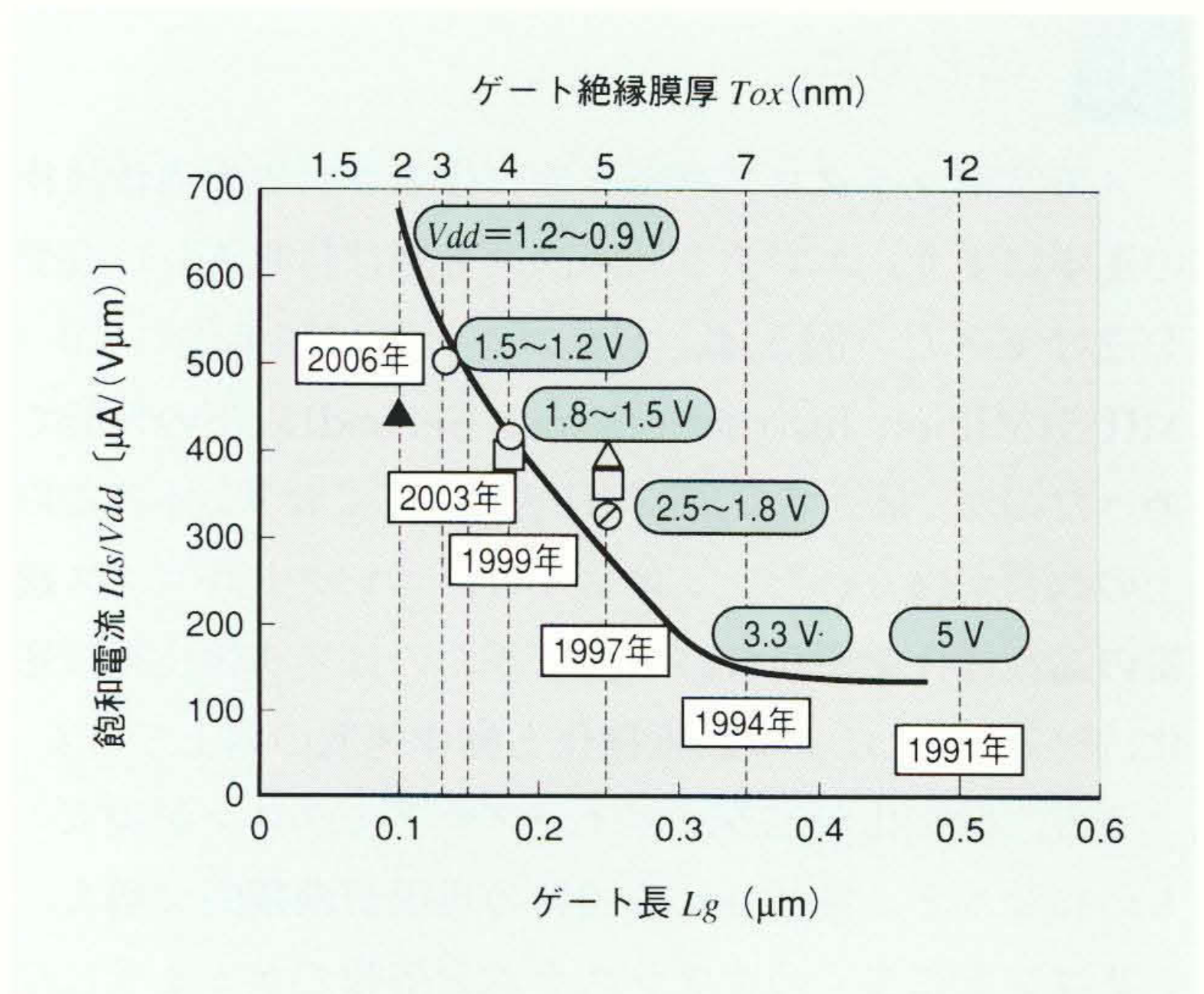


図3 CMOSデバイス(nMOSトランジスタ)の飽和電流の改善

低い電源電圧でもCMOSロジックの速度を決めるMOSトランジスタの飽和電流が大きく取れるように改善されてきている。

を持っており、圧縮画像の伸長やグラフィックス処理に適用されている。

このような処理性能電力比の優れたマイクロプロセッサを実現する基本技術に、CMOSデバイス技術がある。一般に、CMOSロジックのゲート遅延時間 t_d は、飽和電流(トランジスタの最大駆動電流)に反比例するため、 t_d を小さくするには飽和電流 I_{ds} を大きくする必要がある。一方、低消費電力とするには電源電圧 V_{dd} を低下させるのが効果的であり、低い電源電圧で大きな飽和電流が得られるデバイスの開発が進んでいる。電源電圧で正規化した単位ゲート幅当たりの飽和電流の推移を図3に示す。同図に見られるように、微細加工が進むにしたがって飽和電流は改善されてきており、今後もこの傾向は続くものと考えられる。この飽和電流 I_{ds} の改善のためにゲート絶縁膜として窒化膜を用いたり、濃度不均一チャネル構造を採用するなどのデバイス技術が開発されている。

3.2 混載技術

(1) DRAM混載技術

DRAM混載ロジックの市場では、パソコングラフィックスやカーナビゲーションシステムへ向けた高速・高集積指向と、ビデオカメラやデジタルスチルカメラに代表される携帯機器へ向けた低消費電力指向の2極化が進行している。日立製作所は、256 Mビット汎用DRAMのメモリセル技術を転用した $0.18\mu\text{m}$ プロセスによる、グラフィックスを主用途とするDRAM混載ロジック“HG75M”を開発し、さらに高集積の $0.14\mu\text{m}$ プロセ

スによる“HG76M”を開発中である。

DRAM混載プロセスの最大の技術課題は、キャパシタプロセスでの下地ロジックデバイスの耐熱性の確保である。純粋なロジックデバイスと同一性能を達成するには、下地のデバイスにまったく影響を与えない低温のキャパシタプロセスが必須となる。日立製作所が開発したタンタル酸化膜(Ta_2O_5)キャパシタ技術は低温プロセスに適しており、これによって大容量DRAM混載LSIの実現への道を切り開いたと言える。

(2) フラッシュメモリ混載技術

民生機器やパソコン周辺機器の製品サイクルの短縮化に合わせ、また携帯機器の小型・軽量・薄型化への市場要求にこたえて、日立製作所は、1993年以来、シングルチップマイコンにフラッシュメモリを搭載したF-ZTAT(Flexible Zero Turnaround Time)マイコンを開発している。フラッシュモジュール容量と読み出し速度の関係を図4に示す。マイコンのクロック周波数の急速な高速化に追従するため、電源電圧1.8Vの0.2 μm 製品では、100MHz以上の読み出し周波数が必須と考える。

低電圧・高速読み出しは、周辺デバイスの微細化だけでは達成が困難となりつつあり、読み出しブロックの高速ブースト方式やドライバ、マツ構成の最適化が重要となる。また、1.8Vからの昇圧電源回路の面積増大化も大きな課題である。0.5 μm 以降のF-ZTATマイコンに採用された、浮遊ゲート中の電子をトンネル電流で引き抜いて書き込みを行うメモリセル動作方式は、メモリセルの

微細化の点から不利となりつつあり、ホットエレクトロン注入方式を含め、さらに低電圧・高速の書き込み・消去が可能な動作方式を検討する必要がある。

3.3 高周波デバイス技術

携帯電話の分野でもシステムLSI化が進んでおり、ミキサや変復調回路を集積した高周波信号処理LSIが、0.6 μm Bi-CMOS(Bipolar CMOS)技術によって実現している³⁾。また、CMOSプロセスの微細化で扱える周波数が向上し、0.35 μm 以降のCMOSを用いて2GHzまでの高周波を十分に扱えるようになってきた。これにより、近い将来には、CMOSを用いてすでに実現している、ベースバンド処理部とのワンチップLSI化が可能となる。

また、量産性に優れた低コストのSi高周波パワーMOSFET(MOS Field-Effect Transistor)では、MOS LSIの微細加工技術の導入で高周波性能が飛躍的に向上し、単一電源で動作が可能であることや電力制御の容易さから、セルラ電話の欧州規格であるGSM(Global System for Mobile Communications)を中心に広く使われるようになってきている。日立製作所が最近開発した高周波パワーMOSFETを用いたGSM用RF(Radio Frequency)パワーモジュールでは、電源電圧3.6Vで、最大出力4W、総合効率47%以上を実現している⁴⁾。

このように、すべてをシリコンMOSで実現できるため、将来はワンチップ携帯電話用LSIの実現も夢ではない。

4 システムの高性能化を支える設計技術

4.1 低電力・高速回路設計技術

ワンチップに搭載されるトランジスタ数が増え、高速処理のために動作周波数が上がると、消費電力は急激に増大するが、携帯機器の分野では低消費電力への要求は強い。CMOS論理回路では、その消費電力が電源電圧の二乗に比例するため、電源電圧を下げることで低消費電力化の効果的な方法である。しかし、電源電圧を下げるとトランジスタの駆動能力を示す飽和電流が低下し、論理回路の速度の低下を招く。これを避けるには、トランジスタのしきい電圧を下げることで有効であるが、このとき、リーク電流が増えてしまう。携帯機器などでは、待機時の電力消費を低減するために、待機時にリーク電流を抑える方法が必要となってくる。この方法として、トランジスタの基板電圧を待機時に高めることにより、しきい電圧を変化させる方法が代表的手法として用いられている。この技術により、論理回路部の電力は速度低下することなく $\frac{1}{2}$ から $\frac{1}{10}$ に低減され、リーク電流は $\frac{1}{1,000}$ 程

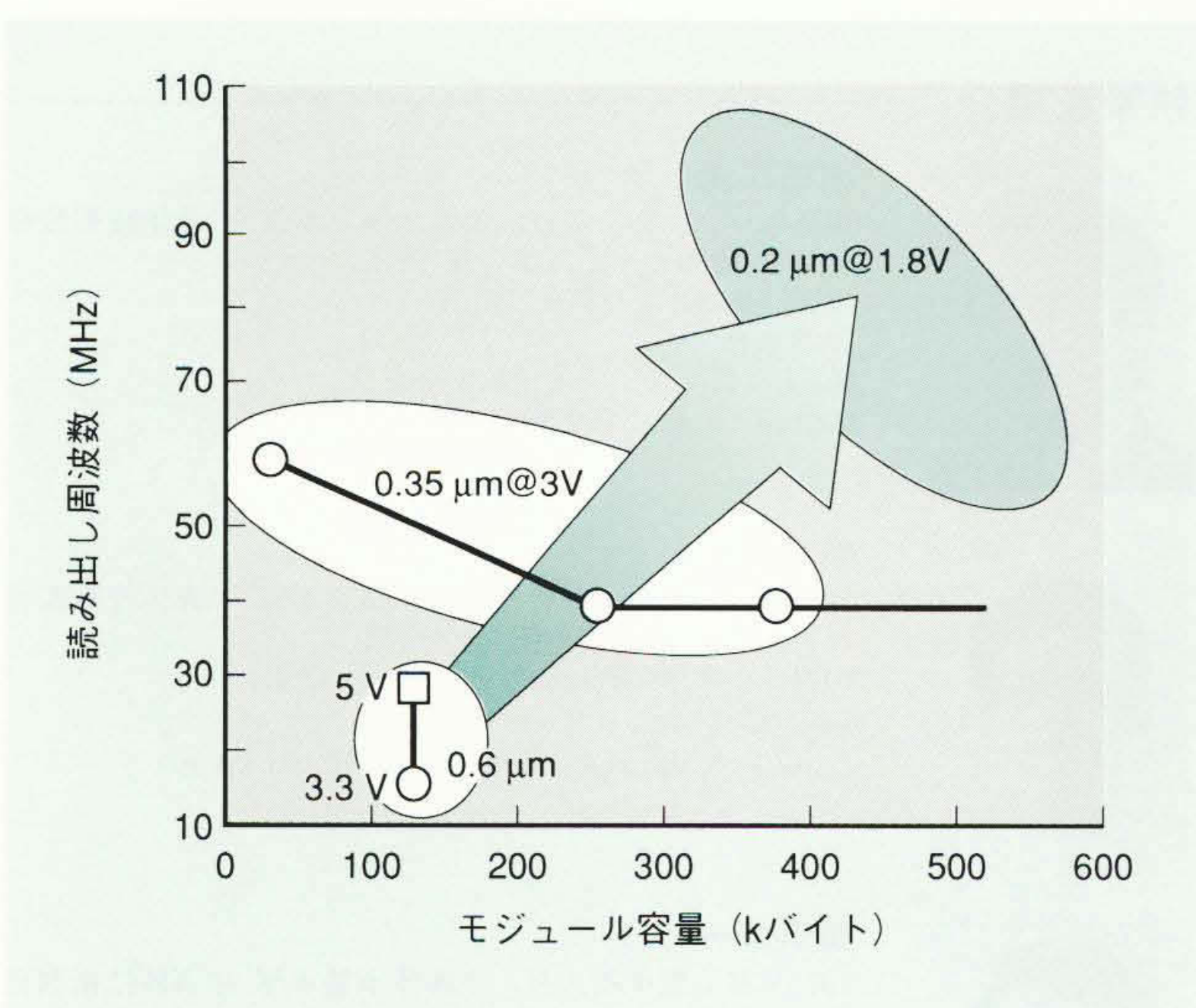


図4 フラッシュメモリ搭載マイコンのフラッシュモジュール容量と読み出し速度の関係

マイコンの高速化に対応するため、0.2 μm 製品では100MHz以上の読み出し周波数が必須とされている。

度にまで低減することが可能となる。

4.2 アナログ混載技術

システムLSIの多機能化にこたえるために、A-D変換回路やフィルタなどのアナログ回路をデジタル回路とワンチップに集積したいという要求は強い。高精度のアナログ回路をデジタル回路と混載するときの最大の問題は、アナログ回路がデジタル回路から受ける雑音の影響である。CMOS回路は論理振幅が大きいので、微小な信号を扱うアナログ回路に対しては電源線や基板を介して影響を与え、アナログ回路の信号対雑音比〔SN (Signal-to-Noise) 比〕を劣化させてしまう。電源からのデジタル雑音の混入は電源線の分離などによってある程度避けることができるが、基板を介して混入する雑音に対しては、その対策は容易ではない。例えば、7k程度のゲートが動作したときにA-D変換回路の入力に混入する雑音は10~20 mVにも達する。この影響を低減するには、デジタル回路とA-D変換回路のクロックをずらしたり、アナログ回路を完全差動形の構成とすることが有効で、これにより、雑音の影響を $\frac{1}{10}$ から $\frac{1}{30}$ に低減できる⁴⁾。

これらの技術により、日立製作所は、10ビット20 MHzのA-D変換器の搭載が可能なセルベースIC(73Cシリーズ)を製品化している。

4.3 システム設計を支援する技術

ワンチップに搭載できるトランジスタ数が急激に増大し、「システム オン チップ」が可能となってきた。しかし、設計するLSIの規模が大きくなると、開発人員と開発期間の増大を招く。そこで、この問題を解決するアプローチとして、設計財産の再利用をねらったIP(Intellectual Property)と呼ばれる試みが進行している。すなわち、CPU(Central Processing Unit)などの機能ブロック(マクロモジュール)を標準化し、これをIPとして各設計部署間や企業間で相互に活用することにより、開発期間の短縮や開発コストの削減など、設計効率の向上を図るというものである。

また、CPUやDSP(Digital Signal Processor)などを動作させるにはソフトウェア(ミドルウェア)が必要であり、これがシステムソリューションを提供するうえで必要である。MPEGやJPEG(Joint Photographic Experts Group)といった画像処理もミドルウェアとして準備され、さらに、日立製作所は、音声処理、音声合成、音声認識、通信機能などのミドルウェアを開発している。

5 おわりに

ここでは、システムソリューションを支える半導体の技術動向について述べた。

複雑化し、高度化するシステム製品へソリューションを提供する技術として、半導体技術への期待は大きい。今後、プロセス技術やデバイス技術の進歩で高集積化、高性能化が進み、さらに多くの機能モジュールを搭載することにより、LSIの処理能力は画期的に向上し、新しい概念の製品分野を創製する原動力となることが期待できる。

今後も、設計技術やミドルウェアなどを含めた半導体トータル技術の開発に力を注ぎ、ユーザーニーズにこたえるシステムソリューションの提供に寄与していく考えである。

参考文献

- 1) T. Matsuura, et al.: A 240 Mb/s 1W CMOS EPRML Read Channel LSI for Hard Disc Drives, ISSCC 1998, SP24.5
- 2) 今出, 外: マルチメディア対応のMPEGカメラと映像情報システム, 日立評論, **79**, 8, 637~642(平9-8)
- 3) K. Irie, et al.: 2.7 V Single-Chip GSM RF Transceiver IC, ISSCC 1997, SA18.2
- 4) K. M. Fukuda, et al.: Voltage-Comparator-Based Measurement of Equivalently Sampled Substrate Noise Waveforms in Mixed-Signal Integrated Circuits, IEEE JSSC, Vol. 31, No. 5(1996-5)

執筆者紹介



堀田正生

1976年日立製作所入社, 半導体事業本部 半導体技術開発センタ 先端デバイス開発部 所属
現在, 先端LSIの開発に従事
工学博士
IEEE会員, 電子情報通信学会会員
E-mail: hotta@crl.hitachi.co.jp



宿利章二

1982年日立製作所入社, 半導体事業本部 半導体技術開発センタ プロセス技術開発部 所属
現在, 半導体プロセス技術の開発に従事
応用物理学学会会員
E-mail: shukuri@cm.musashi.hitachi.co.jp



長沢幸一

1970年日立製作所入社, 半導体事業本部 半導体技術開発センタ 所属
現在, 半導体プロセス技術の開発に従事
IEEE会員
E-mail: nagasawa@cm.musashi.hitachi.co.jp