

最先端半導体デバイスの生産を実現するベストソリューション

サブ100 nm時代のデバイスに向けた縦形成膜装置

-縦形SiGeエピタキシアル成長装置―

Vertical Deposition System for sub-100 nm Devices

Yasuo Kunii 国井泰夫 井ノロ泰啓 Yasuhiro Inokuchi 宮内昭浩 Akihiro Miyauchi



量産対応の縦形SiGeエピ タキシアル成長装置 "VERTEX-V(SE)"の外観 (a)とヘテロ接合の断面写 真(b)

日立グループが蓄積してき た低圧気相反応技術と高清浄 化技術により,500℃の低温 で、ミスフィット転位のない 平たんなヘテロ界面を持つ, 高品質なSiGeエピタキシア ル膜の形成が可能となった。

27

100 nm以降のデバイスを組み込む移動体通信システムなどでは、高速動作が要求されるICの多くにSiバイポーラトランジス タが用いられている。近年は、SiGeヘテロ接合バイポーラトランジスタにより、いっそうの高速化、低ノイズ化、低消費電力 化が進められている。また、SiGeは、CMOS LSIの高性能化を進展させる技術として注目されている、ひずみSiチャネルなどに も応用されている。今後は、SiGe系デバイスの広範囲にわたる採用が予測されており、生産性の高い成膜装置へのニーズが高 まっている。

日立グループは、このようなニーズにこたえる装置として、縦形SiGeエピタキシアル成長装置[VERTEX-V(SE)タイプ]を 開発した。成膜装置では、枚葉式装置が主流になると予測されている。一方、バッチ式装置は、長期間のプロセスデータの蓄 積による成熟性と新しいコンセプトの導入により、今後も一定の役割を果たすものと考える。50枚の200 mm径ウェーハを同 時に処理するこのバッチ式装置では、成膜雰囲気の高清浄化によって500℃でのSiGeエピタキシアル成膜を可能とする。急速 加熱・冷却ヒータを搭載して昇降温時間を短縮したことにより、低温成膜による高品質な結晶性の確保と高スループット化の 両立も実現した。また、縦形SiGeエピタキシアル成長装置の反応炉内のガス流れをシミュレートすることにより、バッチ式炉 でも、ガス置換時間と成長速度の積は原子層レベルの制御が可能なほど小さいことを実証した。



とするものであり、今後急成長が予測される通信機器向

け高周波ICへの適用拡大が見込まれている^{1),2)}。 SiGe-HBTのベース層の成膜では、0~25%程度の比率 で連続的に濃度傾斜をつけてGeを導入し、SiGeエピタキ シアル成膜を成長させる。これにより、ベース領域にド リフト電界がかかった状態を作り出し、電子を加速させ てHBTを高速動作させる。

一方,ベース層形成工程で現在用いられている枚葉 SiGeエピタキシアル成長装置は,長時間を要するエピタ キシアルプロセスであることから,処理能力が低く,ウェー ハ1枚の処理に要するCOO(Cost of Ownership)は非常に 高い。

SiGe系デバイスを量産するためには、処理能力が高く、 COOを低く抑えた装置が必要となる。これらのニーズに こたえるために、高品質膜形成が可能で、しかも高スルー プットと低COOを実現した、縦形SiGeエピタキシアル 成長装置「VERTEX-V(SE)タイプ」を開発した。

ここでは、この装置の開発指針と特徴、基本性能、評価結果、および縦形反応炉内のガス流れシミュレーションの結果について述べる。



図1 装置の概略構成

反応室とロードロック室の高清浄対策を図った。カセット・ ウェーハ搬送部では、従来装置との標準化を図った。

この装置の開発指針は以下のとおりである。

(1) 高品質膜の形成

SiGe/Siヘテロ界面の凹凸や結晶欠陥,酸素などの不純物は,デバイス性能劣化の原因となる。高Ge比率での 界面の平たん化を実現するには,低温で成膜する必要がある。このことから,高品質結晶を低温成膜するために, 成膜雰囲気の高清浄化を図る。

(2) 高スループット

低温成膜を行った場合,たい積速度が低下することか ら,成膜時間が長くなるという問題が出てくる。そのた め,複数のウェーハを同時に処理するバッチ式装置の利 点を生かし,高スループット化を図る。

(3) ウェーハ生産コストの低減およびメンテナンス性の向上

この装置では、高清浄化を徹底することにより、UHV (超高真空)を必要としない、通常のLP-CVD(Low-Pressure Chemical Vapor Deposition)の装置構成とす る。これにより、装置構成を大幅に簡素化し、装置原価 を抑え、低COOを実現する。また、装置構成をシンプル にすることにより、メンテナンス性の向上を図る。



トを上下移動させる機構が設けられている。この装置で は、これらの機構部、電気配線材、およびセンサ類をウェー ハ移載空間から完全に隔離する構造にした。これらの改善 によって高清浄な成膜雰囲気を作ることができた。

3.2 ウェーハ表面の高清浄化

処理ウェーハを希フッ酸などの薬液であらかじめウエッ ト洗浄し,表面の自然酸化膜を除去した後,装置に投入 する。ウェーハをカセットからロードロック室内のボー トに移載した後,ロードロック室内を不活性ガス雰囲気 に真空置換する。次に低温に保った反応室にボートを挿 入する。反応室内を水素雰囲気にして温度を上げること により,ウェーハ表面の有機汚染物質を昇温脱離させる。 さらに,水素アニールを行い,残留している自然酸化膜 や汚染物質を除去した後,温度を変更して成膜を開始す る。以上の処理により,デバイス特性を左右する SiGe/Siへテロ界面を高清浄な状態に維持することがで きた。

3.3 高スループット

SiGe-HBTでは正確な不純物濃度制御が求められ,傾斜Ge比率ベース層形成では精密な深さ方向Ge比率制御が必要である。したがって,反応室内へのGe原料ガスの 供給は1か所から行うことにし,ガス消費効率の試算結 果から,一度に処理するウェーハ枚数を50枚とした。ま た,プロセス処理中に反応室の温度を昇降させる必要が あるため,急速加熱・冷却ヒータによって昇降温時間の 短縮を行い,高スループット化を図った。

装置の概略構成を図1に示す。

3.1 成膜雰囲気の高清浄化

28

汚染物質が処理ウェーハに到達しないように,反応室 内のガス流れをくふうした。一般に,ロードロック室に は,ウェーハを搭載したボートを回転させる機構や,ボー

3.4 ウェーハ生産コストの低減

高清浄な成膜雰囲気を作る方法としては、UHV仕様 の装置構成として汚染分圧を下げる手法がよく知られて いる。この装置では、UHV仕様は採用しなかった。その 代わりに高清浄対策を図り、通常のLP-CVDで使用して いる中真空領域で処理することによって装置構成を簡素 化し,メンテナンス性を向上させて装置復旧時間を短縮 した。これにより、ターボ分子ポンプやクライオポンプ などのUHV用排気システムを不要とし、装置原価を抑え ることによって低COOを実現した。



SiGe-HBTのベース層成膜では、B(ボロン)の急峻(しゅ ん)な濃度制御が要求される。そのため、バッチ式装置 でも急峻な濃度制御が可能であるかを検証するためにガ ス流れの動的解析を行った。ガスや部材の温度では、伝 熱・輻(ふく)射のほか、ガス物性値(拡散係数、粘性、 比熱,熱伝導)の温度依存性を考慮している。



基本性能と成膜データ 5

SiGe-HBTベース層成膜の基本性能を表1に示す。 結晶性評価データ,傾斜型Ge比率制御データ,および 界面酸素濃度データについて以下に述べる。

ガス流れの解析結果の例3を図2に示す。これはボート 回転の影響をあまり受けず, 層流に近い理想的なガス流 れである。なお,高い圧力では、ガス流れがボート回転 や対流の影響を受けることがわかった。

ドーピングガスの切換時定数と圧力との関係を図3に 示す。これによると, 圧力が低いほどガスを短時間に切 り替えられることがわかる。圧力300 Paでは、ガス導入 開始から5秒以内にガスが切り替わっており、この時間 と成長速度の積は、原子層レベルの制御が可能なほど小 さい。つまり,バッチ式装置でもBの急峻な濃度制御が 可能であることがわかった。今後は、反応状態も組み込 んで解析を進める予定である。

(1) 高分解能X線回折による結晶性評価

SiGeエピタキシアル膜の結晶性を調べるため、高分解

表1 基本性能

スループットは、単純な構造のSi/SiGeエピタキシアル膜を合計 50 nm成膜した場合で毎時16枚以上である。枚葉式装置と比べ, 格段のスループット向上を図ることができた。

成膜温度		450∼550 °C
成膜圧力		30 Pa
クリーニング温度 (自然酸化膜除去)		750 °C
SiGe/Si界面酸素濃度		<2E12 atoms/cm ²
面内 均一性	膜圧	<±2%
	Ge比較	<±2%(Ge比率~30%)
	B濃度(シート抵抗)	<±3%
パーティクル増加量 (0.2 µm以上搬送だけ)		<ウェーハ当たり10個
スループット (50 nm Si/SiGeエピタキシアル)		>毎時16枚







300 Paの条件でガ ス流れを解析した。 ボート周辺とウェー ハ上のガス流れは, ボート回転の影響を あまり受けず、層流 に近い状態である。

-2,500 -2,000 -1,500 -1,000 -500 0 500 1,000 回折角(s)

29

図4 X線回折スペクトル 500 ℃で厚さ300 nmに成膜した, Ge比率0.2のSiGeエピタキシ アル膜の回折スペクトルを示す。明りょうな回折ピークが測定で きた。



図5 SiGe-HBTのSIMS結果

Siウェーハ上にバッファSi層, Ge比率0.3のSiGe層, Ge比率に 傾斜(0.3→0)を設けたSiGeエピタキシアル層, さらにその上に キャップSi層をそれぞれエピタキシアル成長させたときのSIMS (二次イオン質量分析)の結果を示す。直線的なGe比率傾斜が得ら れた。ヘテロ界面に酸素のピークはない。

能X線回折装置を用いて評価した。そのX線回折データ を図4に示す。このデータでは、干渉による明りょうな 強度振動を伴った回折ピークが測定されており、結晶性 と界面の平たん性が非常に良好であることを示している。 (2) 傾斜型Ge比率制御と界面酸素濃度

度に限界があることである。ALD(Atomic Layer Deposition)にも複数のガス切換に要するサイクルタイム に下限があり, バッチ式装置によるスループット向上が期 待される。このような高清浄化やALDなどに新しいコン セプトを導入することにより、縦形成膜装置で蓄積した 信頼性の高いプロセスとハードウェアを継承していくこと が可能となり、新しいデバイスの実現とCOOの低減に寄 与することができるものと考える。

終わりに、この縦形SiGeエピタキシアル成長装置の開発 にあたっては,東北大学電気通信研究所の室田淳一教授 および室田研究室の方々にご指導とご協力をいただいた。 また, X線回折評価では, Bede Scientific Instruments 社と仁木工芸株式会社にご協力をいただいた。ここに深 く感謝する次第である。

参考文献ほか-

SiGe-HBTのベース層形成膜のSIMS(二次イオン質量) 分析)結果を図5に示す。Ge比率に傾斜を設けたSiGe層 では、ガスの精密な流量制御を行うことにより、Ge比率 を直線的に制御できることを確認した。また、各膜の界 面には酸素のピークがまったく見られず、良質なヘテロ 界面が得られた。

おわりに 6

30

ここでは、100 nm以降のデバイスに向けた縦形成膜装 置について述べた。

今後ますます拡大すると予測されるSiGe市場に備える ために開発したこの装置は、SiGe-HBTのほか、米国ス タンフォード大学で研究され、現在、日立製作所を含め た、幾つかのデバイスメーカーが実用化を進めている CMOS(Complementary Metal-Oxide Semiconductor) 用ひずみSiチャネル4,5)にも対応している。今後はエレベ イテッドソースやドレーン用の選択成長などにも適用す ることにより、アプリケーションの拡大を図る考えである。

- 1) 室田,外:Si-Ge系へテロデバイスの開発動向,電子材料, 2001年1月号, 28~38
- 2) 室田, 外: CVD Sil-x-yGexCyエピタキシャル成長とドー ピング制御,日立国際電気技報,2001年5月号,2~10
- 3) A. Miyauchi, et al.: Steady and Transient Gas Flow Simulation of SiGe Vertical Reactor, Proc. 2001 Int. Conf. Rapid Thermal Processing for Future Semiconductor Devices, 79-80 (2001)
- 4) IBMホームページ: http://www.research.ibm.com/ resources/press/strained silicon/
- 5) D. Hisamoto, et al. : Enhanced Performance of Strained-Si MOSFETs on CMP SiGe Virtual Substrate, IEDM 2001, 33.4 (2001)

執筆者紹介





国井泰夫 1998年株式会社日立国際電気入社, 電子機械事業部 富山 工場 新膜種開発設計グループ 所属 現在,半導体製造装置の開発に従事 工学博士 応用物理学会会員,米国IEEE会員,米国Electrochemical Society会員 E-mail: kunii. yasuo @ h-kokusai. com

井ノロ泰啓

1984年株式会社日立国際電気入社, 電子機械事業部 富山 工場 新膜種開発設計グループ 所属 現在,SiGe装置の開発・設計に従事 E-mail : inokuchi. yasuhiro @ h-kokusai. com

この縦形SiGeエピタキシアル成長装置の開発は、縦形 成膜装置が今後のLSIプロセス,100 nmあるいは90 nm テクノロジーノード以後も一定の役割を果たしていく可 能性を示唆している。特に重要なのは、低温SiGeエピタ キシアル成長のような、良好な膜質を得るための成長速



宮内昭浩 1986年日立製作所入社, 日立研究所 電子材料研究部 所属 現在, SiGeプロセス開発, CVDシミュレーション技術の 開発に従事 工学博士 応用物理学会会員, 電気学会会員, 米国Electrochemical Society会員, 米国Material Research Society会員 E-mail: amiyauch @ hrl. hitachi. co. jp