

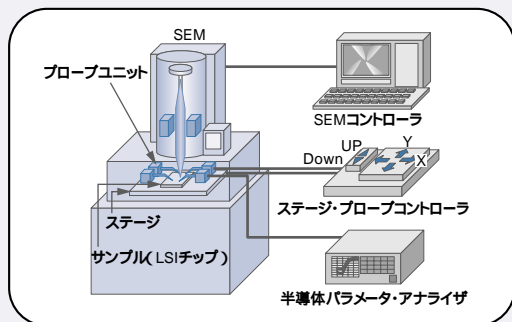
微小デバイス欠陥解析システム「ナノ・プローバ」

Invisible Failure Analysis System by Nano Probing System

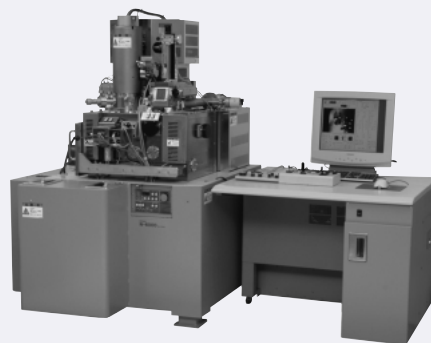
福井 宗利 Munetoshi Fukui
三井 泰裕 Yasuhiro Mitsui

奈良 安彦 Yasuhiko Nara
矢野 史子 Fumiko Yano

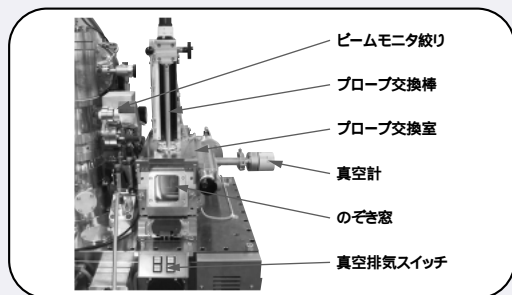
古川 貴司 Takashi Furukawa



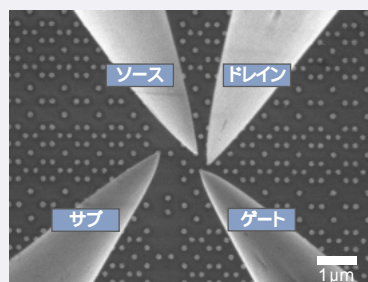
(a) ナノプロービング装置概要



(b) ナノプロービング装置外観
(日立微小デバイス特性評価装置「ナノ・プローバN-6000」)



(c) プローブ交換機構部正面



(d) 探針によるプロービング

注: 略語説明 SEM(Scanning Electron Microscope: 走査電子顕微鏡)

微小デバイス欠陥解析システム「ナノ・プローバ」

デバイスパターンをFE-SEM(電界放射型走査電子顕微鏡)で観察しながら、先端径100 nm程度の微細探針(プローブ)をコンタクトや配線に接触させ、単一トランジスタ特性、配線抵抗などを評価するシステムである。

近年、デバイスシュリンク(微細化・微小化)や構造の複雑化により、半導体デバイスの故障解析はますます難しくなっている。とりわけ、診断や故障個所の絞り込みで得られる不良領域が物理分析で扱う領域の大きさは異なることが、デバイスシュリンクとともに顕在化してきた。そこで、いっそう詳細な故障個所の特定を目的として、極めて微細なSEM式メカニカルプロービングシステムの開発を試みた。

この開発では、微細デバイス対応の高精度探針とステージ機構、インバータ測定、高精度単体トランジスタ測定などへの応用を拡大するための6探針(プローブ)機構、高スループット実現のための真空内探針・試料交換機構、およびCADナビゲーションシステムが検討された。このシステムは、65 nmデバイスへの適用が十分に可能であったことから、それ以降のデバイスへの適用も考えられる。

1 はじめに

半導体製造分野での故障解析は、新デバイスのプロセス立ち上げ期間の短縮や量産での高歩留りの維持に重要な役割を果たしてきた。しかし、急激に進展するデバイスの高機能、高性能化のための複雑なデバイス設計や複雑で微細化された製造プロセスにより、故障が起き

た時の原因究明はますます複雑で難解になってきている。

故障解析は、一般にはテストングあるいは信頼度テストの後に行われるが、デバイスの微細化に伴い、わずかな加工形状の違いも不具合の原因となり、複雑なデバイス構造や新材料が次々と導入されるので、必然的に故障を起こす確率も増加し、解析されるべきチップ数が増加する。また、高信頼性デバイスが増加していること

から、顧客からの返品チップ数も増加する。したがって、近年の故障解析は質的にも量的にも難しくなっている。この故障解析を難しくしている原因の一つが、故障個所の絞り込みと物理分析の間のボトルネックである。これは診断や故障個所絞り込みによって故障セルまでは特定できても、通常、セルは複数のトランジスタや配線で成り立っており、実際に物理分析で観察すべき場所であるトランジスタ、あるいは、さらに詳細なゲート、ソース、ドレイン、コンタクト、ビアなどの特定が困難なことによるものである(図1参照)。

このため、詳細な故障個所特定を行う技術として、極めて微細な探針(プローブ)を直接回路上に接触させ、トランジスタなどの電気特性を評価する手法である「ナノプロービング」が着目されている。この手法は、詳細な不良個所を特定できるだけでなく、電気的な故障原因を把握でき、最終的に故障原因を明確にする物理分析で分析すべき着目内容を明確化できるので、故障解析の迅速化とともに信頼性を向上させる。

LSI故障解析用ナノプロービングシステムとしては、SEM(Scanning Electron Microscope)利用、AFM(Atomic Force Microscopy)利用、FIB(Focused Ion Beam)利用などの方法が提案されている^{1)~4)}。

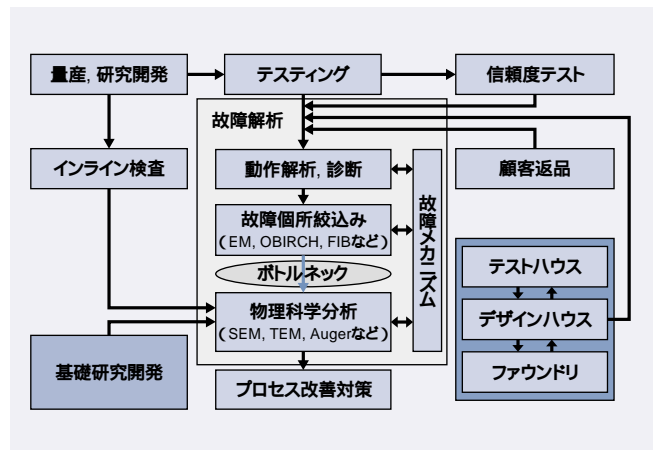
ここでは、LSI故障解析で頻繁に使用されている光学式マニュアルプローバと同様の使い勝手が期待できるSEM式ナノプロービングシステムについて述べる。

2 SEM式ナノプロービングシステムの課題と対応策

2.1 SEM分解能と加速電圧

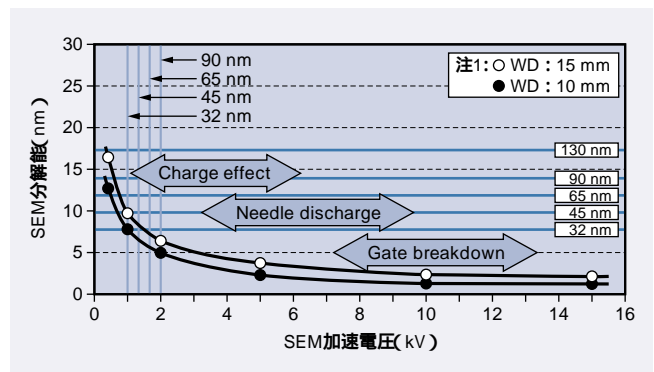
SEM式ナノプロービングシステムでのSEMの役割は、微細な目的個所へプロービングする時の「目」となることである。したがって、デバイスのシュリンクとともに高分解能化が必要である。また、LSIの電気特性の測定が目的であることから、SEMの電子線照射によってLSIの電気特性が変化することがあってはならない。電子線照射によって起こるLSIのダメージを軽減するには加速電圧をできるだけ低くする必要がある(図2参照)。特に、シュリンクが進んだデバイスやSOI(Silicon on Insulator)デバイスなどでは、チップ内に堆積されたチャージの影響で特性が変化する傾向が強くなる。チップ内に残ったチャージの影響で故障が起きている場合などは、この電子線の影響に十分注意する必要がある。

ナノプロービングシステムは、SEMカラムと試料の間にプロービング機構を設けるので、通常のSEMに比べて長いWD(Working Distance)を必要とすることから、同一加速電圧ではSEM分解能は低下する。一方、加



注:略語説明 EM(Electro Migration)
OBIRCH(Optical Beam Induced Resistance Change)
FIB(Focused Ion Beam)
TEM(Transmission Electron Microscope:透過電子顕微鏡)
Auger(AES:Auger Electron Spectroscopy)

図1 LSIの故障解析フロー
半導体のデバイス微細化に伴う故障個所特定の高難化に対し、詳細故障個所の特定が可能な技術へのニーズが増加している。



注2:略語説明 WD(Working Distance:作動距離)

図2 各デバイス世代に必要なSEM分解能と加速電圧
デバイスシュリンクに伴い、観察SEM高分解能化とダメージ低減のための低加速電圧化が必要となる。

速電圧はできるだけ低くするため、ナノプロービングシステムは、必要分解能を得るためには、材料観察用の高性能SEMほどの高い分解能ではなくても、材料観察用の高性能SEMと同レベルの分解能が必要である。そのため、このシステムでは小型化したプロービング機構設置用の10~15 mm程度のWDで所望の分解能を達成し、電子照射量を低減するためにCFE(Cold Field Emission)電子源を採用した。なお、照射電子量は低減しても画質が低減しないように複数の検出器を設置した。

2.2 電子線照射による試料表面汚染

SEMでは電子線照射により、試料表面にカーボン系汚染が付着、堆積する。10⁻³ Pa程度の通常SEMの真空度で金属板上に電子線を照射し、2探針で抵抗測定を行った例を図3に示す。この例では、金属板の清浄度や照射電子線密度などにより、観察倍率と照射時間で抵抗が大きく変化している。また、照射領域の中央に比

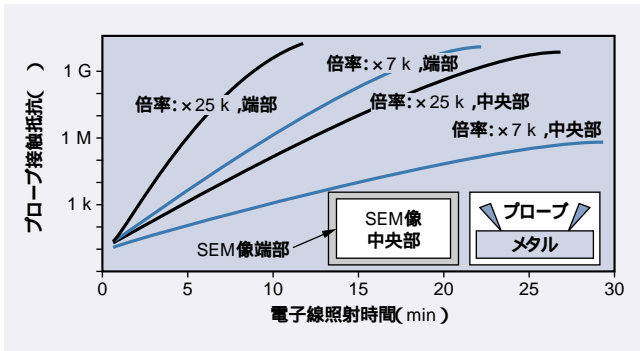


図3 電子線照射によるプローブ接触抵抗の変化
 プローブ接触抵抗低減を阻害する要因は表面汚染である。通常，SEMでの表面汚染は電子線照射時間，観察倍率に依存する。

べ，周辺部の抵抗が大きい。動作電圧1~2V， I_d (ドレイン電流) 100 μ A 程度のトランジスタでは接触抵抗が1kを超えると I_d への影響が顕著に現れ始める。基板コンタクトや配線，ビア抵抗測定では接触抵抗はできるだけ低いことが望ましく，10以下に低減する必要がある。測定箇所へのプロービング時間が10分程度とすると，照射領域の中央部でも必要抵抗値には程遠い。

デバイスシュリンクとともに観察倍率は増大するため，接触抵抗も増大する。この抵抗を低減するには真空内汚染を低減することが必要である。このためには試料室を高真空にすることが重要であるが，真空度を上げると，試料交換や探針交換に長時間を要することになる。このシステムでは，試料室内表面処理，配線材質，排気系の最適化，および試料前処理時の薬品の管理などによる試料表面の徹底した清浄化により， 10^{-5} Paの真空度で実用プロービング時間での接触抵抗値を10程度に低減できた。

2.3 探針，試料交換

SEM式プロービングシステムは，真空内で測定が行われることから，探針交換，試料交換には煩雑な作業と長時間を要するため，実用スレーブット上の大きな問題となる。特に探針はデバイスシュリンクとともに微細化が必須であり，探針寿命が短くなっているため，簡易交換は極めて重要である。これを解決するために，探針交換，試料交換が真空内で行えるロードロックチャンバ方式を採用した(57ページの図(c)参照)。このロードロックチャンバ内に探針が保管され，必要に応じてプローブハンドラによって測定チャンバ内に導入され，プロービング機構の所定の位置にセットされる。この方式では，6本の探針交換，バルブ開閉による真空立ち上げ時間が10分以内であり，実用スレーブットは十分である。

2.4 探針数

SEM式プロービングシステムにおける探針数の増加

は，配線数の増加とプロービング機構の大型化につながり，真空度に影響を及ぼす。単純抵抗測定や通常単一トランジスタ測定では4探針で可能だが，インバータ測定や隣接トランジスタの影響が予測される詳細トランジスタ測定(隣接ゲート電位を制御)では6本程度が必要となる。このシステムではプロービング機構を小型化し， 10^{-5} Paの真空度で6本の探針が動作可能とした。

3 評価結果

3.1 プロービング

90 nmプロセスによるロジックデバイスのSRAM(Static Random Access Memory)を4探針でプロービングした場合，探針先端の曲率半径が50 nm程度である(57ページの図(d)参照)。探針は，接触抵抗や探針寿命を考慮すると細いほうがよいというわけではない。実際に接触抵抗を低汚染に低減するためには探針を，わずかではあるが押し込む必要があり，この場合にもある程度の太さは必要となる。今回の検討ではプロービングするコンタクトの径と同程度の先端径の探針が適当であった。デバイスシュリンクとともにコンタクトピッチは狭くなり，プロービングは困難となるが，コンタクト径と同程度の太さの探針を使うことで，コンタクト径のデバイスのコンタクトピッチには十分に対応できる。

3.2 再現性

プロービングシステムで重要なのがデータの再現性である。故障箇所のデータを採取したときの信頼性によってシステムの性能が決まってくる。65 nm LSIロジックNMOS(Negative-Channel Metal Oxide Semiconductor)での同一トランジスタにプロービングを繰り返したときの再現性を図4に示す。7回の繰り返しの間に，変動は3で4.2%であり，極微小領域でのプロービングであることを考えると，きわめて良好な結果が得られた。

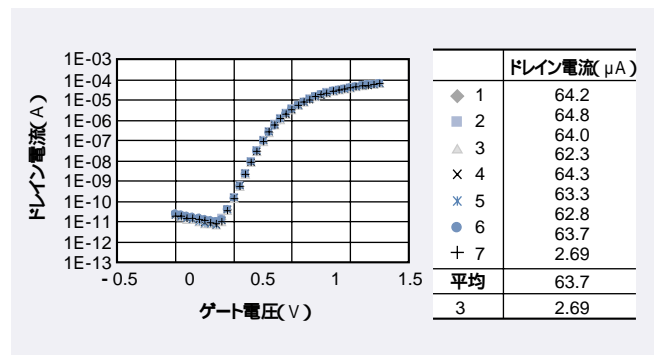


図4 繰り返しプロービング時の再現性
 故障解析では測定の信頼性が重要である。このシステムではプローブ接触によるデータのばらつきはきわめて小さい。

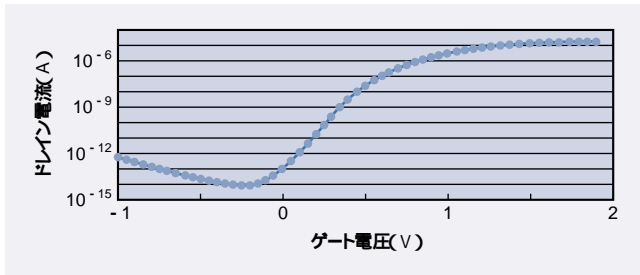


図5 電流検出下限
このシステムの電流測定下限はAレベルであることから、極微小リーク電流評価が可能である。

3.3 電流検出限界

低消費電力デバイスなどでのゲート絶縁膜評価では、できるだけ低い電流を測定したいという要求がある。電流検出下限を制限しているのはノイズ、リーク、ドリフトである。SEM式ナノプローピングシステムの場合は、真空試料室内での測定のため、比較的ノイズやドリフトには有利であるが、配線のシールド強化や物理的振動低減によってノイズをさらに低減させ、リーク低減にはトリアキシャル配線方式を採用した結果、10 fAの電流検出限界が得られた(図5参照)。

3.4 スループット

故障解析ではスループット向上も重要な課題である。このシステムは、真空内での探針・試料交換機構、高画質SEM像のほかに、高精度なプローピング機構を有している。これにより、従来の光学式マニュアルプローバと同様のイメージで取り扱いができるため、スループットも期待できる(図6参照)。

4 おわりに

ここでは、最近のLSI故障解析における課題である解析の複雑化、長時間化の解決に有効であるSEM方式でのナノプローピングシステムの実用化について述べた。

SEM方式は、従来の光学式マニュアルプローバと同様の使い勝手が期待できるという特長があることから、システムコンセプトではこの使い勝手を実現することを目指した。真空内探針・試料交換機構はできるだけ真空を使っていることを意識せず、高画質SEM像、および高精度リアルタイムプローピング機構は、実際に微細デバイスを直接測定しているイメージとした。

このシステムは、測定精度、スループットにおいて、すでに65 nmデバイスで十分な実用化段階であることを示した。この結果から、探針の微細化、SEM像質向上についての検討は必要であるが、今後の45 nm、32 nmデバイスにも基本的には対応できるものと考えられる。

日立グループは、これからも、微細化、微小化が進む

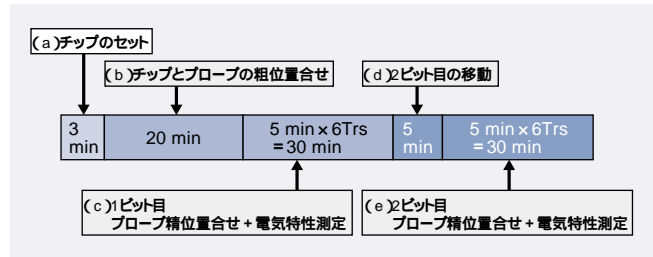


図6 65 nm SRAMでの平均的な測定スループット
光学式マニュアルプローバと同様のスループットが期待される。

半導体デバイスのナノプローピングシステムの研究開発をさらに進めていく考えである。

参考文献

- 1) 関原, 外: 微細触針真空プローバ付FIBを用いた解析技術報告, LISテストシンポジウム会議録, p.305~309(2003)
- 2) L.Lju, et al.: Combination of SCM/SSRM analysis and nanoprobe technique for soft single bit failure analysis, Proc. 30th International Symposium for Testing and Failure Analysis, Worcester, p.38-41 (2004)
- 3) 柳田, 外: 性能と使い勝手を向上したナノプローバの開発, LISテストシンポジウム会議録, p.359~362(2004)
- 4) M.Gutzner, et al.: Advanced electrical analysis of embedded memory cells using atomic force probe, Proc. 16th European Symposium Reliability of Electron Devices, Failure Physics and Analysis, Arcachon France, p.1509-1503(2005)

執筆者紹介



福井 宗利

1983年日立製作所入社, 株式会社日立ハイテクノロジーズ 先端製品営業本部 アプリケーション技術部 所属
現在, ナノプローバの事業計画に従事
IEEE会員
E-mail: fukui-munetoshi@nst.hitachi-hitec.com



三井 泰裕

1971年日立製作所入社, 株式会社日立ハイテクノロジーズ 先端製品営業本部 アプリケーション技術部 所属
現在, 半導体解析技術の開発に従事
工学博士
応用物理学会会員, 日本化学会会員, 日本質量分析学会会員
E-mail: mitsui-yasuhiro@nst.hitachi-hitec.com



奈良 安彦

1983年日立製作所入社, 株式会社日立ハイテクノロジーズ ナノテクノロジー製品事業本部 那珂事業所 先端解析システム設計部 所属
現在, ナノプローバの開発に従事
品質管理学会会員
E-mail: nara-yasuhiko@naka.hitachi-hitec.com



矢野 史子

1983年日立製作所入社, 株式会社ルネサス テクノロジ生産技術本部 解析技術開発部 所属
現在, 半導体解析技術の開発に従事
工学博士
応用物理学会会員, American Vacuum Society会員
E-mail: yano.fumiko@renesas.com



古川 貴司

1998年日立製作所入社, 中央研究所 先端技術研究部 所属
現在, 電子線応用検査計測技術の研究に従事
理学博士
日本物理学会会員, 応用物理学会会員
E-mail: furukaw@cr1.hitachi.jp