

# 次世代デバイス対応 縦型拡散・CVD装置“QUIXACE”の展開

## Vertical Diffusion and CVD Tool for Next Generation Semiconductor Device

島田 真一 Masakazu Shimada  
平野 光浩 Mitsuhiro Hirano

前田 孝浩 Takahiro Maeda  
王 杰 Jie Wang



### QUIXACEの特長

- 高生産性
- 高精度温度コントロール
- 高品位プロセス

### 次世代デバイスに対応する縦型拡散・CVD装置“QUIXACE”

株式会社日立国際電気が蓄積してきた酸化拡散・気相反応技術や次世代デバイスへ展開可能な高纯净化(有機・金属汚染低減)技術などをベースに、小ロットから大ロット(50~125枚)までのフレキシブル性と高生産性を具備した“QUIXACE”を開発した。

近年の半導体製造の形態には、DRAM、MPUに代表される少品種大量生産と、システムLSIなどの多品種少量生産の二つがあるが、いずれも製造工期の短縮要求が強まっている。

ラージバッチ炉(100~125枚処理)の場合は、生産量調整のための待機時間が長くなり、製造工期が著しく長くなる。また、生成ガス、消費電力に加え、不足枚

数分を補てんするダミーウェーハなどの使用量も増加し、CoO(Cost of Ownership)が増大するという課題がある。

株式会社日立国際電気は、この課題に対応し、高生産性を実現するために、高スループットで良好なプロセス性能を持つQTAT対応の“QUIXACE”を開発し、半導体デバイスの生産に寄与している。

## 1 はじめに

最近の半導体製造における傾向は、DRAM(Dynamic Random Access Memory)、フラッシュメモリ、MPU(Micro Processing Unit)などの少品種大量生産において製造工期の短縮が強力に推進されている。株

式会社日立国際電気は、これに伴い、従来の300mmウェーハ対応縦型装置にサイクル時間の短縮を実現するQTAT(Quick Turnaround Time)技術を導入した新製品“QUIXACE(クイックエース)”を開発し、製品化した。

また、独自の真空ロードロック装置にQTAT技術を展

開し、シリーズ化することにより、生産性の向上を実現し、雰囲気中の酸素、水分濃度抑制など界面制御が必須となるアプリケーションに対応できる“QUIXACE-L/L”を開発し、展開を図っている。

ここでは、「QUIXACEシリーズ」の開発コンセプトと、性能、効果について述べる。

## 2 半導体製造装置へのニーズ

90 ~ 65 nm ノード以降の半導体デバイスでは微細化・高集積化に伴い、高品質で信頼性の高いウェーハ処理技術が求められている<sup>1)</sup>。デバイス構造では、マルチ電極構造などさまざまな形態への取り組みが行われており、これらのプロセスに対応可能な成膜装置の開発が必須である (図1 参照)。

ひずみSi、SOI (Silicon on Insulator) の採用に加え、ローエンド工程では、ゲート絶縁膜のリーク電流低減のため、High-*k* (高誘電率) 材料が採用されている。また、ゲート電極のコンタクト抵抗低減のため、ウェーハ上 (界面) の不純物低減に関する要求も年々厳しくなっている (図2 参照)。

ハイエンド工程では、Cu配線の導通不良低減のため、ボイドや微小異物の低減、つまり自然酸化膜の抑制や汚染濃度の低減が必要である。

300 mmウェーハ対応の装置市場では、デバイス構造の変化、Low-*k* (低誘電率) やHigh-*k* など新材料への対応に伴い、さらにウェーハの界面の不純物制御が可能である枚葉装置への移行が予測されたが、縦型装置内の有機汚染・金属汚染レベルの低減、さらにウェーハ界面の高清浄化技術の確立により、生産性の高い縦型装

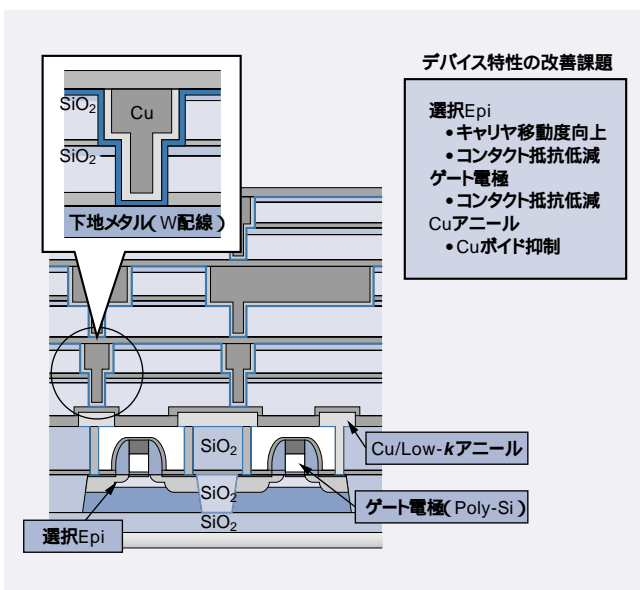


図1 半導体デバイスの構造  
ロック・システムLSIデバイスの構造例を示す。

	2003年	2004年	2005年	2006年	2007年	2008年
テクノロジーノード	90 nm		65 nm		45 nm	
GOI表面金属濃度 (E10 atoms/cm <sup>2</sup> )	0.5		0.5		0.5	
他の表面金属濃度 (E10 atoms/cm <sup>2</sup> )	1.0		1.0		1.0	
界面C濃度 (E13 atoms/cm <sup>2</sup> )	1.8	1.6	1.4	1.3	1.2	1.0
界面O <sub>2</sub> 濃度 (E13 atoms/cm <sup>2</sup> )	0.1	0.1	0.1	0.1	0.1	0.1

微細化(45 nm ノード対応)に伴い、  
清浄度向上、界面制御技術の確立が必須

(2007年度要求値)

- 界面C濃度 < 1.2E13 (atoms/cm<sup>2</sup>)
- 界面O<sub>2</sub>濃度 < 0.1E13 (atoms/cm<sup>2</sup>)

出典：2004年ITRS<sup>1)</sup>

注：略語説明 GOI (Germanium on Insulator)

図2 ウェーハ界面清浄度の要求トレンド  
デバイス特性に影響を及ぼすウェーハ界面上の汚染レベル予測を示す。

置QUIXACEでの対応を可能とした。

また、QUIXACEは高速昇降温対応によってサーマルバジェットの低減も実現しており、枚葉装置のアドバンテージ (差異) を短縮している。

## 3 QUIXACEの開発コンセプト

### 3.1 QUIXACEの特長

QUIXACEは、従来から実績のあるラージバッチ装置 (ウェーハ処理枚数最大125枚) とミニバッチ装置 (ウェーハ処理枚数最大50枚) にQ T A T技術を展開してシリーズ化することにより、雰囲気制御や処理枚数などの生産形態に至るまでさまざまなユーザーの要求に対応できる。

バッチ処理の利点を活用したQUIXACEの特長は、(1)高精度温度制御技術、(2)高品位プロセス技術、(3)クリーニング技術、および(4)高速搬送技術の採用によって、処理時間を大幅に短縮し、かつ良好なプロセス均一性を達成したことである。

### 3.2 QUIXACE-L/Lの特長

ロードロック装置の膜種展開としては、Cuアニール、ゲート電極 (Poly-Si)、選択Epi (エピタキシャル) などがあることから、クリーン化、界面不純物濃度低減などの優位化技術を搭載するロードロック装置“QUIXACE-L/L”をラインアップに加えた。

QUIXACE-L/Lの特長は、(1)クリーン化 (高清浄化) 技術、(2)自然酸化膜抑制・除去技術、および(3)省スペース化であることから、次世代対応の高品位ウェーハ処理が可能である。

表1 QUIXACEのラインアップ  
次世代デバイス対応に向けた酸化・拡散，CVD装置のラインアップを示す。

プロセス	装置	特長
酸化・LP-CVD	大気・N <sub>2</sub> パージ式熱処理装置	高スループット QTAT生産対応
Cu/Low-kアニール	ロードロック式熱処理装置	高スループット 低温温度制御
サイドウォールエッチストッパー	バッチALD装置(低温窒化膜)	低温プロセス対応 高品質成膜
ウェーハ製作(アニール)	高温アニール装置	高スループット スリップフリー
シリコンひずみSi形成	バッチEpi-SiGe装置	高滑浄 高スループット成膜可能

注:略語説明 LP-CVD(Low Pressure Chemical Vapor Deposition)  
QTAT(Quick Turnaround Time),ALD(Atomic Layer Deposition)

### 3.3 QUIXACEのラインアップ

代表的な半導体製造工程と対応装置，その特長を表1に示す。

QUIXACEは，従来の酸化・拡散，CVD(Chemical Vapor Deposition)装置に加え，次世代デバイス対応としてALD(Atomic Layer Deposition)，選択Epi-SiGe装置を開発し，展開を図っている。

原子層レベルでの成膜処理が可能なバッチALD装置，高温アニール装置，バッチEpi-SiGe装置など，適用されるデバイスによって装置への要求仕様も多種多様化する中で，装置のプラットフォームを共通化し，オプション対応により，各種デバイス生産に対応することができるラインアップとした。

## 4 QUIXACEの性能と効果

QUIXACEの基本性能を表2に示す。

### 4.1 高精度温度制御技術

ウェーハに対するストレス低減や酸化抑制を図るためには，低温で反応炉へポートを装入するシーケンスが一般的になっている。これに合わせてヒータ温度の昇降温を高精度で制御する必要があることから，急熱急冷ヒータの構造を最適化し，温度計測と制御周期の高速化を図って温度安定時間を短縮した。また，独自の自動温度制御技術を用いることにより，ヒータ昇温後の温度収束性が従来機に比べて飛躍的に向上している。

ウェーハ搬送エリアである移載室雰囲気は，N<sub>2</sub>パージ構造の採用によって20 ppm以下に制御することが可能である。

### 4.2 成膜技術

#### (1) 膜厚均一性

面内温度制御方式の採用により，Si<sub>3</sub>N<sub>4</sub>膜50枚処理において面内均一性±0.75%を達成している。

表2 QUIXACEの基本性能  
QUIXACE MIN( SiN 50枚処理炉 )の装置性能を示す。

項目		仕様	備考
高精度温度制御	温度安定性	±0.5	
	移載室酸素濃度	<20 ppm	
高品位プロセス	膜厚均一性	±0.75%	
	パーティクル	<50 pcs	
	金属汚染	<5E10 atoms/cm <sup>2</sup>	
クリーニング	メンテナンスサイクル	5 μm	パージなし
		20 μm	パージ使用
高生産性	オーバーヘッド時間	45 min	
	SDT	<8%	
	消費電力	<70 kVA	

注:略語説明 SDT(Scheduled Down Time)

#### (2) 金属汚染

反応炉構成部材を限りなくメタルフリー化するとともに，ガス流れの最適化によってウェーハ上への重金属イオン拡散レベルを低減している。

#### (3) メンテナンスサイクル

反応管温度を制御すると同時にパージする方式により，パーティクルの発生を抑制した。この方式の採用により，メンテナンスサイクルを20 μmまで延伸している。

### 4.3 クリーニング技術

300 mmウェーハ対応のCVD装置においては反応管の大型化により，従来のウェットクリーニングの作業性と長時間化が課題である。そのためにメンテナンス性向上が重要であり，ガスクリーニングの量産展開が必須である。QUIXACEは各アプリケーションに対応して最適なガスクリーニング技術を具備してダウンタイムを低減することにより，高生産性を実現した。

### 4.4 高速搬送技術

高速搬送系機構部，高速搬送(制御)技術の採用により，搬送時間の大幅な短縮を実現している。300 mmウェーハ製造ラインではFOUR(Front Opening Unified Pod)を使用したミニエンパイロメント対応と自動化が主流となっている。QUIXACEは完全自動化対応装置であり，インタフェース部であるFOUPのI/Oポートは，AGV(Automated Guided Vehicle)，OHT(Overhead Hoist Transportation)に対応し，標準仕様，および安全仕様に準拠している。

### 4.5 ロードロック装置の優位化技術

QUIXACE-L/L装置の基本性能を表3に示す。

#### (1) 高滑浄化技術

ロードロックチャンバ内雰囲気とポートエレベーター機構部，ポート回転機構部，および付随するケーブル，セ

表3 QUIXACE-L/Lの基本性能  
真空ロードロック式のメリットを最大限に生かすことにより、デバイス性能が向上する。

項目	QUIXACE-L/L		備考
	QLV	QLV2	
処理枚数(枚)	100	100	
FOUP Opener	2	2	
FOUP Stocker	16	16	
オーバーヘッド時間(min)	266	135	
N <sub>2</sub> 置換方式	移載室雰囲気	大気	N <sub>2</sub> パージ
	L/L室雰囲気	真空置換	真空置換
ハード性能 O <sub>2</sub> 濃度(ppm)	FOUP内	大気	<100
	移載室内	大気	<20
	L/L室内	<1	<1
	L/L室内(水分濃度)	<1	<1
プロセス性能	金属汚染 (atoms/cm <sup>2</sup> )	<1E10	<1E10
	界面O <sub>2</sub> 濃度 (atoms/cm <sup>2</sup> )	<1E15	<1E13

注:略語説明 L/L(Load Lock),FOUP(Front Opening Unified Pod)

ンサ類を隔離することによって、ロードロックチャンパ内の清浄化を実現した。

## (2) 界面不純物濃度コントロール技術

### (a) 自然酸化膜抑制

ウェーハ搬送エリアにN<sub>2</sub>パージ室、反応室直下に真空ロードロックチャンパを装備し、FOUP投入から反応室までの雰囲気中の酸素、水分濃度を著しく低減することによって、自然酸化膜の抑制が可能である。また、高速昇降温ヒータ搭載によって低温ローディングでさらに低減できる。

### (b) 自然酸化膜除去

還元ガスによってウェーハ上に形成された自然酸化膜を除去できる。還元方式の改善によって除去効率を向上し、さらに低減を図る。

## (3) 省スペース化

(a) サイドメンテナンスフリー:装置前面、および背面からのアクセスを可能とし、サイドメンテナンスフリーを実現している。サイドバイサイド配置により、床専有面積を12.5%削減(従来機比)している。

(b) メンテナンス性の向上:反応管などの着脱作業をロードロックチャンパ内で実施できる構造とし、作業性の大幅な向上を実現している。

## 5 おわりに

ここでは、65 nm対応の縦型拡散・CVD装置「QUIXACE」について述べた。

半導体集積回路の微細化、高集積化に伴い、ゲート絶縁膜をいっそう薄くするため、新材料や新成膜方式のさらなる開発が必要となってきた。

株式会社日立国際電気は、これからも、ナノテクノロジー時代への対応が可能なハードウェア制御技術や、プロセス制御技術、メンテナンス性の向上を確立するため、研究開発を継続し、社会に貢献していく考えである。

### 参考文献など

1) ITRS2004:ITRS(International Technology Roadmap for Semiconductors)

### 執筆者紹介



島田 真一

1990年株式会社日立国際電気入社、電子機械事業部 富山工場 縦型装置設計部 所属  
現在、QUIXACEの要素技術開発に従事  
E-mail:shimada.masakazu@h-kokusai.com



平野 光浩

1986年株式会社日立国際電気入社、電子機械事業部 富山工場 縦型装置設計部 所属  
現在、縦型装置開発に従事  
E-mail:hirano.mitsuhiro@h-kokusai.com



前田 孝浩

1989年株式会社日立国際電気入社、電子機械事業部 富山工場 量産プロセス開発部 所属  
現在、QUIXACEのプロセス技術開発に従事  
E-mail:maeda.takahiro@h-kokusai.com



王 杰

2004年株式会社日立国際電気入社、電子機械事業部 富山工場 半導体システム研究所 所属  
現在、成膜装置のプロセス技術開発に従事  
E-mail:wang.jie@h-kokusai.com