

半導体用微小寸法計測システムの 発展と今後の展望

Evolution and Future of Critical Dimension Measurement System for Semiconductor Process

池上 透 山口 敦子 田中 麻紀
Ikegami Toru Yamaguchi Atsuko Tanaka Maki
高見 尚 北條 穰 杉本 有俊
Takami Sho Hojo Yutaka Sugimoto Aritoshi

日立グループの半導体用微小寸法計測システムは、1984年に電子顕微鏡設計開発部門と日立社内の半導体開発部門であるユーザーとの共同プロジェクトで製品化した測長SEM「S-6000形」から始まる。単なるハードウェアだけでなく、計測システムを提供するコンセプトを継続し、世界中のユーザー、研究機関と連携して計測システムの開発を進めた。近年では、測長SEMだけでなく、計測ソリューションもユーザーから評価され、2011年には、累計出荷台数が4,000台を超えるとともに、ほぼすべての先端LSIメーカーで使用されるまでになった。今後も、半導体の進歩を計測技術で支えることで、ユーザーに貢献していく。

1. はじめに

LSI (Large-scale Integrated Circuit : 半導体集積回路) は、VLSI (超LSI) と称された後も「Mooreの法則」¹⁾に従って高集積化を達成してきた。単位面積当たりの集積度は2010年には1980年比で100万倍以上となり、平均して2年で2倍の高集積化を達成し²⁾、現在もなお集積度向上が図られている。

この高集積化の進展には設計技術の進歩とともに、3年ごとに最小パターン寸法を70%に縮小する微細加工技術の革新が貢献してきた。半導体製造工程のウェーハ上の回路パターンの線幅や穴径の寸法を計測する測長SEM (Scanning Electron Microscope : 走査型電子顕微鏡) は、1984年の販売開始以来、微細化の進歩に同期して計測精度を向上させ、LSIの微細加工を高精度計測技術で支え続けてきた (図1参照)。

日立測長SEMは計測技術からのLSIの微細化への貢献が認められ、2008年3月に「大河内記念生産賞」を受賞³⁾し、2010年6月には事業を統括する株式会社日立ハイテクノロジーズの大林秀仁執行役社長が、IEEE (Institute of Electrical and Electronics Engineers, Inc.) から「IEEE ERNST

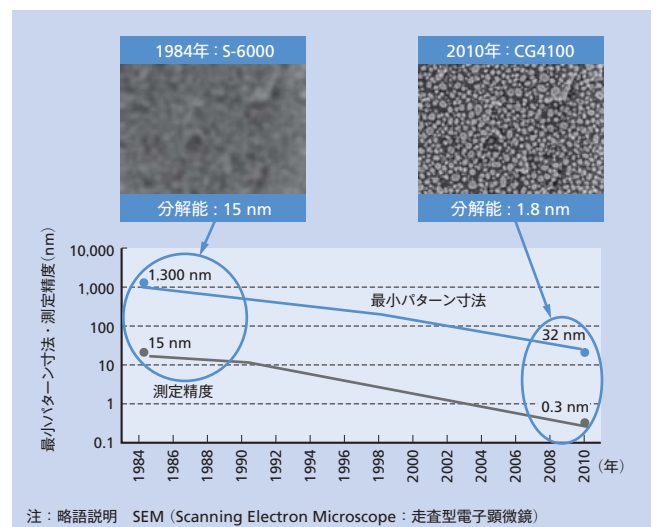


図1 | 微細化に先行した像分解能と測定再現精度
パターン線幅の微細化 (1984年1,300 nmから2010年32 nm) に対応し、測長SEMの像分解能を15 nmから1.8 nmへ、測定精度を15 nmから0.3 nmへ向上させた。

WEBER ENGINEERING LEADERSHIP RECOGNITION」を受賞⁴⁾した。

ここでは、ユーザーとともに歩んできた日立グループの測長SEMの進化と今後の展望について述べる。

2. 測長SEMの開発と発展

2.1 理化学機器から工業用計測器へ⁵⁾

1980年当時は、LSIの微細化の指標である最小線幅1 μmのプロセス開発に苦戦していた。通称1 μmプロセスの微細加工では縮小露光装置が本格的に使用され、線幅制御が課題⁶⁾であった。さらに、線幅を測定する当時主流であった光学式寸法計測方法にも課題があった。

日立製作所で半導体プロセスを開発していた中央研究所、デバイス開発センタ、および半導体事業部の担当者は、光学式に代わって電子顕微鏡による寸法測定方法を提案

し、電子顕微鏡開発部門とプロジェクト体制で、LSIパターンの寸法を計測する新しい電子線を用いた計測システムの開発にとりかかった。開発コンセプトは次のとおりである。

(1) 寸法計測専用機

日立の測長SEMは、初代初号機から計測に影響するパターンの陰影が出ないインレンズ検出方式を採用し、高速高精度XYステージ方式を開発して、当時の電子顕微鏡とは一線を画した装置とした。

(2) 現場で使える工業用計測装置

第一に、非破壊、前処理なしで計測することをめざした。これには低加速電子線入射方式を採用、第二には現場に設置、第三には専任者ではなく誰でも個人差なく測定できる装置を実現した。

「現場に設置する」という発想は、電子顕微鏡を専用暗室に設置⁷⁾する時代では半ば非常識な提案であった。しかし、電子顕微鏡の開発で先行していた日立グループには、高輝度なFE (Field Emission : 電界放射) 型電子銃の要素技術があり、それを製品化した⁸⁾直後であった。測長SEMは、高輝度FE型電子銃からの電子線を高速走査 (TV スキャン) し、また時代に先行して画像メモリを活用することで、暗室不要の観察を実現した。

誰でも使用できる計測機という概念も、理化学機器で研究者の使用を前提としていた電子顕微鏡からは大きな飛躍があった。プロジェクトチーム内のユーザー担当者が、半導体プロセスでの測長手順を明確にし、これをプログラミングしてレシピを操作画面上で選択すれば誰でも計測できるコンピュータ制御計測機に仕上げた。

(3) 計測システム

電子顕微鏡を計測装置とするためには計測値を校正し、

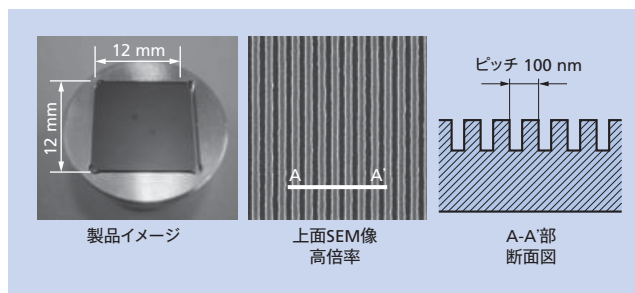


図2 | 倍率校正用100 nmピッチ標準マイクロスケール
測長SEMの計測値を校正する標準試料を示す。この試料は装置内に設置されており、容易に高精度な寸法校正を実施することができる。

トレーサビリティを確保したシステムとする必要がある。また、公的機関を含めて電子顕微鏡用の寸法校正システムはなかったため、測長SEM開発と同時に、寸法校正システムの開発にも着手した⁹⁾。

ナノメートルオーダーの校正が可能な倍率校正試料「240 nmピッチ標準マイクロスケール」の開発を独立行政法人産業技術総合研究所と共同で世界最初に行った。その後、財団法人日本品質保証機構 (JQA) の認証を受けて、製品化した。

またその後には、LSIの微細化に対応した「100 nmピッチ標準マイクロスケール」を開発、製品化している¹⁰⁾ (図2参照)。

このような社内ユーザーとのプロジェクト体制で開発した初代測長SEM「S-6000形」を1984年末の「セミコン・ジャパン」で発表し、販売を開始した^{11), 12)}。

2.2 測長SEMの進化

初代S-6000形は世界中の半導体デバイスメーカーに採用され、その後もユーザーの意見を参考に改良を加えてシ

装置型式	S-6000	S-8820	S-9200	CG4000
外観				
発売時期	1984年	1994年	1998年	2006年
分解能 (nm)	15	5	3	1.8
再現精度 (nm)	15	5	3	0.3
スループット (枚/時間)	8 (マニュアル操作) (6インチウェーハ、 5点測定時)	20 (自動測定) (6インチウェーハ、 5点測定時)	45 (自動測定) (8インチウェーハ、 5点測定時)	36 (自動測定) (12インチウェーハ、 20点測定時)
ウェーハサイズ (インチ)	4.5.6	5.6.8	6.8	8.12

図3 | 測長SEMの進化

半導体デバイスの微細化に先行した装置リリースおよび、量産装置としての安定性が高く評価され、累積出荷台数は2011年に4,000台を超える見込みである。



図4 | CG4100形 測長SEMの外観と主な仕様
32 nmプロセス量産および22 nmプロセス開発に対応し、最先端ダブルパターニング世代の計測ニーズに応える高スループット機である。

リーズ化し、現在までに、S-8000形^{13), 14), 15)}, S-9000形^{16), 17)}, CG4000形¹⁸⁾ シリーズを開発した(図3参照)。

これら製品ラインアップの展開には、性能諸元では表現しにくいユーザーの要請や時代の変化への対応もあった。S-8000形では、S-6000形で評判だったFE型電子銃を抜本的に改良した⁵⁾。ユーザーや時代の要請があれば、それまでのセールスポイントをも大胆に変更した。ユーザーの意見を聞き、要請に応えることにより、販売台数も増加した。

1999年に販売開始したS-9300形は、再現性向上に加えてユーザーニーズを積極的に取り入れて穴底観察機能を強化するとともに、全世界のサービス体制の見直しを図った。ウェーハ径が300 mmになる機会をとらえた製品化と、充実したサービス体制が世界中のユーザーに評価された。

2.3 生産性向上へ

半導体デバイスは微細化とともにコスト低減競争がある。計測機である測長SEMも例外ではなく、ユーザーからは生産性向上を常に求められ、稼働率やスループットの向上を図ってきた。

2006年に販売を開始したCG4000形は時代の要請に応えることができ、さらに2009年に販売開始した最新鋭機CG4100形¹⁹⁾(図4参照)では、技術的に難度が高かった帯電工程でのスループット問題を解決した。

このように、日立測長SEMは、初代S-6000形から工業計測システムというコンセプトを維持し、時代とともに常に再現性と生産性でユーザーの要請に先行した開発を進めてきた。その結果、装置単体の高信頼性、高生産性²⁰⁾というだけではなく、製造ラインの複数の測長SEM群に対しても、稼働率が高いばかりでなく、機差がきわめて小さいこともユーザーから信頼されている点である²¹⁾。

3. 計測アプリケーション

信頼性が高いことは計測システムとしての絶対条件であるが、一方で、ユーザーの計測への関心事は時代とともに変化してきた。測長SEMを中心とする日立半導体用計測システムは、時代の変化に対応して、ユーザーとともに計

測アプリケーションを開発し、提案することで時代を先取りしてきた。代表的な計測アプリケーションを以下に示す。

3.1 パターンのラフネス評価¹⁸⁾

微細加工が90 nmプロセスの開発に着手した2003年ごろから、本来直線となるべきパターンの端部に10 nm程度の凹凸が認められ、その程度が寸法制御すべきばらつきと同等もしくは大きいとの報告が問題となり、2003年版ITRS²⁾(International Technology Roadmap for Semiconductors: 国際半導体技術ロードマップ)にLER(Line Edge Roughness)の目標値が追加された。ITRSは、日本(社団法人電子情報技術産業協会)、米国、欧州、韓国、台湾の半導体関連業界団体がスポンサーとなり、LSIの開発効率を上げるために作成される業界の技術ロードマップである。しかし、LERの計測値が発表者によって異なることが問題となり、日立グループは、デバイスメーカー、露光装置メーカー、レジストメーカーから、LERの測定法の確立と標準化を依頼された。

日立グループはこの要請を受け、2004年に業界標準化団体であるSEMI(Semiconductor Equipment and Material International)³⁾でタスクフォースを設立し、国内ユーザー、NIST(National Institute of Standard and Technology)⁴⁾、SEMATECH(Semiconductor Manufacturing Technology Institute)⁵⁾、ISMI(International SEMATECH Manufacturing Initiative: SEMATECHと共同で開発を進める国際半導体コンソーシアム)⁶⁾、およびITRSと連携してLERの計測技術の開発を行った²²⁾(図5参照)。

2006年に日立原案のSEMI標準化規格²³⁾が国際投票で採択され、タスクフォースを完了した。

この標準化活動では、ユーザーの要請に応えるだけでなく、日立グループのテクニカルリーダーシップが高く評価されたと考える。

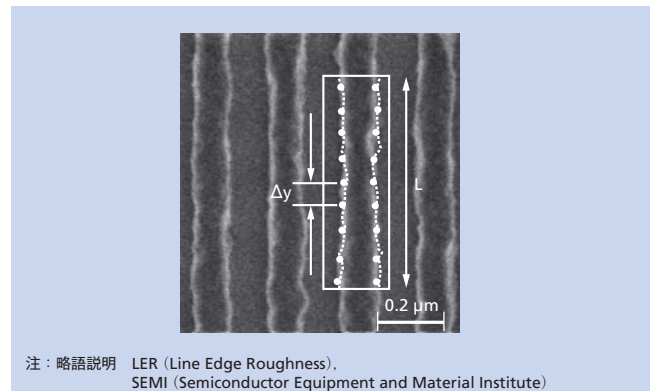


図5 | LER計測例
各種レジストを評価し、評価時の仕様を評価領域L: 2 μm以上、エッジ計測間隔Δy: 10 nm以下とし、これをSEMI標準規格とした。また、測長SEM本体では本規格に準拠した専用機能を開発し、レジスト評価を支援する。

3.2 設計図面を活用した計測^{24), 25), 26)}

LSIの寸法が、パターン形成のための露光波長よりも小さくなるにつれて、図面上に光の回折を利用した形状補正 OPC (Optical Proximity Correction) が必要になった²⁷⁾。OPCは設計図面上で補正するため、詳細かつ正確な補正ルールをつくる必要がある。このルールづくりの基礎データを採取することを目的としたソリューションシステム「DesignGauge」を開発した。微細化が進むにつれ、OPCの高精度の補正が必要となり、補正のための計測点が数千から数万点へと劇的に増えたことに伴い、計測レシピの生成にかかる時間が増大してきた。DesignGaugeはこのニーズに対応し、設計図面を利用することで、事前にオフラインで高速に計測レシピをつくることを可能としたもので、レシピ作成の効率を大幅に向上できた。

LSIのデザインルールが微細になるほど補正箇所と補正量は多くなり、補正ルール作成がLSIの開発期間にも影響を及ぼした。DesignGaugeは開発中のβ版から複数の顧客と共同開発を行い、製品発表直後の2005年のSPIE (The Society of Photo-Optical Instrumentation Engineers) では日立グループの発表²⁸⁾だけでなく、顧客3社も同時にDesignGauge活用の成果を報告^{29), 30), 31)}し、大きな反響を得た。報告の一例を図6に示す。

また、さらなるOPCの高精度化に伴い、従来はパターンの寸法計測で十分であったのに対して、パターンのラインエンド部やコーナー部などの形状をより正確に求める要求が高まっている。これを受け、他社に先駆けて、SEM画像から高精度にパターンの輪郭線を自動抽出する機能を開発³²⁾し、大幅な開発期間の短縮を実現している。

DesignGaugeは、現在ほぼすべての先端LSIメーカーに

採用され、また、年2回、米国でのSPIE開催時と日本での業界展示会セミコン・ジャパン開催時にユーザーズミーティングを開催するなど、きめ細かなサポートを行い、測長SEMの拡販に寄与するだけでなく、日立計測システムの価値を高めた。DesignGaugeは、顧客の意見を取り入れ、レシピ作成機能を強化した「RecipeDirector」と、OPC評価の機能を強化した「DG-Analyzer」という製品ファミリーを用意し³³⁾、改良開発を続けている。

4. 今後の技術課題と展望

LSIの微細化と構造の複雑化は進んでいる。日立半導体計測システムも、主要顧客との共同開発はもちろんのこと、ベルギーのimec (Interuniversity Microelectronics Center) や米国のSEMATECHなどの国際コンソーシアム、そしてIBM社との共同研究などに参画し、これらの場を活用し、ユーザーニーズに先行した開発を続けていく。

微細化の実現手段として、当面はダブルパターンングという手法が採用されようとしている。この方法は、パターン寸法だけではなく、チップ内の微小なパターン合わせ誤差の計測と制御が課題となるが、測長SEMを用いた微小合わせ計測技術を顧客とともに時代に先行して開発した^{34), 35)}。

次世代微細加工技術の筆頭候補であるEUV (Extreme Ultraviolet : 極端紫外線) 露光技術の実用化の課題の一つに、レジストのLERがあり、LERの計測と制御は今後ますます重要になる。日立計測システムはEUV露光技術の実用化を計測技術から支援していく。

構造の複雑化も進み、微小形状の三次元形状モニタの要請もある。日立計測システムは、上面からの計測で三次元形状を正確にモニタリングできるまったく新しい計測コンセプトを開発している^{25), 36), 37)}。

その一方、生産性向上への取り組みにおいても、設計デー

※) GDS II は、LSIレイアウト設計データの標準フォーマットであり、米国Calma, Co.が独自に開発し、その後いくつかの企業買収を経て、現在は米国Cadence Design Systems, Inc.が知的財産権を保有している。

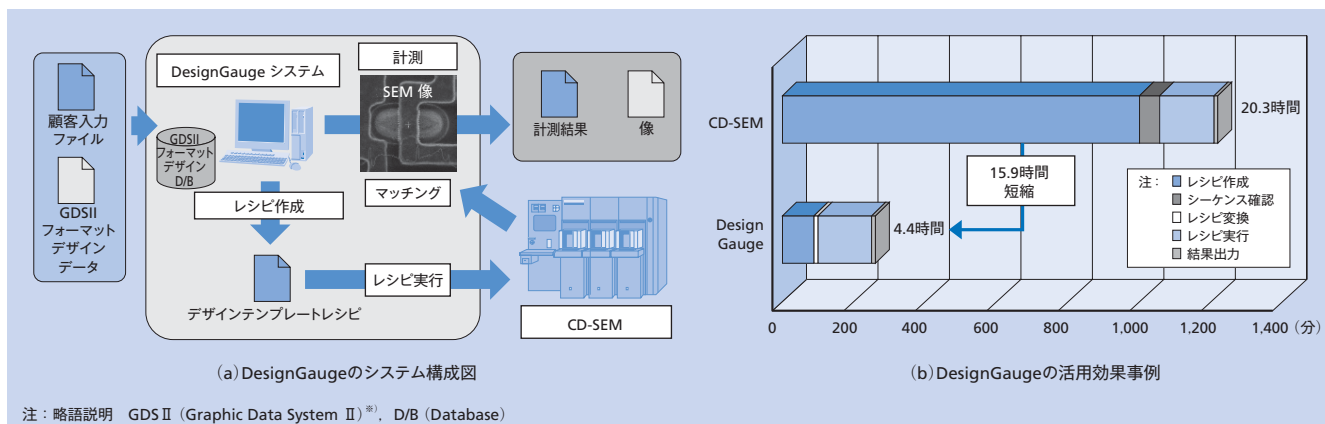


図6 「DesignGauge」のシステム構成図と活用効果事例

OPC (Optical Proximity Correction) 評価精度の向上および作業時間を短縮し、さらに測長SEMおよびウェーハを必要としないオフラインでのレシピ作成が特徴である。このシステム導入により、レシピ準備時間が約 $\frac{1}{5}$ に大幅短縮する。

タを利用したレシピの自動生成、スループットの向上、機差の縮小など、さまざまな観点から開発と改良を続けている。

5. おわりに

ここでは、ユーザーとともに歩んできた日立測長SEMの進化と今後の展望について述べた。

日立グループの半導体用微小寸法計測システムは、初代測長SEM「S-6000形」誕生から25周年を迎えた2010年に、世界市場で80%超のシェアを獲得し、2011年に累計出荷台数4,000台を達成する見込みである。

世界中のユーザーの期待に応えて、今後も半導体用計測システムをさらに進化させ、顧客価値の向上とともに日立ブランドの価値向上に貢献していく。

参考文献

- 1) G. Moore : Cramming more components onto integrated circuits, Electronics, Vol. 38, No. 8, April 19 (1965)
- 2) ITRS : 2009 ITRS Product Technology Trends, Executive Summary, p. 72, ITRS 2009版
- 3) 半導体の微細化に貢献してきた測長SEMが「大河内記念生産賞」を受賞, 日立評論, 91, 1, 40 (2009.1)
- 4) 日立ハイテクノロジーズの大林秀仁社長が「IEEE Ernst Weber Engineering Leadership Recognition」を受賞, 日立評論, 93, 1, 84 (2011.1)
- 5) 大林 : イノベーションを支える電子顕微鏡の進化 先端科学分析機器から工業用計測器へのパラダイムシフト, 日立評論, 91, 11, 806~811 (2009.11)
- 6) F. Dill : "Optical Lithography" IEEE Trans. Electron Devices ED-22, 440-444 (1975)
- 7) 日本電子顕微鏡学会関東支部編: 走査電子顕微鏡の基礎と応用, 共立出版 (1983)
- 8) 高性能電子顕微鏡の開発, 日立評論, 64, 1, 69 (1982.1)
- 9) Y. Nakayama, et al. : Proposal for a new submicron dimension reference for an electron beam metrology system, pp.1930-1933, J. Vac. Sci. Technol. B, Vol.6, No.6, Nov/Dec (1988)
- 10) Y. Nakayama, et al. : Sub-50nm pitch size grating reference for CD-SEM magnification calibration, Proc. SPIE, Vol.7272, 727224 (2009)
- 11) S-6000形 (半導体測長専用) 走査型電子顕微鏡の開発, 日立評論, 67, 1, 77 (1985.1)
- 12) 大高, 外 : 半導体プロセス評価装置, 日立評論, 68, 9, 725~730 (1986.9)
- 13) 高分解能電子線測長装置, 日立評論, 77, 1, 58 (1995.1)
- 14) 大高, 外 : 電子ビームを用いた半導体プロセス評価装置—S-8000シリーズ—, 日立評論, 77, 11, 795~800 (1995.11)
- 15) 大高, 外 : 高分解能電子線測長装置, 日立評論, 79, 10, 815~820 (1997.10)
- 16) 那須, 外 : サブ100 nm時代の電子線測長装置—S-9260形—, 日立評論, 84, 3, 267~270 (2002.3)
- 17) 川田, 外 : 65 nmプロセスノード対応の測長SEM, 日立評論, 85, 4, 311~316 (2003.4)
- 18) 山口, 外 : 65 nmプロセスノードに対応するCD-SEM技術, 日立評論, 86, 7, 471~476 (2004.7)
- 19) 岡野, 外 : 生産管装置としてのCD-SEMに関する考察, 日本顕微鏡学会第64回学術講演会予講集, p.38, MG03-01 (2008.5)
- 20) 高分解能測長SEM「CG4100」, 日立評論, 93, 1, 104 (2011.1)
- 21) H. Abe, et al. : CD-SEM tool stability and tool-to-tool matching management using image sharpness monitor, Proc. SPIE Vol.7272 727210-1 (2009)
- 22) A. Yamaguchi, et al. : Characterization of line-edge roughness in resist patterns and estimations of its effect on device performance, Proc. SPIE, Vol. 5038, 689-698 (2003)
- 23) SEMI Standard P47-0307, Test Method for Evaluation of Line-Edge Roughness and Line width Roughness
- 24) 川田, 外 : 次世代デバイスの歩留り向上に寄与するCD-SEM「CG4000」と設計データ応用システム「DesignGauge」, 日立評論, 89, 4, 336~341 (2007.4)
- 25) 川田, 外 : 設計データを活用したCD-SEMの新しい世界, 日立評論, 88, 3, 281~286 (2006.3)
- 26) 腰原, 外 : CD-SEMと設計データを活用した新しい計測手法の提案, 日立評論, 90, 4, 338~341 (2008.4)
- 27) 堀田, 外 : 先端デバイス設計とリソグラフィ技術, 日立評論, 90, 4, 332~337 (2008.4)
- 28) H. Morokuna, et al. : A new matching engine between design layout and SEM image of semiconductor device, Proc. SPIE Vol. 5252, 546-558 (2005)

- 29) H. Yang, et al. : OPC accuracy enhancement through systematic OPC calibration and verification methodology for sub-100nm node, Proc. SPIE Vol. 5252, 720-726 (2005)
- 30) P. Cantu, et al. : Evaluation of Hitachi CAD to CD-SEM metrology package for OPC model tuning and product devices OPC verification, Proc. SPIE Vol. 5252, 1341-1352 (2005)
- 31) C. Tabery, et al. : Use of design pattern layout for automatic metrology recipe generation, Proc. SPIE Vol. 5252, 1424-1434 (2005)
- 32) D. Hibino, et al. : High-accuracy OPC-modeling by using advanced CD-SEM based contours in the next-generation lithography, Proc. SPIE Vol.7638, 76381X (2010)
- 33) 半導体リソグラフィ計測ソリューション, 日立評論, 92, 1, 91 (2010.1)
- 34) S. Hotta, et al. : Concerning the influence of pattern symmetry on CD-SEM local overlay measurements for double patterning of complex shapes, Proc. SPIE Vol.7638 76381T (2010)
- 35) S. Hotta, et al. : Spatial signature in local overlay measurements: what CD-SEM can tell us and optical measurements can not, Proc. SPIE Vol.7638 76381V (2010)
- 36) N. Yasui, et al. : Application of model-based library approach to photoresist pattern shape measurement in advanced lithography, Proc. SPIE Vol.7638 763820 (2010)
- 37) T. Ishimoto, et al. : Study on practical application to pattern top resist loss measurement by CD-SEM for high NA immersion lithography, Proc. SPIE Vol.7638 76382P (2010)

執筆者紹介



池上 透

1991年日立製作所入社, 株式会社日立ハイテクノロジーズ 半導体製造装置営業統括本部 評価装置営業本部 評価装置1部 所属
現在, 測長SEMのマーケティング, 開発企画業務に従事
SPIE会員



山口 敦子

1992年日立製作所入社, 中央研究所 エレクトロニクス研究センター 所属
現在, リソグラフィ関連の計測技術の研究に従事
理学博士
応用物理学学会会員, SPIE会員



田中 麻紀

1995年日立製作所入社, 生産技術研究所 検査システム研究部 所属
現在, 半導体用検査・計測装置の研究開発に従事
SPIE会員



高見 尚

1985年日立製作所入社, 株式会社日立ハイテクノロジーズ ナノテクノロジー製品事業部 那珂事業所 電子線応用システム設計部 所属
現在, 半導体用測長SEMの設計開発に従事



北條 稯

1985年日立製作所入社, 株式会社日立ハイテクノロジーズ ナノテクノロジー製品事業部 那珂事業所 ソフトウェア第一設計部 所属
現在, DesignGaugeシステムのソフトウェア設計開発に従事



杉本 有俊

1979年日立製作所入社, 株式会社日立ハイテクノロジーズ 半導体製造装置営業統括本部 事業戦略本部 所属
現在, 半導体製造装置, 実装装置のマーケティング, 事業戦略に従事
応用物理学学会会員, IEEE会員, SPIE会員